

MANUAL DO ALUNO

# DISCIPLINA ELETRICIDADE E ELETRÓNICA

Módulos 7 e 8

República Democrática de Timor-Leste  
Ministério da Educação



## FICHA TÉCNICA

### TÍTULO

MANUAL DO ALUNO - DISCIPLINA DE ELETRICIDADE E ELETRÓNICA  
Módulos 7 a 8

### AUTOR

JORGE FLÁVIO

COLABORAÇÃO DAS EQUIPAS TÉCNICAS TIMORENSES DA DISCIPLINA  
XXXXXXX

### COLABORAÇÃO TÉCNICA NA REVISÃO

XXXXXXXXXX

### DESIGN E PAGINAÇÃO

UNDESIGN - JOAO PAULO VILHENA  
EVOLUA.PT

### IMPRESSÃO E ACABAMENTO

XXXXXX

### ISBN

XXX - XXX - X - XXXXX - X

### TIRAGEM

XXXXXXX EXEMPLARES

COORDENAÇÃO GERAL DO PROJETO  
MINISTÉRIO DA EDUCAÇÃO DE TIMOR-LESTE  
2014



## Índice

<b>Amplificadores com Transístores .....</b>	<b>7</b>
Apresentação.....	8
Introdução .....	8
Objetivos de aprendizagem .....	8
Âmbito de conteúdos .....	9
<b>Amplificação no Domínio AC .....</b>	<b>10</b>
Introdução .....	10
<b>Modelagem do Transistor .....</b>	<b>12</b>
<b>Noção de Impedância e Ganho .....</b>	<b>16</b>
Impedância de Entrada, $Z_i$ .....	16
Impedância de Saída, $Z_o$ .....	18
Ganho em Tensão, $A_V$ .....	20
Ganho em Corrente, $A_i$ .....	22
<b>MODELO re DO TRANSISTOR .....</b>	<b>23</b>
Configuração Base-Comum .....	23
Configuração Emissor-Comum .....	27
Configuração Coletor-Comum .....	32
<b>Modelo Híbrido Equivalente .....</b>	<b>33</b>
<b>Análise do Modelo Híbrido das Diferentes Configurações .....</b>	<b>42</b>
Configuração com Polarização Fixa.....	43
Configuração com Divisor de Tensão.....	44
Configuração com Polarização no Emissor Não-Desviado.....	45
Configuração Seguidor-de-Emissor.....	47
Configuração Base-Comum .....	49
<b>Modelo híbrido Equivalente Completo .....</b>	<b>51</b>
Ganho de Corrente, $A_i = I_o/I_i$ .....	52
Ganho de Tensão, $A_v = V_o/V_i$ .....	52
Impedância de Entrada, $Z_i = V_i/I_i$ .....	53
Impedância de Saída, $Z_o = V_o/I_o$ .....	54
<b>Quadro Resumo .....</b>	<b>56</b>
<b>Amplificadores em Cascata.....</b>	<b>57</b>
<b>Considerações gerais sobre Frequência.....</b>	<b>59</b>
Resposta em baixas Frequências - Amplificador TBJ .....	61

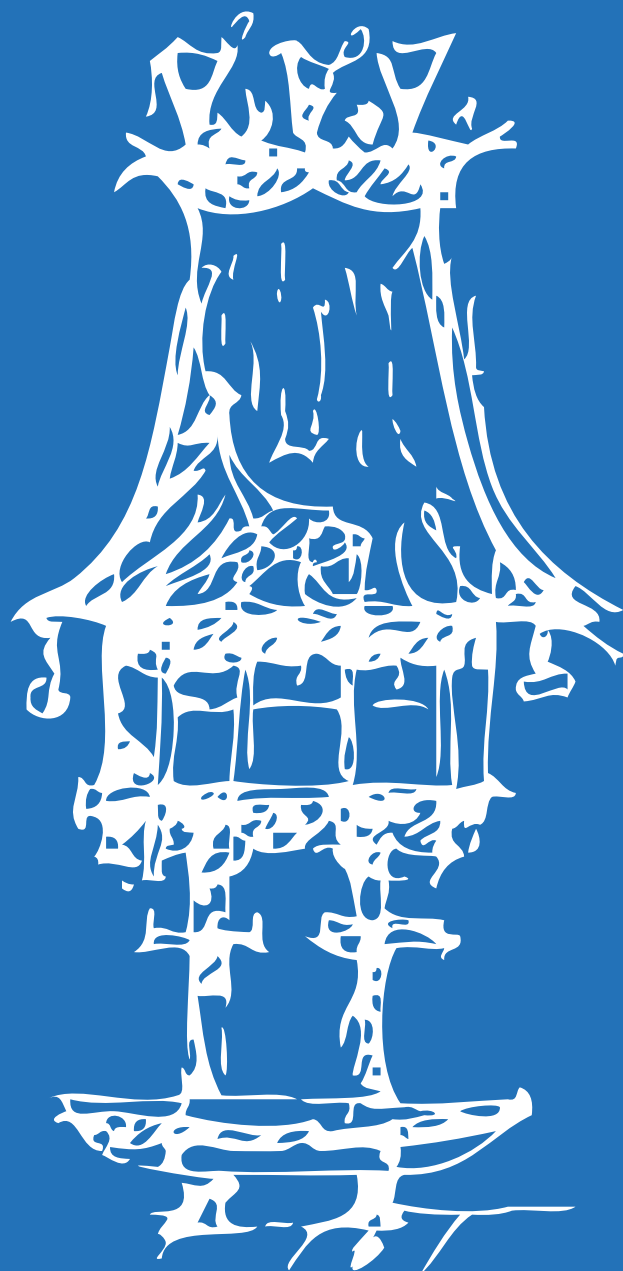


<b>Amplificadores de Potência .....</b>	<b>67</b>
Amplificação em classe A .....	67
Corrente total de coletor .....	70
Amplitude do sinal na saída .....	70
Potência na carga.....	71
Eficiência de um andar amplificador .....	72
Ganho de potência .....	73
Amplificadores em classe B .....	74
Circuito push-pull .....	75
Princípio de funcionamento .....	76
Reta de carga em D.C. e A.C.....	76
Ganho de tensão com carga .....	77
Impedância de entrada e impedância de saída .....	77
Definição dos ganhos.....	78
Distorção de cruzamento (crossover) .....	78
Amplificação em classe AB .....	79
Amplificadores em classe c.....	82
Exercícios .....	84
<b>Trabalho Prático Proposto .....</b>	<b>88</b>
<b>Apêndice A.....</b>	<b>99</b>
<b>Bibliografia.....</b>	<b>100</b>
<b>Transistor de Efeito de Campo .....</b>	<b>103</b>
Apresentação.....	104
Introdução .....	104
Objetivos de aprendizagem .....	104
Âmbito de conteúdos .....	105
<b>Estudo do JFET.....</b>	<b>106</b>
Apresentação.....	106
Introdução .....	106
Constituição do JFET .....	107
Comparação entre o transistor bipolar e o JFET .....	108
Funcionamento do JFET.....	109
Simbologia do JFET .....	111
Curvas características de dreno.....	112
Curvas características de transcondutância ou de transferência .....	114



Polarização do JFET.....	115
Polarização fixa .....	116
Autopolarização.....	118
Polarização por divisor de tensão e resistência de fonte.....	120
Polarização por duas fontes de alimentação .....	122
Polarização por fonte de corrente .....	122
Amplificação no JFET .....	124
Transcondutância .....	124
Amplificador de fonte comum (CS).....	127
Amplificador de dreno comum (CD).....	128
Amplificador de porta comum (CG).....	129
Aplicações do JFET.....	130
Atividades propostas .....	130
Trabalho prático:.....	130
<b>Estudo do MOSFET .....</b>	<b>134</b>
MOSFET do tipo depleção ou empobrecimento.....	134
MOSFET do tipo enriquecimento .....	137
Cuidados a ter com o MOSFET .....	140
Aplicações do MOSFET .....	141
Atividades propostas .....	141
Trabalho prático:.....	141
<b>Estudo do tiristor.....</b>	<b>145</b>
Introdução .....	145
Retificador controlado de silício (SCR).....	145
O TRIAC.....	151
Outros dispositivos .....	154
O GTO .....	154
O SCS .....	155
O fotoSCR.....	155
Transistor unijunção (UJT) .....	156
Proteção do tiristor.....	157
Aplicações do tiristor .....	158
Atividades propostas .....	159
Exercícios propostos .....	164
<b>Bibliografia .....</b>	<b>166</b>







# Amplificadores com Transístores

Módulo 7

## *Apresentação*

Este módulo tem carácter teórico-prático, por isso deverá decorrer em parte em ambiente laboratorial de forma a permitir aos alunos verificarem e comprovarem os conceitos teóricos estudados relativos às características, funcionamento e aplicações dos amplificadores com transístores bipolares.

Esta disciplina tem como intenção tornar o aluno apto a compreender a linguagem e as técnicas utilizadas, possibilitando assim um melhor aproveitamento na sequência dos estudos desta e das outras disciplinas técnicas e também na comunicação adequada com os profissionais da área.

## *Introdução*

A abordagem deste módulo de amplificadores com transístores leva-nos a uma melhor compreensão dos vários tipos de aparelhos, que incorporam circuitos que utilizam estas características, existentes no mercado assim como a melhor escolha deste tipo de equipamentos para que se ajuste às crescentes evoluções disponíveis pelas diversas marcas.

Este módulo requer um conhecimento básico de matemática, física e análise de circuitos eletrónicos básicos.

## *Objetivos de aprendizagem*

- Caracterizar classes de funcionamento.
- Caracterizar o amplificador de potência áudio.
- Identificar tipos de acoplamento.
- Dimensionar amplificadores.
- Caracterizar o circuito amplificador diferencial.





## *Âmbito de conteúdos*

- Amplificadores em classe A, B, C e AB.
- Amplificadores de potência áudio.
- Montagens em cascata.
- Amplificador diferencial.



# Amplificação no Domínio AC

## Introdução

Foi demonstrado no módulo anterior que o transistor pode ser empregue como um dispositivo amplificador. Isto é, o sinal de saída senoidal é maior que o sinal de entrada, ou, dito de outra forma, a potência AC de saída é maior que a potência ac de entrada. A questão reside, então, em como a potência AC de saída pode ser maior que a potência AC de entrada?

A conservação de energia estabelece que em qualquer instante a potência total de saída,  $P_o$ , de um sistema não pode ser maior que uma potência de entrada,  $P_i$ , e que a eficiência definida por  $\eta = P_o/P_i$  não pode ser maior que 1. O fator esquecido na discussão acima, que permite uma potência AC de saída ser maior que a potência ac de entrada, é a potência DC aplicada. Ela é uma contribuinte para a potência total de saída, embora parte dela seja dissipada pelo circuito em elementos resistivos. Por outras palavras, há uma “troca” de potência DC para o domínio AC que permite estabelecer uma potência AC de saída maior. De fato, a eficiência de conversão é definida por  $\eta = P_{o_{ac}}/P_{i_{dc}}$  onde  $P_{o_{ac}}$  é a potência AC na carga e  $P_{i_{dc}}$  é a potência DC fornecida.

O papel da fonte DC pode ser descrito considerando primeiro o circuito DC simples da Fig.1. A direção resultante do fluxo de corrente é indicada na figura com o traçado da corrente  $I$  versus tempo. Inserindo agora um mecanismo de controlo, como o apresentado na Fig.2. O mecanismo de controlo atua de forma que a aplicação de um sinal relativamente pequeno nesse mecanismo pode resultar numa oscilação muito grande no circuito de saída. Para o sistema da Fig.2, o valor de pico da oscilação é controlado pelo nível dc estabelecido.



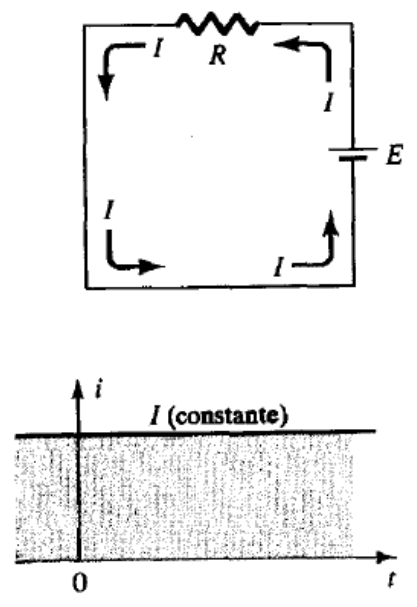


Fig. 1: Corrente estacionária estabelecida por uma fonte DC

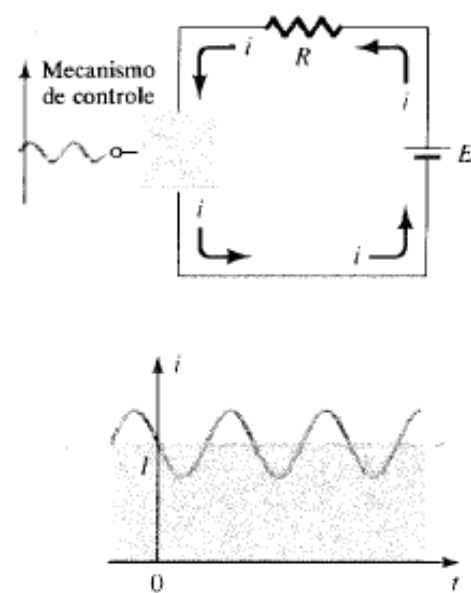


Fig. 2: Efeito de um elemento de controle no fluxo em estado estacionário do sistema elétrico da fig.1

Qualquer tentativa de exceder esse limite dc resultará em um "corte" da região de pico do sinal de saída. Em resumo, portanto, um projeto adequado de um amplificador requer que as componentes dc e ac sejam sensíveis às limitações e solicitações de ambas. Entretanto, é realmente de grande valia que amplificadores a transístor para pequenos sinais possam, ser considerados lineares para muitas aplicações, permitindo o uso do teorema da superposição para isolar a análise DC da análise AC.



# Modelagem do Transistor

A base para a análise do transistor em pequenos sinais é o uso de circuitos equivalentes (modelos) a serem introduzidos neste capítulo.

Um modelo é a combinação de elementos de circuito, apropriadamente escolhidos, que aproximam melhor o funcionamento real de um dispositivo semicondutor sob condições de operação específicas.

Uma vez determinado o circuito AC equivalente, o símbolo gráfico do dispositivo pode ser substituído, no desenho esquemático, por este circuito, e os métodos básicos de análise AC de circuito (análise de malha, análise dos nós e teorema de Thévenin) podem ser aplicados para determinar a resposta do circuito.

Há duas escolhas de modelos em evidência hoje em dia, considerando o circuito equivalente substituto para o transistor. Por muitos anos, as instituições industriais e educacionais confiaram profundamente nos *parâmetros híbridos (Dinâmico)*. O circuito equivalente na forma de parâmetros híbridos continua a ser muito popular embora deva dividir a sua fama com o circuito equivalente derivado diretamente das condições de operação do transistor - o modelo  $r_{\pi}$ . Fabricantes continuam a especificar os parâmetros híbridos para uma região particular de operação nas suas folhas de especificações. Os parâmetros (ou componentes) do modelo  $r_{\pi}$  podem ser derivados diretamente dos parâmetros híbridos nesta região. Entretanto, em relação à precisão o circuito híbrido equivalente sofre limitações para um conjunto particular de condições de operação se é para ser mais preciso. Os parâmetros do outro circuito equivalente podem ser determinados para qualquer região de operação dentro da região ativa e não são limitados por um simples conjunto de parâmetros fornecidos pela folha de especificações. Entretanto, o modelo  $r_{\pi}$  falha na justificação do nível da impedância de saída do dispositivo e nos efeitos de realimentação da saída para a entrada.

Como ambos os modelos são amplamente utilizados hoje em dia, serão examinados em detalhes neste módulo. Em algumas análises e exemplos será usado o modelo híbrido, enquanto em outras somente o modelo  $r_{\pi}$  será utilizado. Neste capítulo veremos o quanto os dois modelos estão intimamente relacionados e como os resultados obtidos com um podem ser aplicados ao outro modelo.



A fim de demonstrar os efeitos que o circuito AC equivalente produzirá na análise a seguir, considere o circuito da Fig.3. Vamos assumir por enquanto que o circuito equivalente AC para pequenos sinais do transístor já foi determinado. Como estamos interessados na resposta AC do circuito, todas as fontes DC podem ser substituídas por um potencial nulo equivalente (curto-circuito) uma vez que eles determinam somente a componente DC (nível quiescente) da tensão de saída, e não a amplitude da oscilação AC de saída. Isto é claramente demonstrado na Fig.4.

Os níveis dc foram importantes somente para determinar o ponto Q de operação apropriado. Uma vez determinado, os níveis DC podem ser ignorados na análise AC do circuito. Além disso, os condensadores de acoplamento  $C_1$  e  $C_2$  e o condensador de passagem  $C_3$  foram escolhidos para apresentar uma reatância muito pequena nas frequências de aplicação. Portanto, eles podem, para os devidos fins, ser substituídos por um caminho de baixa resistência ou um curto-circuito.

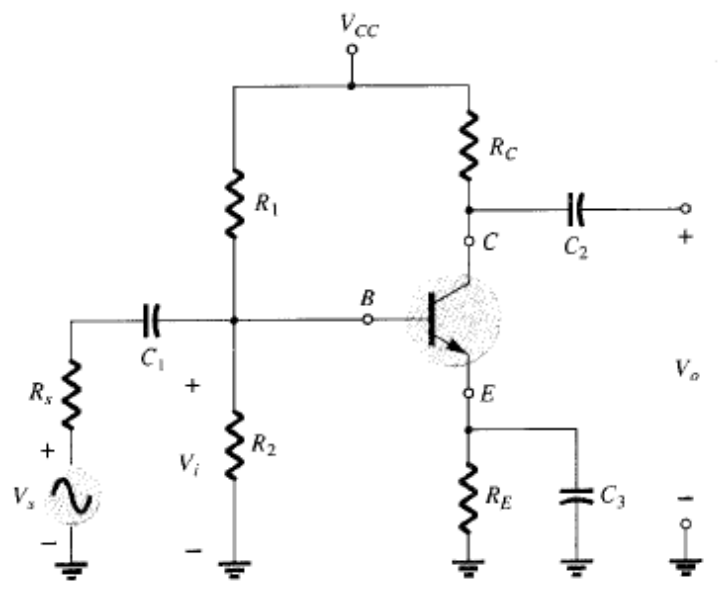


Fig. 3: Circuito com transístor sob exame nesta discussão introdutória.



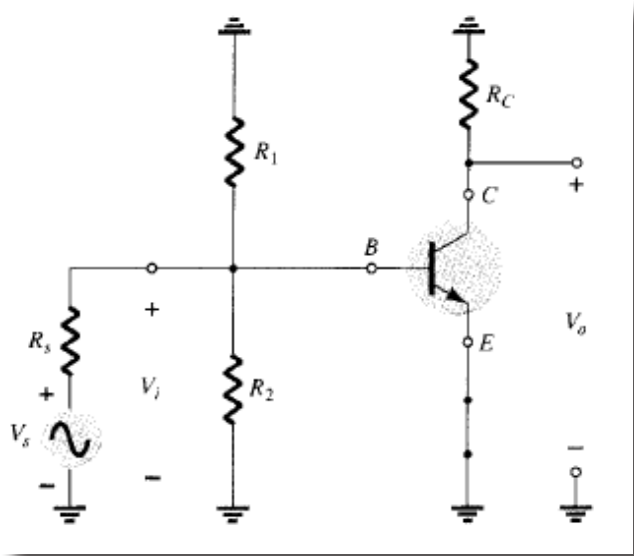


Fig. 4: O circuito da Fig.3 após a remoção da fonte DC e a inserção do curto-circuito equivalente para os condensadores

Note que isto acarretará um “curto-circuito” da resistência de polarização  $R_E$ . Lembrando que os condensadores são “circuitos-abertos” sob condições de estado estacionário DC, isto permite uma separação entre estágios para os níveis DC e condições quiescentes. Se estabelecermos um terra comum e rearranjarmos os elementos da Fig.4,  $R_1$  e  $R_2$  ficarão em paralelo, e  $R_C$  aparecerá entre o coletor e o emissor conforme mostrado na Fig.5. Já que os componentes do circuito equivalente do transistor da Fig. 7.5 é constituído por resistências e fontes controladas de tensão, técnicas de análise como sobreposição, teorema de Thévenin, e assim por diante, podem ser aplicadas para determinar as quantidades desejadas.

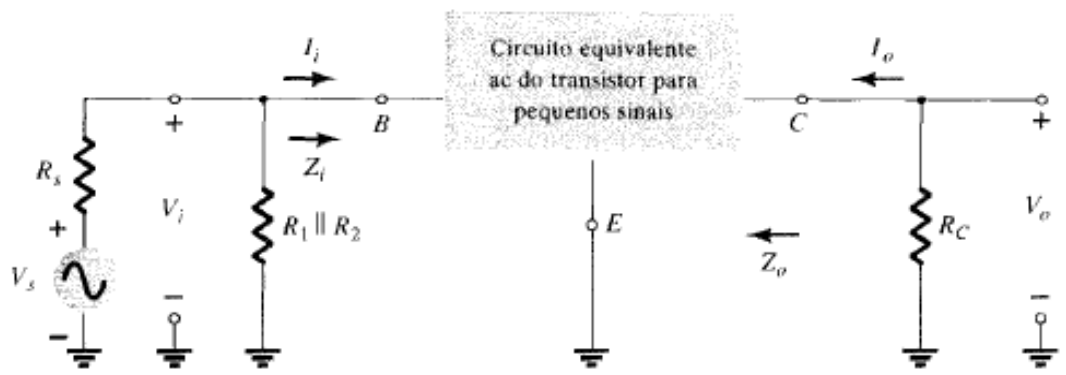


Fig. 5: Circuito da Fig.4 redesenhado para análise ac de pequenos sinais



Ao examinar a Fig.5 e identificar as quantidades importantes a serem determinadas para o sistema. Como sabemos que o transistor é um dispositivo amplificador, imaginamos esperar alguma indicação de como a tensão de saída  $V_o$  está relacionada à tensão de entrada  $V_i$  - o *ganho em tensão*. Note, na Fig.5, que para esta configuração  $I_i = I_b$  e  $I_o = I_c$ , o qual define o ganho em corrente  $A_i = I_o/I_c$ . A impedância de entrada  $Z_i$  e a impedância de saída  $Z_o$  mostrar-se-ão particularmente importantes nas análises a seguir.

Em resumo, o equivalente AC de um circuito é obtido por:

1. Fixando todas as fontes de tensão DC em zero e substituindo-as por um curto-circuito equivalente.
2. Substituindo todos os condensadores por um curto-circuito equivalente.
3. Removendo todos os elementos em paralelo com os curtos-circuitos equivalentes introduzidos nos passos 1 e 2.
4. Redesenhando o circuito numa forma mais conveniente e lógica.

Nas seções seguintes os circuitos híbridos equivalentes e o circuito  $\pi$  equivalente serão introduzidos para completar a análise ac do circuito da Fig.5.



## Noção de Impedância e Ganho

Antes da investigação dos circuitos equivalentes para TBJs em detalhes, vamos concentrar-nos naqueles parâmetros de um sistema de duas portas que são mais importantes do ponto de vista da análise e projeto. Para o sistema de duas portas (dois pares de terminais) da Fig.6, a seção de entrada (a seção na qual o sinal é geralmente aplicado) é a da esquerda e a seção de saída (onde a carga é ligada) é o lado direito. De fato, para muitos sistemas elétricos e eletrónicos o fluxo geral é, normalmente, da esquerda para a direita. Para ambos os conjuntos de terminais, a impedância entre cada par de terminais sob condições de operações normais é muito importante.

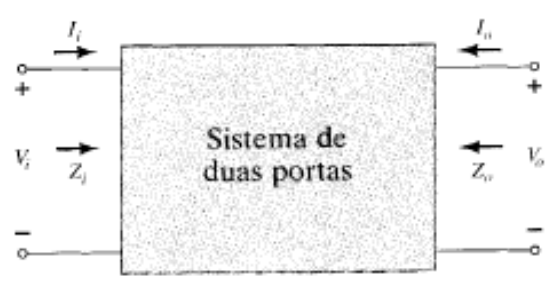


Fig. 6: Sistema de duas portas

### Impedância de Entrada, $Z_i$

Para a seção de entrada, a impedância de entrada  $Z_i$  é definida pela lei de Ohm como se segue:

$$Z_i = \frac{V_i}{I_i}$$

Se o sinal de entrada  $V_i$  for variado, a corrente  $I_i$  pode ser calculada usando o mesmo nível de impedância de entrada. Por outras palavras:

*Para a análise de pequenos sinais, uma vez determinada a impedância de entrada, o mesmo valor pode ser usado para níveis variados do sinal de entrada.*

Na verdade, veremos nas seções a seguir que a impedância de entrada de um transistor pode ser determinada, aproximadamente, através das condições de polarização, condições estas que não mudam simplesmente porque a amplitude do sinal ac aplicado variou.





E útil ressaltar que para frequências na faixa média e baixa (tipicamente <100 kHz):

*A impedância de entrada de um amplificador a transistor TBJ é puramente resistiva, depende do modo como o transistor é empregue, e pode variar de poucos ohms até megohms.*

Além disso:

*Um ohmímetro não pode ser usado para medir a impedância de entrada ac para pequenos sinais, já que o ohmímetro opera no modo DC.*

A equação  $Z_i = V_i/I_i$  é particularmente útil porque fornece um método de medir a resistência de entrada no domínio AC. Por exemplo, na Fig.7, uma resistência sensor foi adicionada à seção de entrada para permitir a determinação de  $I_i$  usando a lei de Ohm. Um osciloscópio ou multímetro digital (DMM) pode ser usado para medir a tensão  $V_S$  e  $V_i$ . Ambas as tensões podem ser pico-a-pico, pico, ou valores rms, desde que ambos os níveis usem a mesma unidade-padrão. A impedância de entrada é então determinada da seguinte maneira:

$$I_i = \frac{V_S - V_i}{R_{\text{sensor}}}$$

$$Z_i = \frac{V_i}{I_i}$$

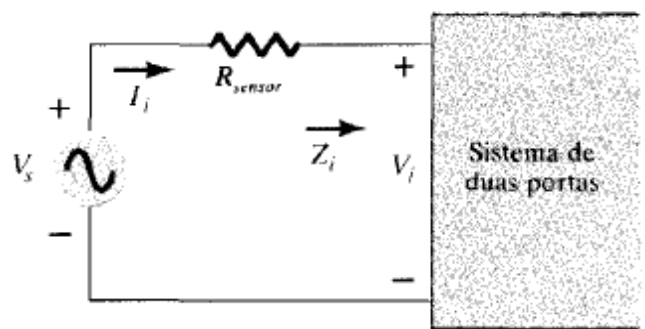


Fig. 7: Determinação de  $Z_i$

A importância da impedância de entrada de um sistema pode ser demonstrada através do circuito da Fig.8. A fonte de sinal tem uma resistência interna de  $600\Omega$ , e o circuito (possivelmente um amplificador a transistor) tem uma resistência de entrada de  $1,2K\Omega$ . Se a fonte for ideal ( $R_S = 0\Omega$ ), os  $10mV$  completos serão aplicados ao sistema, porém com uma impedância da fonte, a tensão de entrada deve ser determinada usando-se a regra do divisor de tensão como se segue:

$$V_i = \frac{Z_i V_S}{Z_i + R_{\text{fonte}}} = \frac{(1,2K\Omega)(10mV)}{1,2K\Omega + 0,6K\Omega} = 6,67mV$$



Portanto, somente 66,7% do total do sinal de entrada está disponível na entrada. Se  $Z_i$  fosse somente de  $600\Omega$ , então  $V_i = \frac{1}{2}(10mV) = 5mV$  ou 50% do sinal disponível. Obviamente, se  $Z_i = 8,2K\Omega$ ,  $V_i$  seria de 93,2% do sinal aplicado. O nível de impedância de entrada pode, portanto, ter um impacto significativo no nível do sinal que entra no sistema (ou amplificador).

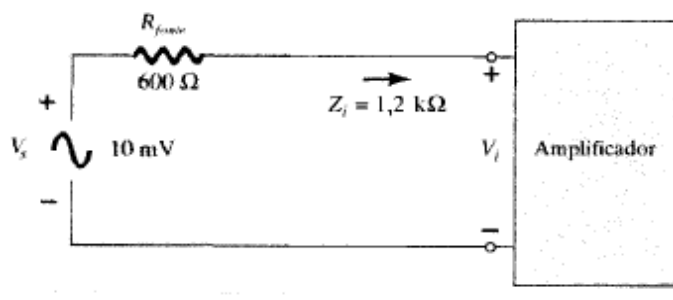
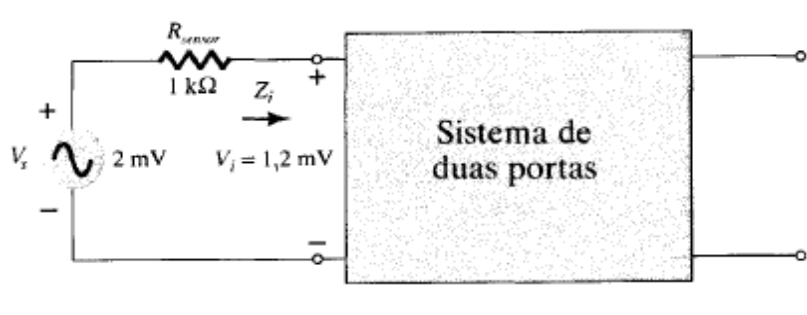


Fig. 8: Demonstração do impacto de  $Z_i$  sobre a resposta de um amplificador

Nas seções e capítulos a seguir será demonstrado que a resistência de entrada ac depende de o transístor estar na configuração base-comum, emissor-comum ou coletor-comum e da disposição dos elementos resistivos.

**Exercício:**

1. Para o circuito da figura a seguir, determine o valor da impedância de entrada.



*Impedância de Saída,  $Z_o$*

A impedância de saída é naturalmente definida no conjunto dos terminais de saída, mas a maneira pela qual é definida é muito diferente daquela da impedância de entrada. Isto é: *A impedância de saída é determinada nos terminais de saída olhando-se para dentro do sistema e com o sinal aplicado fixado em zero.*



Na Fig.9, por exemplo, o sinal aplicado foi fixado em zero volts. Para determinar  $Z_o$  um sinal  $V$  é aplicado aos terminais de saída e o nível de  $V_o$  é medido com um osciloscópio ou DMM sensível. A impedância de saída é então determinada da seguinte maneira:

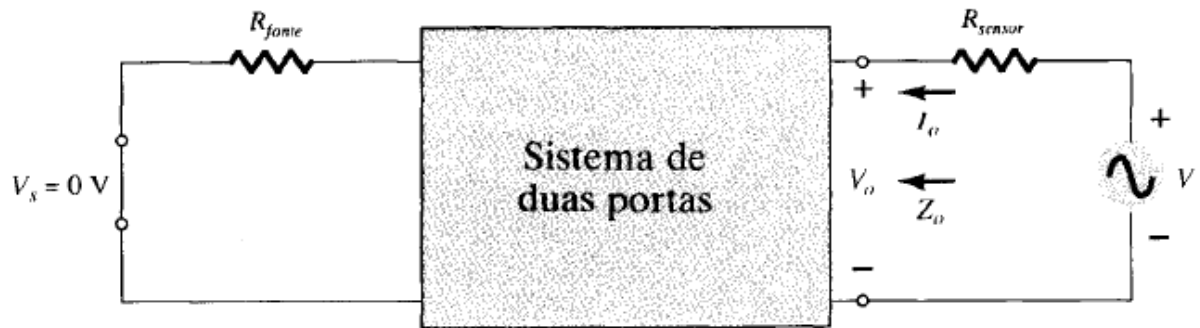


Fig. 9: Determinação de  $Z_o$

$$I_o = \frac{V - V_o}{R_{Sensor}}$$

$$Z_o = \frac{V_o}{I_o}$$

Em particular, para frequências baixas e médias (tipicamente 100 kHz):

*A impedância de saída de um amplificador transistor TBJ é naturalmente resistiva, e dependendo da configuração e da disposição dos elementos resistivos,  $Z_o$  pode variar de poucos ohms até valores que podem exceder  $2M\Omega$ .*

Além disso:

*Um ohmímetro não pode ser usado para medir a impedância de saída AC para pequenos sinais, já que o ohmímetro opera no modo DC.*

Para configurações de amplificadores onde um ganho significativo de corrente é desejado, o nível de  $Z_o$  deve ser tão grande quanto possível. Como demonstrado pela Fig.10, se  $Z_o \gg R_L$ , a maior parte da corrente de saída do amplificador passará pela carga. Será demonstrado nas seções e capítulos a seguir que  $Z_o$  é geralmente muito grande quando comparado a  $R_L$ , o que torna possível a sua substituição por um circuito-aberto equivalente.



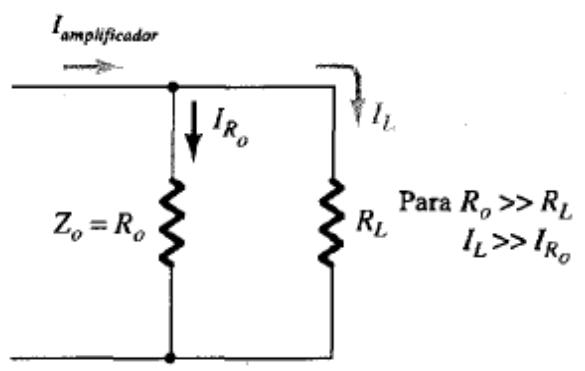
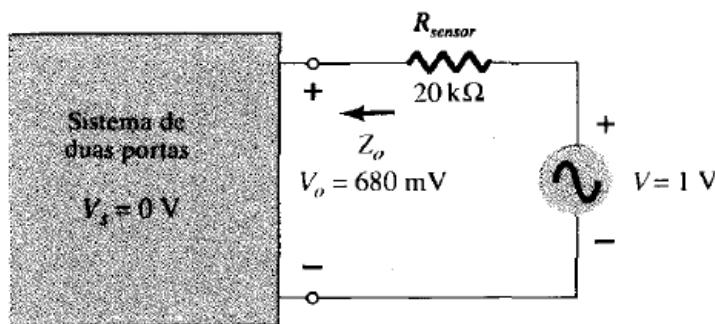


Fig. 10: Efeito de  $Z_o = R_o$  na carga ou na corrente de saída IC

**Exercício:**

2. Para o circuito da figura a seguir, determine o valor da impedância de saída.



*Ganho em Tensão,  $A_V$*

Uma das mais importantes características de um amplificador é o ganho em tensão ac para pequenos sinais, determinado por:

$$A_V = \frac{V_o}{V_i}$$

Para o sistema da Fig.11, não foi ligada nenhuma carga aos terminais de saída, e o nível do ganho determinado pela equação  $A_V = V_o/V_i$  refere-se a um ganho de tensão sem carga. Isto é,

$$A_{V_{NL}} = \frac{V_o}{V_i}, \text{ com } R_L = \infty \text{ (Circuito aberto)}$$



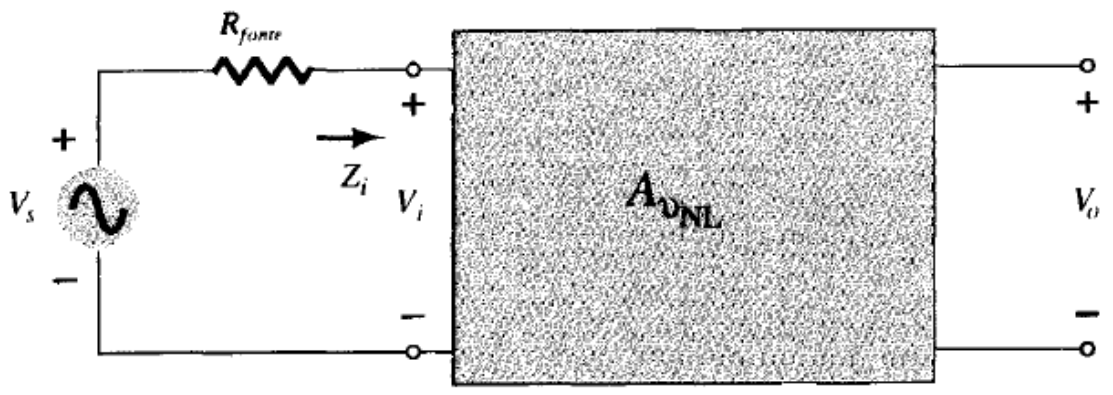


Fig. 11: Determinação do ganho em tensão sem carga

Para o sistema de Fig.11, tendo uma resistência de fonte  $R_S$ , o nível  $V_i$  teria que ser determinado primeiro usando a regra do divisor de tensão antes do ganho  $V_o/V_S$  ser

$$V_i = \frac{Z_i V_S}{Z_i + R_S}, \text{ com } \frac{V_i}{V_S} = \frac{Z_i}{Z_i + R_S}$$

$$A_V = \frac{V_o}{V_i} = \left(\frac{V_i}{V_S}\right) \left(\frac{V_o}{V_i}\right)$$

$$A_V = \frac{V_o}{V_i} = \frac{Z_i}{Z_i + R_S} \times A_{VNL}$$

Experimentalmente, o ganho de tensão  $A_V$  ou  $A_{VNL}$  pode ser determinado simplesmente medindo os níveis de tensão apropriados com um osciloscópio ou DMM sensível e substituindo dentro das equações apropriadas.

*Dependendo da configuração, o valor do ganho de tensão para um amplificador a transistor de estágio simples com carga varia, tipicamente, de pouco mais de 1 até algumas centenas. Um sistema multistágio (várias unidades), entretanto, pode ter um ganho de tensão em torno de milhares de vezes.*

### Exercício:

3. Para o amplificador da Fig. determine:

- $V_i$
- $I_i$
- $Z_i$
- $A_V$



### Ganho em Corrente, $A_i$

O último parâmetro a ser discutido é o ganho de corrente definido por:

$$A_i = \frac{I_o}{I_i}$$

Embora na maioria das vezes o ganho de tensão seja o item de menor interesse, é todavia um parâmetro importante que pode ter um impacto significativo na eficiência global do projeto. Em geral:

*Para amplificadores TBJ, o ganho de corrente varia tipicamente entre pouco menos de 1 até um nível que pode ser maior que 100.*

Para a situação da carga da Fig.12,

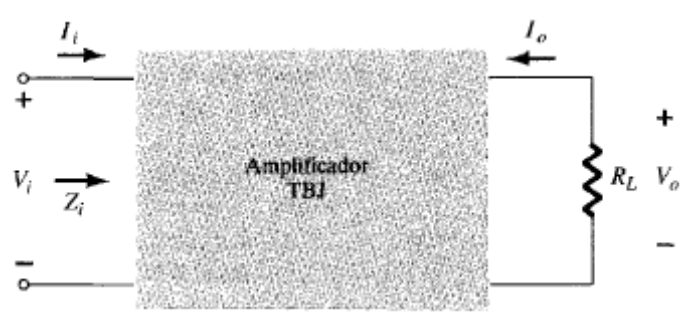


Fig. 12: Determinação do ganho de corrente com carga

$$I_i = \frac{V_i}{Z_i} \quad e \quad I_o = -\frac{V_o}{R_L}$$

com

$$A_i = \frac{I_o}{I_i} = \frac{V_o/R_L}{V_i/Z_i} = \left( \frac{V_o Z_i}{V_i R_L} \right)$$

e

$$A_i = -A_v \left( \frac{Z_i}{R_L} \right) A_i = -A_v \left( \frac{Z_i}{R_L} \right)$$

Esta última equação permite a determinação do ganho de corrente em função do ganho de tensão e dos níveis de impedância.



## MODELO $r_e$ DO TRANSISTOR

O modelo  $r_e$  emprega um díodo e uma fonte controlada de corrente para duplicar o funcionamento do transistor na região de interesse. Lembre que a fonte de corrente controlada por corrente é aquela onde seus parâmetros são controlados por uma corrente de outro ramo do circuito. De fato: em geral:

*Amplificadores a transistor TBJ são classificados como dispositivos controlados por corrente.*

### Configuração Base-Comum

Na Fig.13a um transistor *pnp* em base-comum foi colocado dentro de uma estrutura de duas-portas. Na Fig.13b o modelo  $r_e$  do transistor foi colocado entre os mesmos quatro terminais. Como foi notado na Seção “Modelagem do Transistor”, o modelo (circuito equivalente) foi escolhido de tal forma que representa uma aproximação do funcionamento do dispositivo que ele está a substituir na região operacional de interesse. Por outras palavras, o resultado obtido com o modelo em questão estará relativamente próximo daquele obtido com o transistor real.

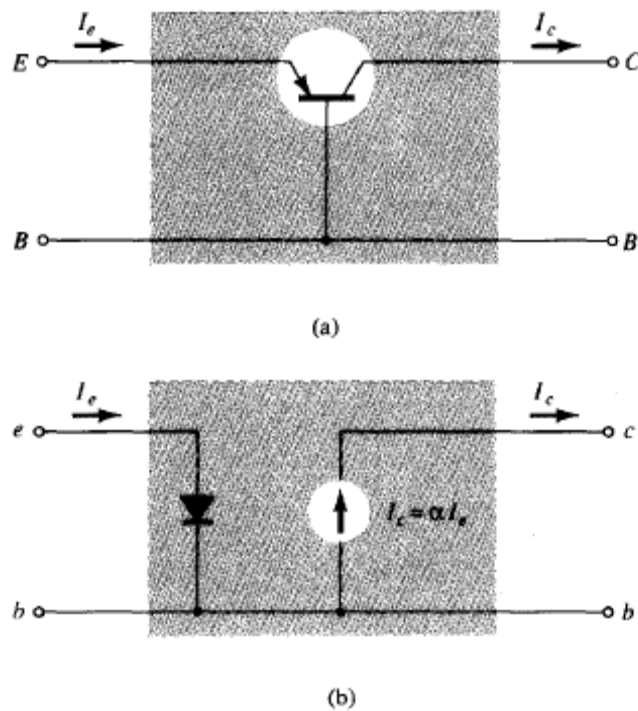


Fig. 13: (a) Transistor TBJ em base-comum; (b) modelo  $r_e$  para a configuração da fig. 13a



Para a junção base-emissor do transístor da Fig.13a, o díodo equivalente da Fig.13b entre os mesmos dois terminais parece muito apropriado. A fonte de corrente da Fig.13b estabelece o fato que  $I_c = \alpha I_e$  com a corrente controladora  $I_e$  aparecendo no lado da entrada do circuito equivalente conforme mostra a Fig.13a. Estabelecemos, portanto, uma equivalência nos terminais de entrada e saída, com a fonte controlada por corrente, fazendo uma ligação entre as duas.

Lembrando que, a resistência AC de um díodo pode ser determinada pela equação  $R_{ac} = 26mV/I_D$ , onde  $I_D$  é a corrente DC através do díodo no ponto-Q (quiescente). Esta mesma equação pode ser usada para achar a resistência AC do díodo da Fig.13b se simplesmente substituírem a corrente de emissor como se segue:

$$R_e = \frac{26mV}{I_E}$$

O subscrito  $e$  de  $r_e$  foi escolhido para enfatizar que é o nível DC da corrente de emissor que determina o nível AC da resistência do díodo da Fig.13b. Substituindo o valor resultante de  $r_e$  na Fig.13b resultará no modelo bastante útil da Fig.14.

Devido ao isolamento que existe entre os circuitos da entrada e saída da Fig.14, deve ser óbvio que a impedância de entrada  $Z_i$  para a configuração base-comum de um transístor é simplesmente  $r_e$ . Ou seja,

$$Z_i = r_e$$

Para a configuração base-comum, valores típicos de  $Z_i$  atingem a faixa de poucos ohms até um máximo de cerca de 50Ω.

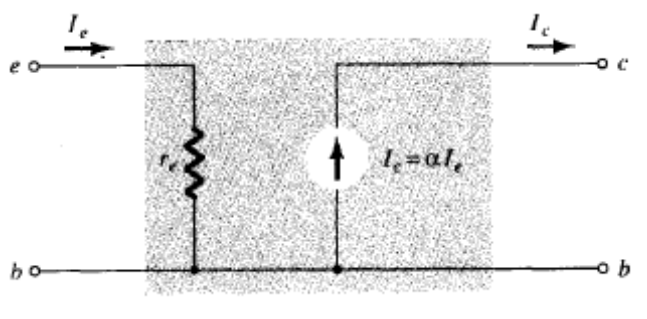


Fig. 14: Circuito re equivalente base comum





Para a impedância de saída, se fixarmos o sinal em zero, então  $I_s = 0A$  e  $I_c = \alpha I_s = \alpha(0A) = 0A$ , resultando num circuito aberto equivalente para os terminais de saída. O resultado é que para o modelo da Fig.14,

$$Z_o \cong \infty$$

De fato:

*Para a configuração base-comum, valores típicos de  $Z_o$  estão na faixa de megohms.*

A resistência de saída da configuração base-comum é determinada pela inclinação das retas das curvas características de saída como mostrado na Fig.15. Assumindo que as linhas sejam perfeitamente horizontais (uma excelente aproximação) resultaria na conclusão da equação anterior  $Z_o \cong \infty$ . Se medirmos  $Z_o$  graficamente com cuidado ou experimentalmente, serão obtidos níveis que vão tipicamente de 1- a 2-M $\Omega$ .

*Em geral, para a configuração base-comum a impedância de entrada é relativamente pequena e a impedância de saída muito alta.*

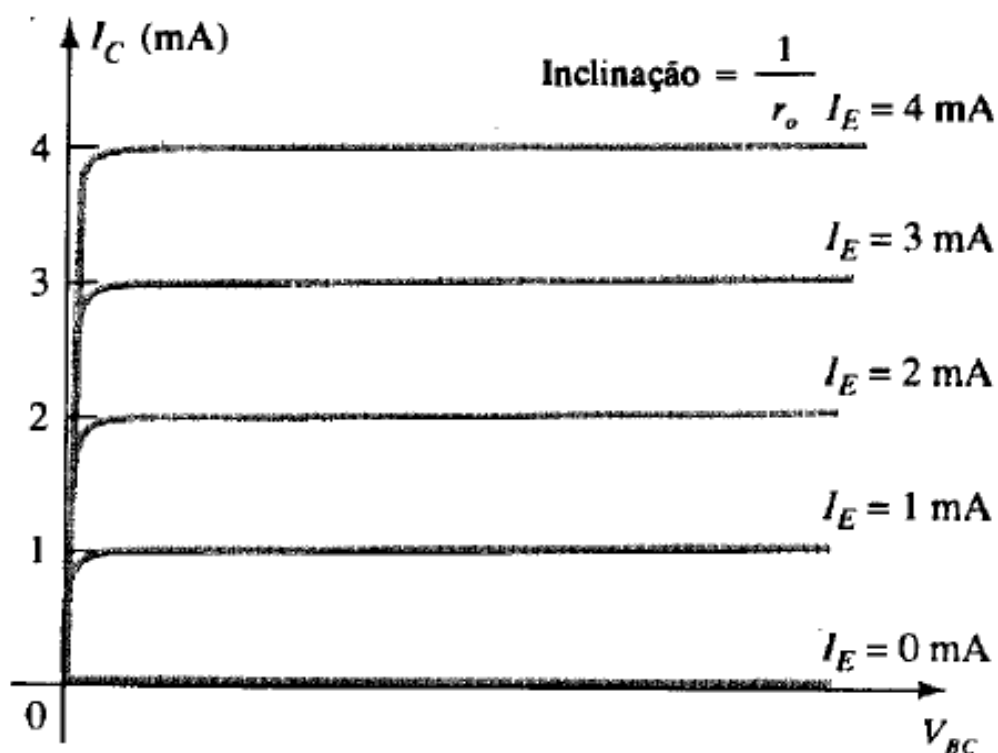


Fig. 15: Definição de  $Z_o$



O ganho de tensão será agora determinado para o circuito da Fig. 16.

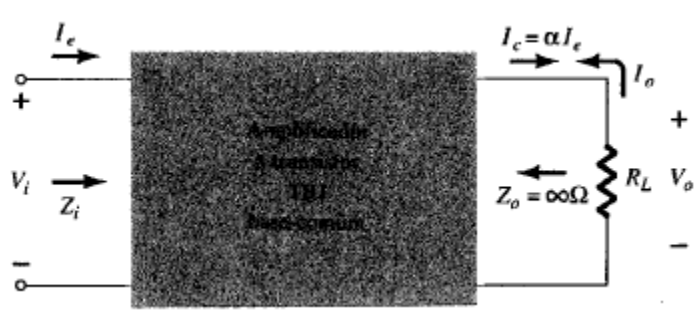


Fig. 16: Definição de  $A_V = V_o/V_i$  para a configuração base-comum

$$V_o = -I_o R_L = -(-I_c) R_L = \alpha I_e R_L$$

e

$$V_i = I_e Z_i = I_e r_e$$

$$A_V = \frac{V_o}{V_i} = \frac{\alpha I_e R_L}{I_e r_e}$$

$$A_V = \frac{\alpha R_L}{r_e} = \frac{R_L}{r_e}$$

Para o ganho de corrente,

$$A_i = \frac{I_o}{I_i} = -\frac{I_c}{I_e} = -\frac{\alpha I_e}{I_e}$$

e

$$A_i = -\alpha \cong -1$$

O fato de a polaridade da tensão  $V_o$ , quando determinada através da corrente  $I_c$ , ser a mesma que foi definida pela Fig.16 (i.e., o lado negativo está no potencial terra) revela que  $V_o$  e  $V_i$  estão em fase para a configuração base-comum. Para um transistor *npn* em configuração base-comum, a equivalência será vista como mostra a Fig.17.



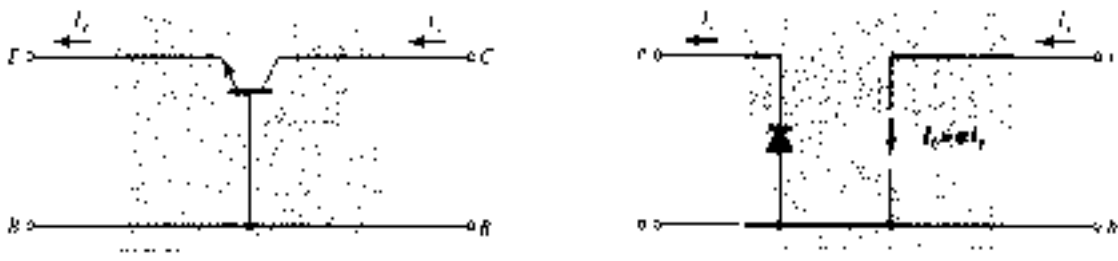


Fig. 17: Modelo aproximado para a configuração de um transistor npn em base-comum

### Exercício:

1. Para a configuração base-comum da Fig.14, com  $I_E = 4\text{mA}$ ,  $\alpha = 0,98$ , e um sinal ac de 2mV aplicado entre os terminais de base e emissor:
  - a. Determine a impedância de entrada.
  - b. Calcule o ganho de tensão se uma carga de  $0,56\text{k}\Omega$  for ligada aos terminais de saída.
  - c. Ache a impedância de saída e o ganho de corrente.

## Configuração Emissor-Comum

Para a configuração emissor-comum da Fig.18a, os terminais de entrada são a base e o emissor do transistor, mas, agora, os terminais do coletor e emissor são a saída. Além disso, o terminal emissor é agora comum para as portas de entrada e a saída do amplificador.

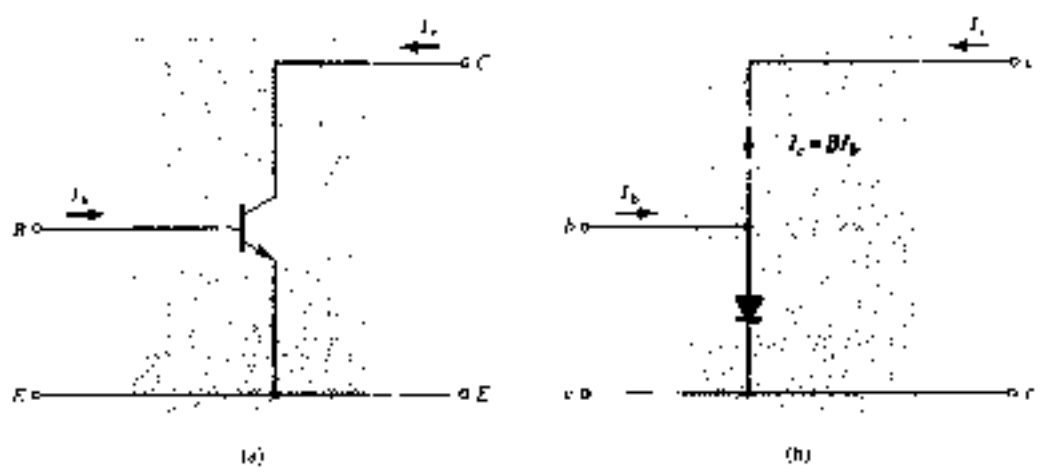


Fig. 18: (a) Transistor TBJ emissor-comum;  
(b) modelo aproximado para a configuração da Fig.18a.



Substituindo o circuito  $r_e$  equivalente para o transístor *npn*, resultará na configuração da Fig.18b. Note que a fonte controlada por corrente está ainda conectada entre os terminais da base e coletor, e o díodo, entre os terminais da base e emissor. Nesta configuração a corrente de base é a corrente de entrada, enquanto a corrente de saída é ainda  $I_C$ . Relembre do módulo anterior, que as correntes de base e coletor estão relacionadas pela seguinte equação:

$$I_C = \beta I_B$$

A corrente através do díodo é, portanto, determinada por:

$$I_E = I_C + I_B = \beta I_B + I_B$$

e

$$I_E = (\beta + 1)I_B$$

Entretanto, como beta AC é geralmente muito maior que 1, usaremos a seguinte aproximação para a análise de corrente:

$$I_E \cong \beta I_B$$

A impedância de entrada é determinada pela seguinte relação:

$$Z_i = \frac{V_i}{I_i} = \frac{V_{BE}}{I_B}$$

A tensão  $V_{BE}$  é aquela medida através do díodo como mostra a Fig.19. O nível de  $r_e$   $r_e$  é ainda determinado pela corrente  $I_E$ .

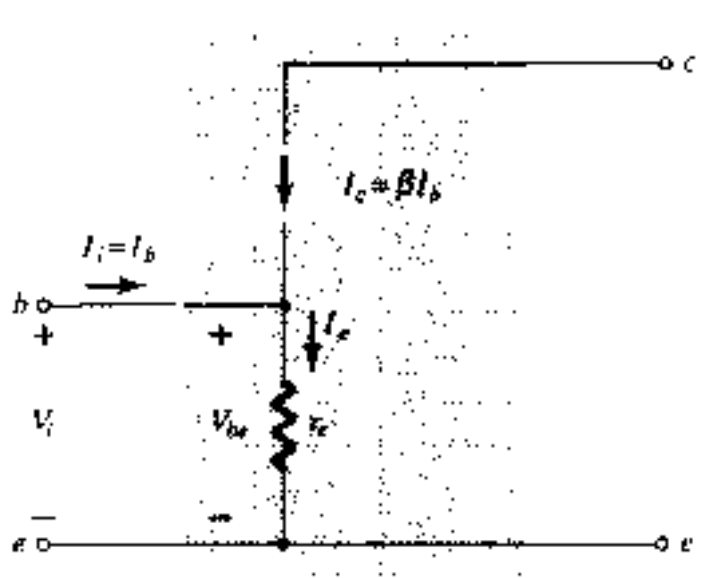


Fig. 19: Determinação de Zi usando o modelo aproximado



Usando a lei de Ohm temos

$$V_i = V_{BE} = I_E r_e \cong \beta I_B r_e$$

Substituindo, encontramos:

$$Z_i = \frac{V_{BE}}{I_B} \cong \frac{\beta I_B r_e}{I_B} = \beta r_e$$

Em essência, esta última equação afirma que a impedância de entrada para uma situação tal como a mostrada na Fig.20 é beta vezes o valor de  $r_e$ . Por outras palavras, um elemento resistivo no braço emissor é refletido para o circuito de entrada com um fator multiplicativo  $\beta$ . Por exemplo, se  $r_e = 6,5\Omega$  como no exercício anterior e  $\beta = 160$  (bem típico), a impedância de entrada aumentou para um nível de:

$$Z_i = \beta r_e = (160)(6,5\Omega) = 1,04K\Omega$$

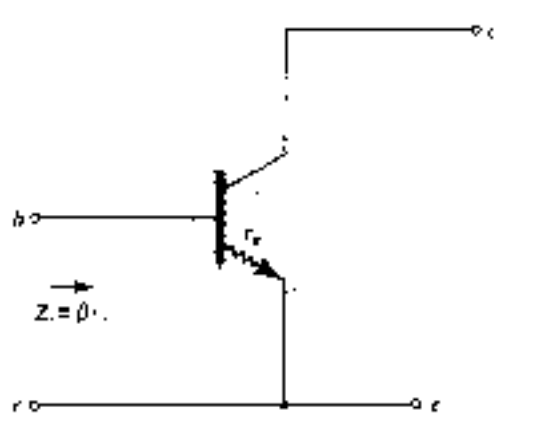


Fig. 20: Impacto de  $r_e$  na impedância de entrada

Para a configuração emissor-comum, valores típicos de  $Z_i$  definidos por  $\beta r_e$  atingem uma faixa de poucas centenas de ohms até kilo ohm, com máximos de aproximadamente 6-7 kilo ohms.

Para a impedância de saída, as características de interesse estão nas curvas da Fig.21. Note que a inclinação das curvas aumenta com o aumento da corrente de coletor. Quanto maior a inclinação, menor o nível da impedância de saída ( $Z_o$ ). O modelo  $r_e$  da Fig.18 não inclui uma impedância de saída, mas se estiver disponível por uma análise gráfica ou de data sheets ela pode ser incluída, como mostra a Fig.22.



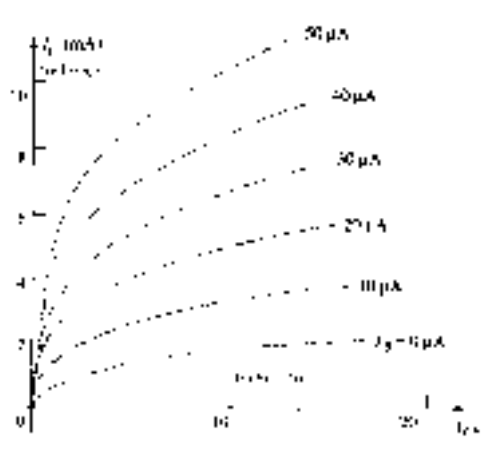


Fig. 21: Definição de  $r_e$  para a configuração emissor-comum

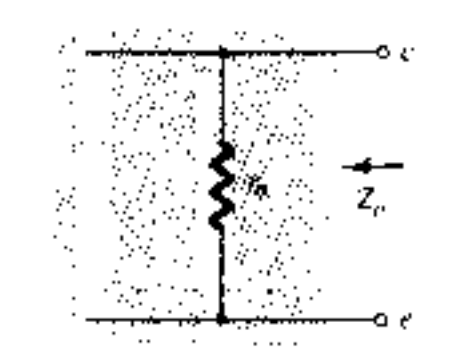


Fig. 22: Inclusão de  $r_e$  no circuito equivalente do transistor

Para a configuração emissor-comum, valores típicos de  $Z_o$  estão na faixa de 40 a 50 kΩ. Para o modelo da Fig.22, se o sinal aplicado for zero, a corrente  $I_c$  é 0A e a impedância de saída é:

$$Z_o = r_o$$

Obviamente, se a contribuição devida a  $r_o$  for ignorada como no modelo  $r_e$ , a impedância de saída é definida por  $Z_o = \infty\Omega$ .

O ganho de tensão para a configuração emissor-comum será agora determinado para a configuração da Fig.23 assumindo que  $Z_o = \infty\Omega$ . O efeito de incluir  $r_o$  será considerado mais à frente.



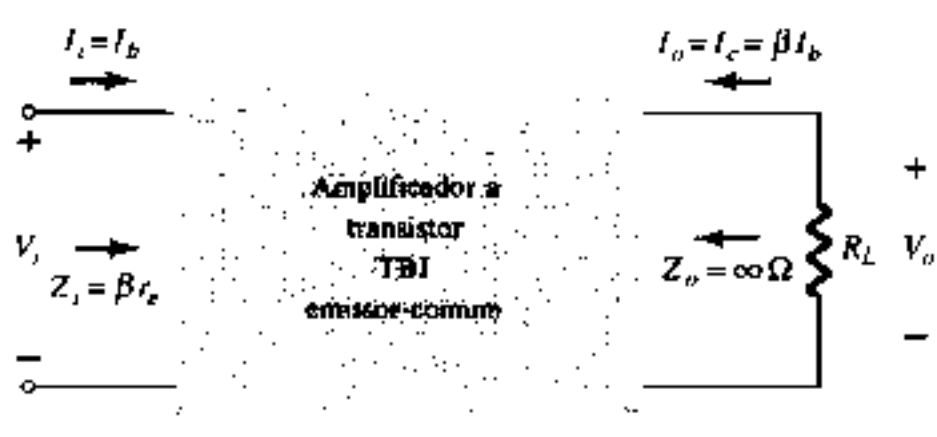


Fig. 23: Determinação do ganho de tensão e de corrente para o amplificador a transistor em emissor-comum

Para a direção definida de  $I_o$  e polaridade de  $V_o$ ,

$$V_o = -I_o R_L$$

O sinal menos (-) simplesmente reflete o fato de que a direção de  $I_o$  na Fig.23 estabelecerá uma tensão  $V_o$  de polaridade oposta.

Continuando, temos:

$$I_B = -I_o R_L = -I_C R_L = -\beta I_B R_L$$

e

$$V_i = I_i Z_i = I_B \beta r_e$$

$$A_V = \frac{V_o}{V_i} = -\frac{\beta I_B R_L}{I_B \beta r_e}$$

$$A_V = -\frac{R_L}{r_e}$$

O sinal de menos (-) resultante para o ganho de tensão revela que as tensões de entrada e saída estão desfasadas de 180°.

O ganho de corrente para a configuração da Fig.23:

$$A_i = \frac{I_o}{I_i} = \frac{I_C}{I_B} = \frac{\beta I_B}{I_B}$$

$$A_i = \beta$$



Usando o fato de que a impedância de entrada é  $\beta r_e$ , que a corrente de coletor é  $\beta I_B$  e que a impedância de saída é  $r_o$ , o modelo equivalente da Fig.24 pode ser uma ferramenta eficaz na análise a seguir. Considerando valores típicos para os parâmetros, a configuração emissor-comum pode ser considerada tendo um nível moderado de impedância de entrada, um alto ganho de tensão e corrente, e uma impedância de saída que pode ser incluída na análise do circuito.

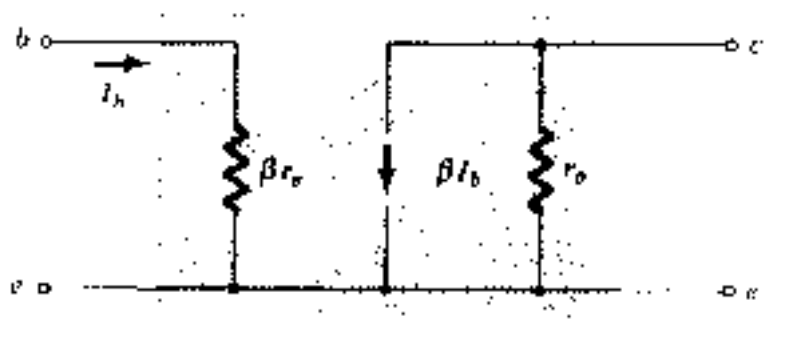


Fig. 24: Modelo  $r_e$  para a configuração do transistor em emissor-comum

**Exercício:**

2. Dado  $\beta = 120$  e  $I_B = 3,2mA$  para uma configuração emissor comum com  $r_o = \infty\Omega$ , determine:

- a.  $Z_i$
- b.  $A_i$
- c.  $A_v$  se uma carga de  $2\text{ k}\Omega$  é aplicada.

### Configuração Coletor-Comum

Em vez de definir um novo modelo para a configuração coletor comum, aplica-se, normalmente, o modelo da Fig.18 utilizado para a configuração emissor-comum. Nos capítulos subsequentes, algumas configurações coletor-comum serão investigadas, e o efeito da utilização do mesmo modelo tomar-se-á muito claro.





## Modelo Híbrido Equivalente

Foi dito que o modelo  $\pi$  para um transistor é sensível ao nível dc de operação do amplificador. O resultado é uma resistência de entrada que varia com o ponto dc de operação. Para o modelo híbrido equivalente, descrito nesta seção, os parâmetros são definidos num ponto de operação que pode ou não refletir as condições reais de operação do amplificador. Isto é devido ao fato de que as tabelas de especificações não podem fornecer parâmetros para um circuito equivalente, qualquer que seja o ponto de operação. Elas devem escolher condições de operação que acreditam refletir as características gerais do dispositivo.

Os parâmetros híbridos, mostrados na Fig.25, são tirados da folha de especificações do transistor 2N4400. Os valores são fornecidos para uma corrente de coletor de 1mA e uma tensão coletor-emissor de 10V. Além disso, uma faixa de valores é fornecida para cada parâmetro como um guia para um projeto inicial ou análise de um sistema. Uma vantagem óbvia da lista fornecida pela folha de especificações é o conhecimento imediato de níveis típicos para os parâmetros do dispositivo quando comparado com outros transistores.

As quantidades  $h_{ie}$ ,  $h_{re}$ ,  $h_{fe}$ , e  $h_{oe}$  da Fig.25 são chamadas de parâmetros híbridos ou dinâmicos, e são os componentes de um circuito equivalente para pequenos sinais a ser descrito sucintamente. Por anos, o modelo híbrido com todos os seus parâmetros foi o modelo escolhido pelas comunidades educacionais e industriais.

		Min.	Máx.	
Impedância de entrada ( $I_C = 1 \text{ mA dc}$ , $V_{CE} = 10 \text{ V dc}$ , $f = 1 \text{ kHz}$ ) 2N4400	$h_{ie}$	0.5	7.5	k $\Omega$
Realimentação de tensão ( $I_C = 1 \text{ mA dc}$ , $V_{CE} = 10 \text{ V dc}$ , $f = 1 \text{ kHz}$ )	$h_{re}$	0.1	8.0	$\times 10^{-4}$
Ganho de corrente para pequenos sinais ( $I_C = 1 \text{ mA dc}$ , $V_{CE} = 10 \text{ V dc}$ , $f = 1 \text{ kHz}$ ) 2N4400	$h_{fe}$	20	350	—
Admitância de saída ( $I_C = 1 \text{ mA dc}$ , $V_{CE} = 10 \text{ V dc}$ , $f = 1 \text{ kHz}$ )	$h_{oe}$	1.0	30	$\mu\text{S}$

Fig. 25: Parâmetros híbridos para o transistor 2N4400



Atualmente, porém, o modelo *re* é usado com mais frequência, mais comumente com o parâmetro *hoe* do modelo híbrido equivalente, para fornecer alguma medida da impedância de saída.

Já que as folhas de especificações fornecem os parâmetros híbridos e o modelo híbrido continua a receber uma boa dose de atenção, é muito importante que este modelo seja discutido com detalhes neste módulo. Feito isso, as similaridades entre os modelos *re* e híbrido serão muito evidentes. Na verdade, uma vez definidos os componentes de um modelo para um ponto de operação em particular, os parâmetros do outro modelo estarão imediatamente disponíveis.

A descrição do modelo híbrido equivalente será iniciada com o sistema geral de duas portas da Fig.26. O conjunto a seguir de equações constitui apenas um dos vários modos pelos quais as quatro variáveis da Fig.26 podem ser relacionadas.

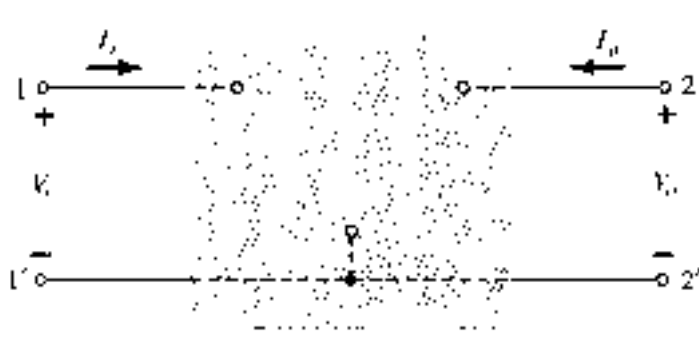


Fig. 26: Sistema de duas portas

É a mais usada em análise de circuitos a transístor, e portanto, será discutida em detalhes neste capítulo.

$$V_i = h_{11}I_i + h_{12}V_o$$

$$I_o = h_{21}I_i + h_{22}V_o$$

Os parâmetros relacionando as quatro variáveis são chamados *parâmetros h* da palavra “híbrido”. O termo “híbrido” foi escolhido devido à mistura de variáveis (*V* e *I*) em cada equação, resultando num conjunto “híbrido” de unidades de medida para os parâmetros *h*. Um entendimento bem claro do que os parâmetros *h* representam e como nós podemos determinar suas amplitudes pode ser feito isolando-se cada um e examinando-se as relações obtidas.



Se arbitrariamente fizermos  $V_0 = 0$  (curto-circuito nos terminais de saída), e resolvermos para  $h_{11}$  na equação anterior, resultará o seguinte:

$$h_{11} = \frac{V_i}{I_i} \text{ (ohms), para } V_0 = 0$$

A relação indica que o parâmetro  $h_{11}$  é um parâmetro de impedância com as unidades de ohms. Já que é a razão da tensão de entrada para a corrente de entrada com os terminais de saída “curto-circuitados”, é chamado de parâmetro de impedância de entrada de curto-circuito. O subscrito 11 de  $h_{11}$  é devido ao fato de que o parâmetro é determinado pela relação de quantidades medidas nos terminais de entrada.

Se  $I_i$  é feito igual a zero abrindo-se os terminais de entrada, resultará o seguinte para  $h_{12}$ :

$$h_{12} = \frac{V_i}{V_0}, \text{ para } I_i = 0$$

O parâmetro  $h_{12}$ , portanto, é a relação da tensão de entrada pela tensão de saída com a corrente de entrada igual a zero. Não há unidade associada pois é uma razão entre níveis de tensão e é chamada de parâmetro de relação de transferência de tensão reversa de circuito-aberto. O subscrito 12 de  $h_{12}$  mostra que o parâmetro é uma quantidade de transferência determinada pela razão de medidas da entrada para a saída. O primeiro inteiro do subscrito define a quantidade medida que aparece no numerador, o segundo inteiro define a quantidade que aparece no denominador.

O termo inverso é incluído porque a razão compreende uma tensão de entrada sobre uma tensão de saída, inversa da razão normalmente de interesse.

Se na equação:  $I_0 = h_{21}I_i + h_{22}V_0$  fixarmos  $V_0$  igual a zero ao novamente darmos um curto-circuito nos terminais de saída, resultará o seguinte para  $h_{21}$ :

$$h_{21} = \frac{I_0}{I_i}, \text{ para } V_0 = 0$$

Note que temos agora a relação de uma quantidade de saída por uma quantidade de entrada. O termo direto será usado então em vez de inverso, como foi indicado para  $h_{12}$ . O parâmetro  $h_{21}$  é a relação da corrente de saída pela corrente de entrada com os terminais de saída “curto-circuitados”. Este parâmetro, assim como  $h_{12}$ , não tem unidades, uma vez que é uma razão entre níveis de corrente. É formalmente chamado



parâmetro de razão de transferência direta de corrente de curto-circuito. O subscrito 21 novamente indica que é um parâmetro de transferência com a quantidade de saída no numerador e a quantidade de entrada no denominador.

O último parâmetro,  $h_{22}$ , pode ser determinado abrindo-se novamente os terminais de entrada para fazer  $I_i = 0$  e resolvendo para  $h_{22}$  na equação  $I_o = h_{21}I_i + h_{22}V_o$ :

$$h_{22} = \frac{I_o}{V_o} \text{ (siemens), para } I_i = 0$$

Como é a razão da corrente de saída pela tensão de saída, este parâmetro representa a condutância de saída e é medido em siemens (S). E chamado de parâmetro de admitância de saída de circuito aberto. O subscrito 22 revela que é determinado por uma relação de quantidades de saída.

Já que a unidade de cada termo da equação:  $V_i = h_{11}I_i + h_{12}V_o$  é volt, vamos aplicar a lei das tensões de Kirchhoff “ao contrário” para encontrar um circuito que “corresponde” à equação. Realizando esta operação, resultará no circuito da Fig.27. Como o parâmetro  $h_{11}$  tem a unidade ohm, ele é representado por uma resistência na Fig.27. A quantidade  $h_{12}$  é não tem unidade e, portanto, simplesmente aparece como um fator multiplicativo do termo de “realimentação” no circuito de entrada.

Como cada termo da equação  $I_o = h_{21}I_i + h_{22}V_o$  tem unidade de corrente, vamos agora aplicar a lei das correntes de Kirchhoff “ao contrário” para obter o circuito da Fig.28. Já que  $h_{22}$  tem unidade de admitância, que para o modelo do transistor representa condutância, ele é representado pelo símbolo da resistência. Tenha em mente, porém, que a resistência em ohms é igual ao recíproco da condutância ( $1/h_{22}$ ).

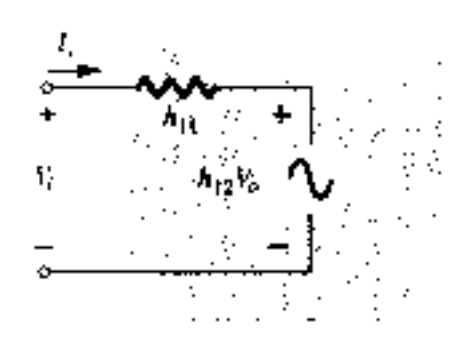


Fig. 27: Circuito híbrido equivalente de entrada



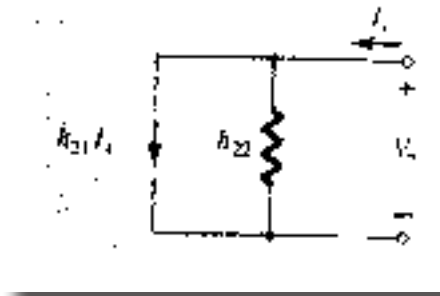


Fig. 28: Circuito híbrido equivalente de saída

O circuito “ac” equivalente completo para o dispositivo linear básico de três terminais está indicado na Fig.29 com um novo conjunto de subscritos para os parâmetros  $h$ . A notação da Fig.29 é de natureza mais prática, pois relaciona os parâmetros  $h$  com as relações apresentadas obtidas nos últimos parágrafos. A escolha das letras utilizadas é justificada pelo seguinte:

$h_{11}$  → Resistência de entrada →  $h_i$

$h_{12}$  → Razão de transferência de tensão inversa →  $h_r$

$h_{21}$  → Razão de transferência direta de corrente →  $h_f$

$h_{22}$  → Condutância de saída →  $h_o$

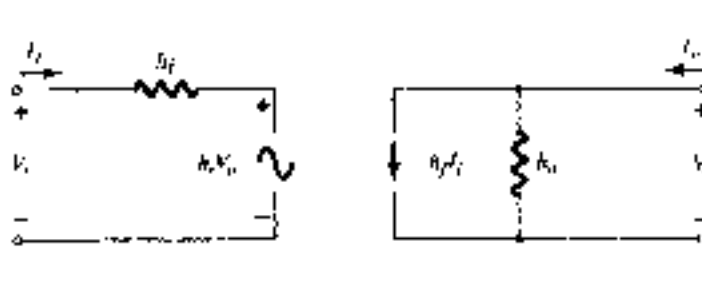


Fig. 29: Circuito híbrido equivalente completo

O circuito da Fig.29 é aplicável para qualquer dispositivo linear eletrônico de três terminais ou sistema com fontes internas independentes. Para o transistor, porém, embora ele possua três configurações básicas, *elas são todas configurações de três terminais*, de forma que o circuito equivalente resultante terá o mesmo formato que o mostrado na Fig.29. Em cada caso, o ramo inferior das seções de entrada e saída do circuito da Fig.29 pode ser conectada como mostrado na Fig.30, desde que o nível de potencial seja o mesmo. Essencialmente, o modelo do transistor é um sistema de três terminais com duas portas. Os parâmetros  $h$ , entretanto, mudarão de acordo com a configuração.



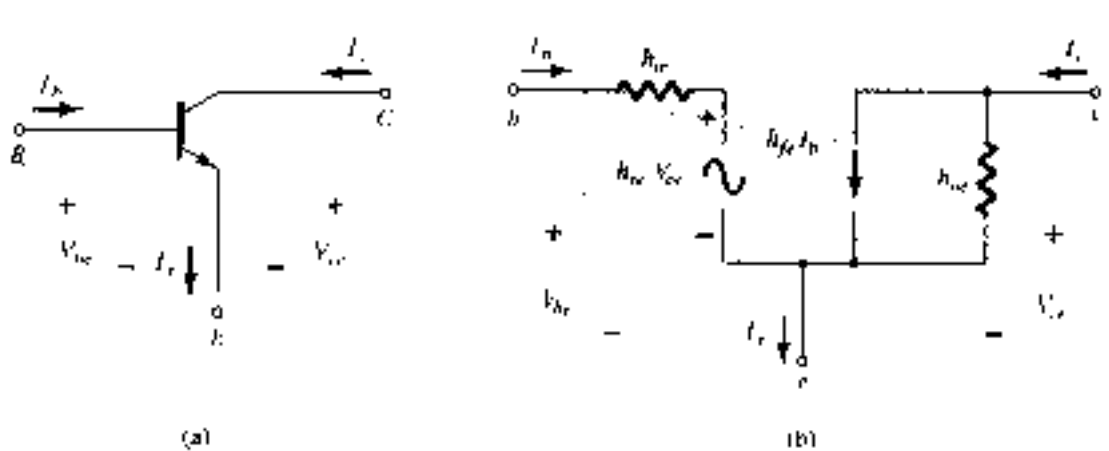


Fig. 30: Configuração emissor-comum: (a) símbolo gráfico; (b) circuito híbrido equivalente

Para distinguir qual parâmetro foi usado ou qual está disponível, um segundo parâmetro foi acrescentado à notação do parâmetro  $h$ . Para a configuração base-comum a letra minúscula “ $b$ ” foi adicionada, enquanto para as configurações emissor-comum e coletor-comum as letras “ $e$ ” e “ $c$ ” foram adicionadas, respetivamente.

O circuito híbrido equivalente para a configuração emissor-comum aparece com a notação-padrão na Fig.30. Note que  $I_i = I_b$ ,  $I_o = I_c$  e através da aplicação da lei das correntes de Kirchhoff,  $I_e = I_b + I_c$ . A tensão de entrada é agora  $V_{be}$  com a tensão de saída  $V_{ce}$ . Para a configuração base-comum da Fig.31,  $I_i = I_e$  e  $I_o = I_c$  com  $V_{be} = V_e$  e  $V_{ce} = V_o$ . Os circuitos das Figs.30 e 31 são aplicáveis para transistores  $pnp$  e  $npn$ .

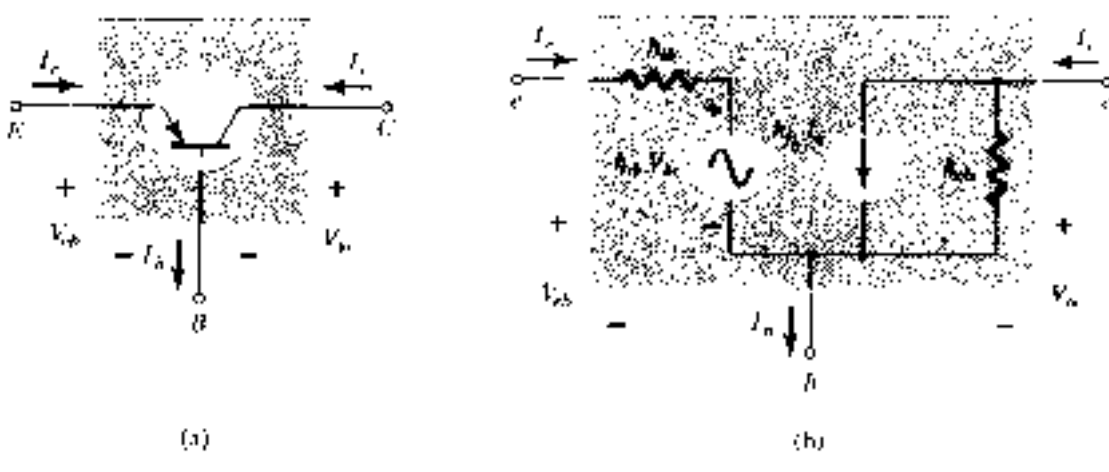


Fig. 31: Configuração base-comum: (a) símbolo gráfico; (b) circuito híbrido equivalente



O fato de que ambos os circuitos de Thévenin e Norton aparecem no circuito da Fig.29 representa um motivo a mais para chamarmos o circuito resultante de circuito *híbrido* equivalente.

Dois circuitos adicionais equivalentes com transístor, que não serão discutidos neste texto, chamados de circuitos equivalentes com parâmetro  $z$  e parâmetro  $y$ , utilizam a fonte de tensão ou a fonte de corrente, mas não ambas no mesmo circuito equivalente. Em geral, nas configurações emissor-comum e base-comum, os valores  $h_r$  e  $h_o$  permitem que eles ( $h_r$  e  $h_o$ ) não sejam incluídos no modelo, não afetando consideravelmente os resultados obtidos para os importantes parâmetros  $Z_i, Z_o, A_v$  e  $A_i$ .

Como, normalmente,  $h_r$  é uma quantidade relativamente pequena, a sua remoção é aproximada por  $h_r = 0$  e  $h_o V_o = 0$ , resultando num equivalente a curto-circuito para o elemento de realimentação, conforme mostra a Fig.32. Em geral, a resistência determinada por  $1/h_o$  é grande o suficiente para ser ignorada em comparação com uma carga paralela; o que permite a sua substituição por um equivalente a circuito-aberto para os modelos EC e BC, como mostrado na Fig.32.

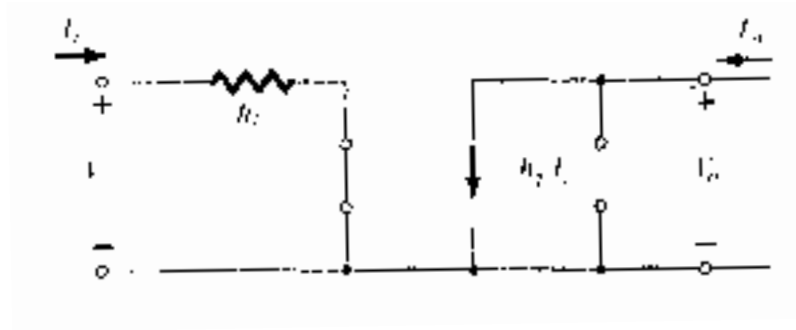


Fig. 32: Efeito da remoção de  $h_{re}$  e  $h_{oe}$  no circuito híbrido equivalente

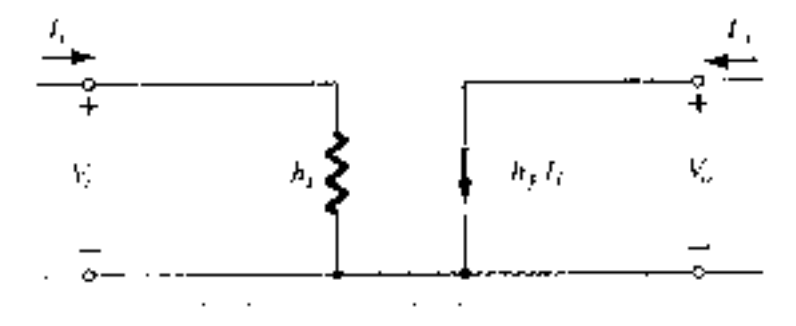


Fig. 33: Modelo do circuito híbrido equivalente aproximado



O circuito equivalente resultante da Fig.33 é muito similar à estrutura geral dos circuitos equivalentes base-comum e emissor-comum obtida com o modelo  $r_e$ . O circuito híbrido equivalente e os modelos  $r_e$  para cada configuração foram repetidos na Fig.34 para fins de comparação. Deve ficar claro, da Fig.34a, que:

$$h_{ie} = \beta r_e$$

e

$$h_{fe} = \beta \alpha c$$

Da Fig.34b

$$h_{ib} = r_e$$

e

$$h_{fb} = -\alpha \cong -1$$

Particularmente, note que o sinal de menos da última equação leva em conta o fato que a fonte de corrente do circuito híbrido equivalente-padrão está a apontar para baixo em vez de estar na direção real como mostrado no modelo  $r_e$  na Fig.34b.

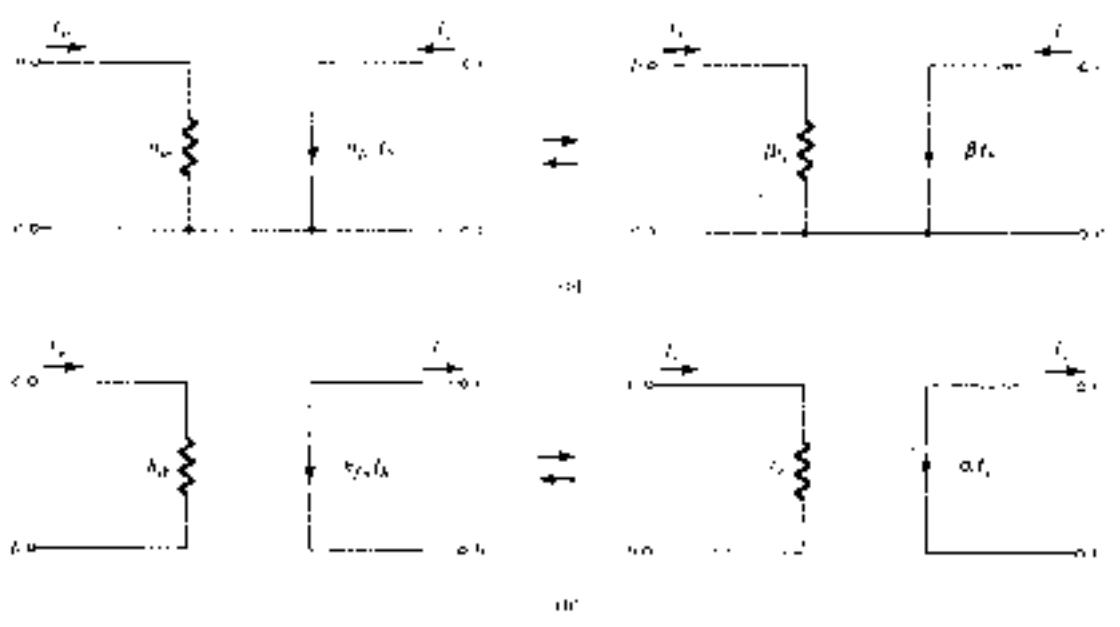


Fig. 34: Modelo híbrido versus modelo  $r_e$ : (a) configuração emissor-comum; (b) configuração base-comum





**Exercício:**

1. Dado  $I_E = 2,5mA$ ,  $h_{fe} = 140$ ,  $h_{oe} = 20\mu S$  e  $h_{ob} = 0,5\mu S$ , determine:
  - a. O circuito híbrido equivalente emissor-comum.
  - b. O modelo  $r_e$  base-comum.



# Análise do Modelo Híbrido das Diferentes Configurações

A análise usando o circuito híbrido equivalente aproximado da Fig.35 para a configuração emissor-comum e da Fig.36 para a configuração base-comum e muito semelhante à utilizada no modelo  $r_e$ .



Fig. 35: Circuito híbrido equivalente aproximado para emissor-comum



Fig. 36: Circuito híbrido equivalente aproximado para base-comum

Como os vários parâmetros do modelo híbrido são especificados pela folha de especificações ou análise experimental, a análise AC associada com o uso do modelo  $r_e$  não pode ser aplicada de imediato ao modelo híbrido. Ou seja, quando o problema é apresentado, os parâmetros como  $h_{ie}$ ,  $h_{je}$ ,  $h_{ib}$ , e assim por diante, são especificados. Tenha em mente, porém, que os parâmetros híbridos e os componentes do modelo  $r_e$  estão relacionados pelas seguintes equações discutidas na secção anterior:

$$h_{ie} = \beta r_e, h_{je} = \beta, h_{oe} = \frac{1}{r_o}, h_{fb} = -\alpha, e h_{ib} = r_e.$$



## Configuração com Polarização Fixa

Para a configuração com polarização fixa da Fig.37, o circuito AC equivalente para pequenos sinais aparece conforme a Fig.38, usando o modelo híbrido equivalente aproximado para emissor-comum.

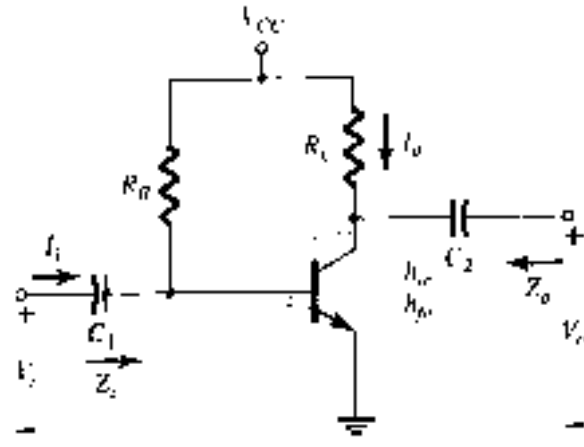


Fig. 37: Configuração com polarização fixa

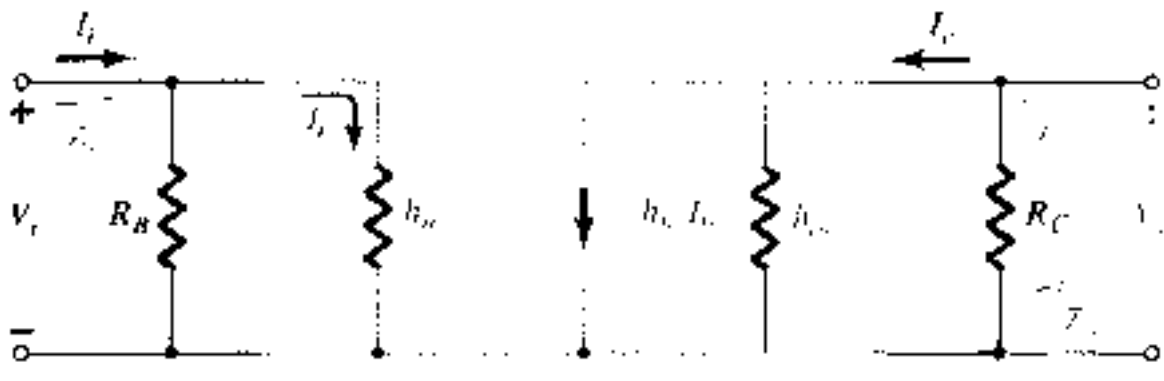


Fig. 38: Substituindo o circuito híbrido equivalente aproximado no circuito ac equivalente da Fig.37

$Z_i$ : Da Fig.38,

$$Z_i = R_B || h_{ie}$$

$Z_o$ : Da Fig.38

$$Z_o = R_C || 1/h_{oe}$$

$A_v$ : Usando  $R' = 1/h_{oe} || R_C$ ,

$$V_o = -I_o R' = -h_{fe} I_b R'$$

$$I_b = \frac{V_i}{Z_i}$$



$$V_0 = -h_{fe} \left( \frac{V_i}{h_{ie}} \right) R'$$

$$A_V = \frac{V_0}{V_i} = - \frac{(h_{fe}(R_C || \frac{1}{h_{oe}}))}{h_{ie}}$$

$A_i$ : Assumindo que  $R_B \gg h_{ie}$  e  $1/h_{oe} \geq 10R_C$ , então  $I_b \cong I_i$  e  $I_0 = I_C = h_{fe}I_b = h_{fe}I_i$  com:

$$A_i = \frac{I_0}{I_i} \cong h_{fe}$$

**Exercício:**

1. Para o circuito da Fig., determine:

- a.  $Z_i$
- b.  $Z_o$
- c.  $A_V$
- d.  $A_i$

*Configuração com Divisor de Tensão*

Para a configuração polarizada por divisor de tensão da Fig. 39, o circuito AC equivalente para pequenos sinais resultantes terá o mesmo aspeto da Fig.38 com  $R_B$  substituído por  $R' = R_1 || R_2$ .

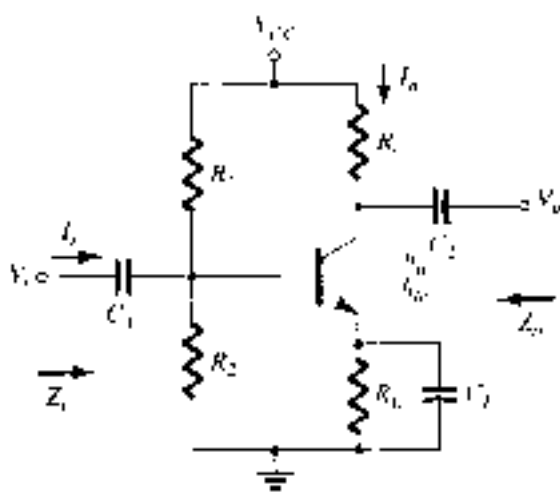


Fig. 39: Configuração de polarização por divisor de tensão



$Z_i, Z_i$ : Da Fig.38, com  $R_B = R' R_B = R'$   
 $Z_i = R' || h_{ie}$

$Z_o, Z_o$ : Da Fig.38  
 $Z_o \cong R_C$

$$A_V = - \frac{(h_{fe}(R_C || \frac{1}{h_{oe}}))}{h_{ie}}$$

$$A_i = - \frac{(h_{fe}R')}{R' + h_{ie}}$$

O efeito de  $r_o = \frac{1}{h_{oe}}$  é o mesmo daquele encontrado para a configuração com polarização fixa.

### Configuração com Polarização no Emissor Não-Desviado

Para a configuração EC com polarização no emissor não-desviado da Fig.40, o modelo AC para pequenos sinais será o mesmo da Fig.41, com  $\beta r_e$  substituído por  $h_{ie}$  e  $\beta I_B$  por  $h_{fe} I_B$ . A análise processa-se exatamente do mesmo modo com:

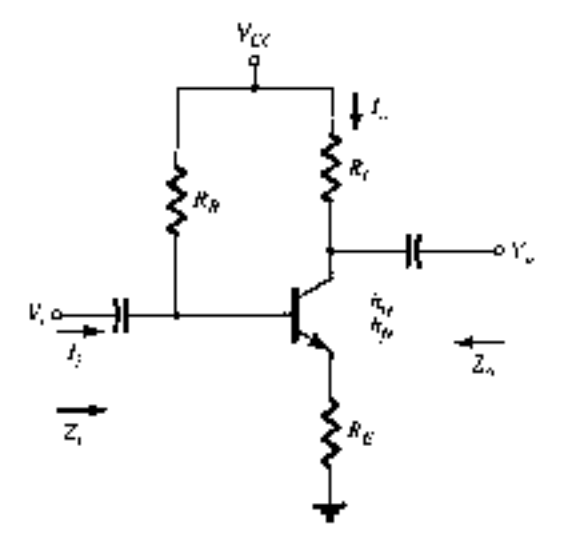


Fig. 40: Configuração EC com polarização no emissor não-desviado



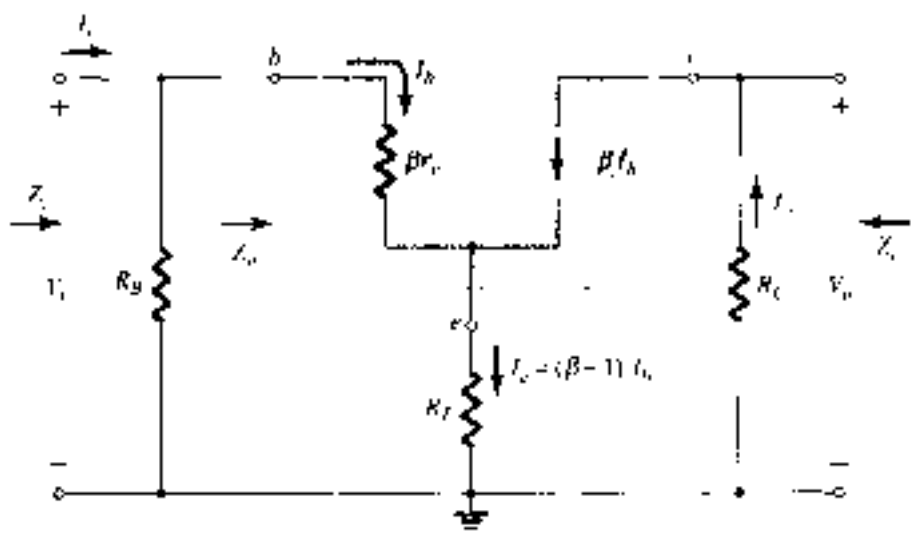


Fig. 41: Modelo equivalente

$Z_i$ :

$$Z_b = h_{fe} R_E$$

e

$$Z_i = R_B || Z_b$$

$Z_o$ :  $Z_o$ :

$$Z_o = R_C$$

$A_V$ :

$$A_V = -\frac{h_{fe} R_C}{Z_b} = -\frac{h_{fe} R_C}{h_{fe} R_E} = -\frac{R_C}{R_E}$$

$$A_i = -\frac{(h_{fe} R_B)}{R_B + Z_b} = -A_V \left( \frac{Z_i}{R_C} \right)$$



## Configuração Seguidor-de-Emissor

Para o seguidor-de-emissor da Fig.42 o modelo ac para pequenos sinais é parecido com o da Fig.43 para  $\beta r_e = h_{ie}$  e  $\beta = h_{fe}$ . As equações resultantes serão, portanto, muito semelhantes.

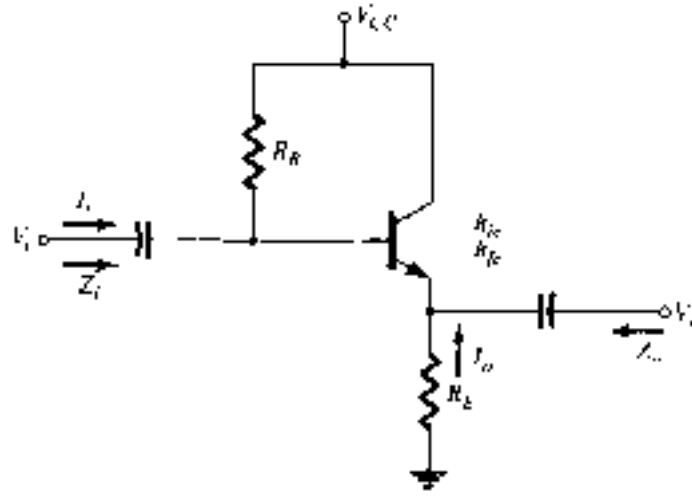


Fig. 42: Configuração seguidor de Emissor

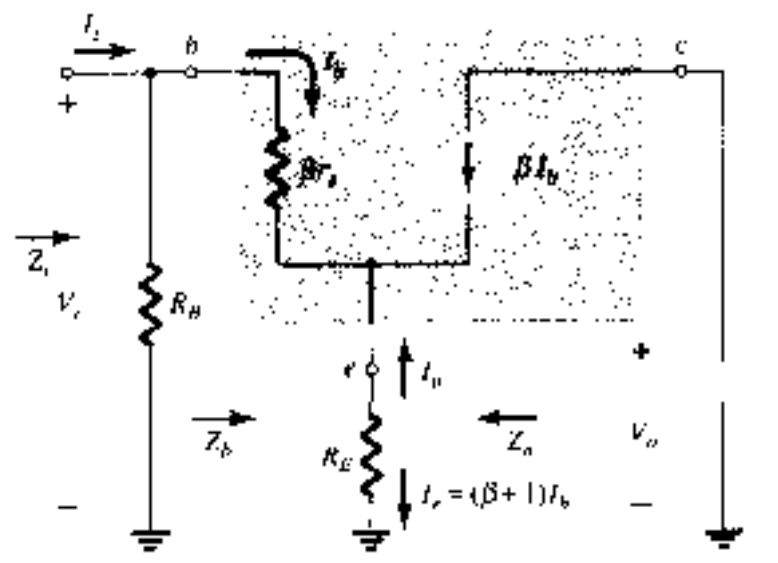


Fig. 43: Modelo Equivalente

$$Z_i = Z_i$$

$$Z_b = h_{fe} R_E$$

e

$$Z_i = R_B || Z_b$$



$Z_0$ : Para  $Z_0$ , o circuito de saída definido pelas equações resultantes aparecerá como mostrado na Fig.44.

$$Z_0 = R_E \parallel \left( \frac{h_{ie}}{1 + h_{fe}} \right)$$

Ou desde que

$$1 + h_{fe} \cong h_{fe}$$

$$Z_0 = R_E \parallel \frac{h_{ie}}{h_{fe}}$$

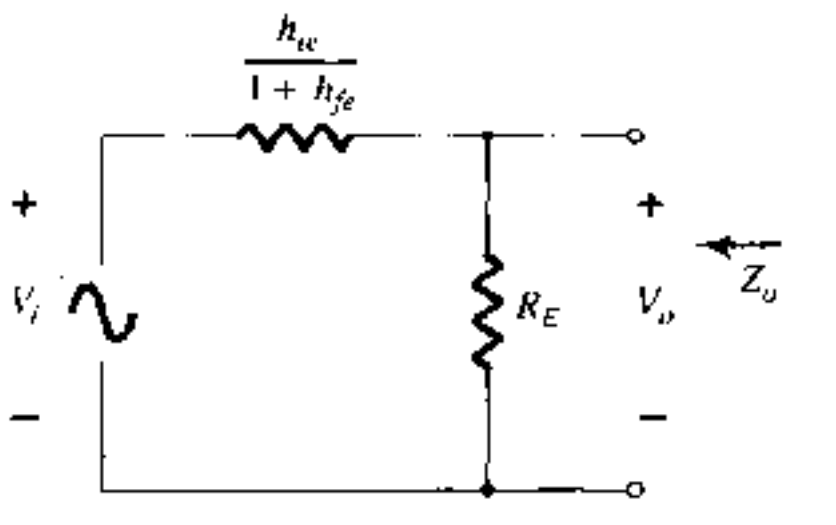


Fig. 44: Definindo  $Z_0$ , para a configuração seguidor-de-emissor

$A_V$ : Para o ganho de tensão, a regra do divisor de tensão pode ser aplicada à Fig.44 como

$$V_0 = \frac{R_E V_i}{R_E + (h_{ie}/(1 + h_{fe}))}$$

Mas já que  $1 + h_{fe} \cong h_{fe}$

$$A_V = \frac{V_0}{V_i} \cong \frac{R_E}{R_E + (h_{ie}/h_{fe})}$$

$$A_i = \frac{h_{fe} R_B}{R_B + Z_b} = -A_V \left( \frac{Z_i}{R_E} \right)$$





## Configuração Base-Comum

A última configuração a ser examinada com o circuito híbrido equivalente aproximado será o amplificador base-comum da Fig.45. Substituindo o modelo híbrido equivalente aproximado para base-comum, resultara no circuito da Fig.46.

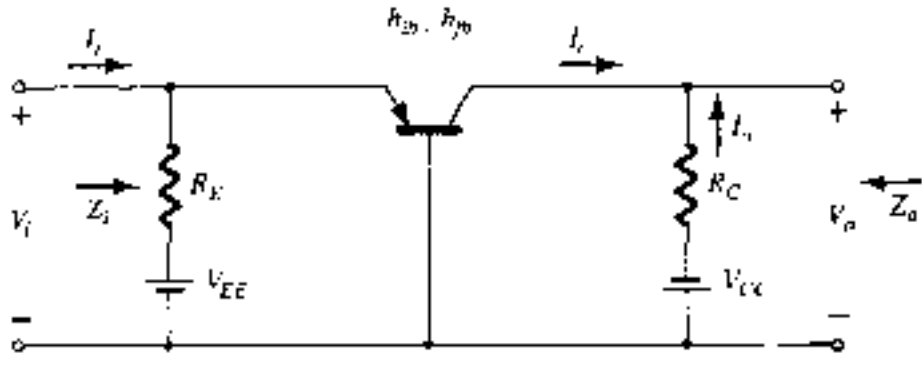


Fig. 45: Configuração base-comum

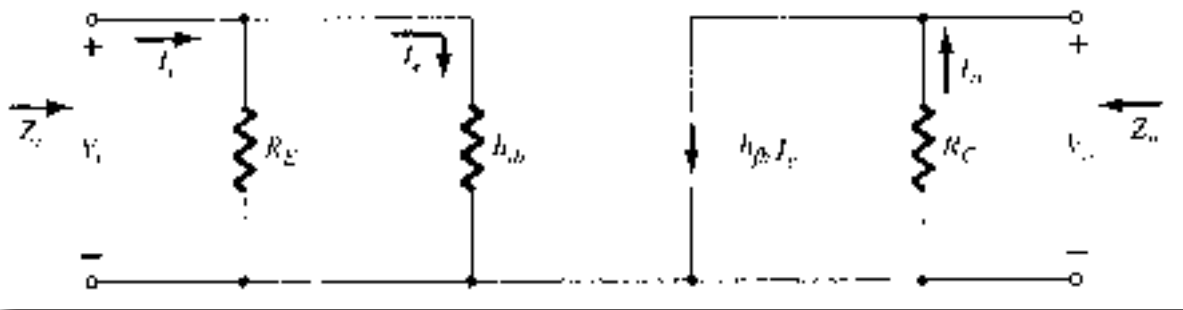


Fig. 46: Substituindo o circuito híbrido equivalente aproximado ao circuito AC equivalente da Fig.45

Da Fig. 8.46,

$Z_i$ :

$$Z_i = R_E || h_{ib}$$

$Z_o$ :

$$Z_o = R_C$$

$A_v$ :

$$V_o = -I_o R_C = -(h_{fb} I_e) R_C$$

$$I_e = \frac{V_i}{h_{ib}} \text{ e } V_o = -h_{fb} \left( \frac{V_i}{h_{ib}} \right) R_C$$



Tal que

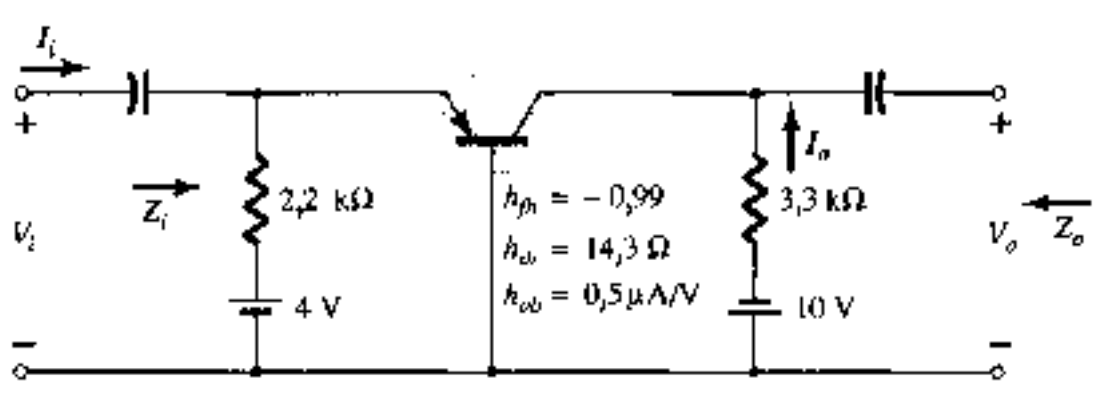
$$A_V = \frac{V_o}{V_i} = -\frac{h_{fb}R_C}{h_{ib}}$$

$A_i$ :

$$A_i = \frac{I_o}{I_i} = h_{fb} \cong -1$$

**Exercício:**

2. Para o circuito da Fig. determine:



- a.  $Z_i$
- b.  $Z_o$
- c.  $A_V$
- d.  $A_i$



# Modelo híbrido Equivalente Completo

A análise da última Secção foi limitada ao circuito híbrido equivalente aproximado com alguma discussão sobre a impedância de saída. Nesta secção empregamos o circuito equivalente completo para mostrar o impacto de  $h_r$  e definir em termos mais específicos o impacto de  $h_o$ . É importante compreender que, como o modelo híbrido equivalente apresenta o mesmo aspeto para as configurações base-comum, emissor-comum e coletor-comum, as equações desenvolvidas nesta secção podem ser aplicadas para quaisquer dessas configurações. Isto é, para a configuração base comum,  $h_{fe}$ ,  $h_{ib}$ , e assim por diante, são empregados, enquanto para a configuração emissor-comum,  $h_{fe}$ ,  $h_{ie}$ , e assim por diante, são utilizados. Lembre-se que, se são fornecidos os parâmetros para uma configuração, e desejamos aplica-los em outra, o Apêndice A mostra como é feita a conversão.

Considere a configuração geral da Fig.47 com os parâmetros de especial interesse para sistemas de duas portas. O modelo híbrido equivalente completo é, então, utilizado na Fig.48, usando parâmetros que não especificam o tipo de configuração.

Por outras palavras, as soluções serão em termos de  $h_i$ ,  $h_r$ ,  $h_f$  e  $h_o$ .

Diferente da análise de secções anteriores, o ganho de corrente será determinado primeiro, já que as equações desenvolvidas nesta análise serão uteis na determinação dos outros parâmetros.

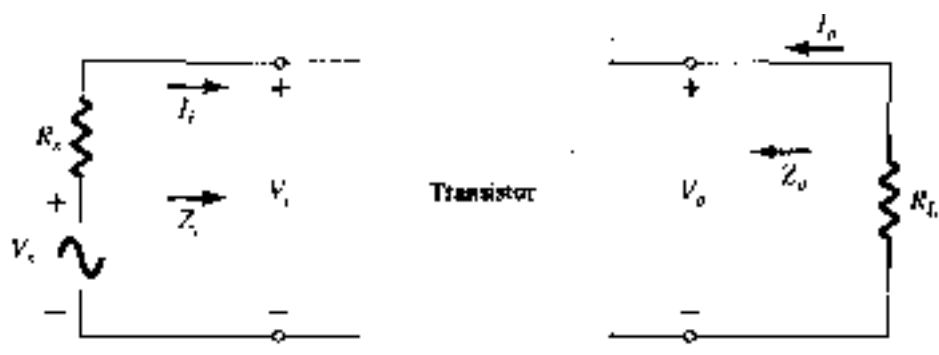


Fig. 47: Sistema de duas portas



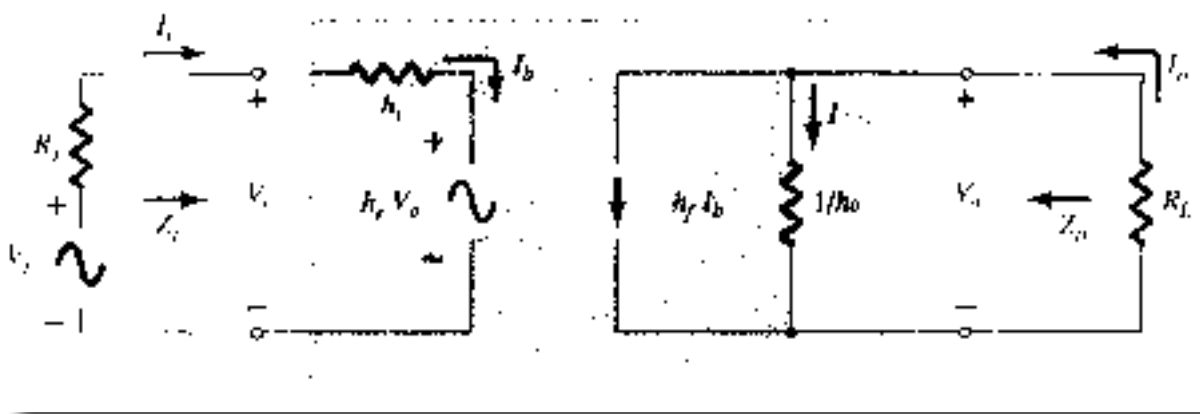


Fig. 48: Substituindo o circuito híbrido equivalente completo no sistema de duas portas da Fig.47

### Ganho de Corrente, $A_i = I_o/I_i$

Aplicando a lei das correntes de Kirchhoff ao circuito de saída, temos:

$$I_o = h_f I_b + I = h_f I_i + \frac{V_o}{1 + h_o} = h_f I_i + h_o V_o$$

Substituindo  $V_o = -I_o R_L$ , obtemos

$$I_o = h_f I_i - h_o R_L I_o$$

Reescrevendo a equação acima, temos

$$I_o + h_o R_L I_o = h_f I_i$$

$$I_o(1 + h_o R_L) = h_f I_i$$

$$A_i = \frac{I_o}{I_i} = \frac{h_f}{1 + h_o R_L}$$

Note que o ganho de corrente será reduzido para o resultado usual de  $A_i = h_f$  se o fator  $h_o R_L$  for suficientemente pequeno quando comparado a 1.

### Ganho de Tensão, $A_v = V_o/V_i$

Aplicando a lei das tensões de Kirchhoff ao circuito de entrada, resulta em:

$$V_i = h_i I_i + h_r V_o$$



Substituindo  $I_i = (1 + h_o R_L) \left( \frac{I_o}{h_f} \right)$  e  $I_o = - \left( \frac{V_o}{R_L} \right)$  o resultado acima resulta em:

$$V_i = - \frac{(1 + h_o R_L) I_i}{h_f R_L} V_o + h_r V_o$$

Resolvendo para a relação  $V_o/V_i$  temos:

$$A_v = \frac{V_o}{V_i} = \frac{-h_f R_L}{h_i + (h_i h_o - h_f h_r) R_L}$$

Neste caso, a forma usual de  $A_v = - \frac{h_f R_L}{h_i}$  retomara se o fator  $(h_i h_o - h_f h_r) R_L$  for suficientemente pequeno comparado a  $h_i$

### Impedância de Entrada, $Z_i = V_i/I_i$

Para o circuito de entrada,

$$V_i = h_i I_i + h_r V_o$$

Substituindo

$$V_o = -I_o R_L, \text{ ficamos com } V_i = h_i I_i - h_r I_o R_L$$

$$A_i = \frac{I_o}{I_i}, \rightarrow I_o = I_i A_i$$

Tal que a equação acima se torna

$$V_i = h_i I_i + h_r R_L I_i A_i$$

Resolvendo para a relação  $V_i/I_i$ , obtemos:

$$Z_i = \frac{V_i}{I_i} = h_i + h_r R_L A_i$$

$$A_i = \frac{h_f}{1 + h_o R_L}$$

$$Z_i = \frac{V_i}{I_i} = h_i - \frac{h_f h_r R_L}{1 + h_o R_L}$$

A forma usual de  $Z_i = h_i$  será obtida se o segundo fator for suficientemente menos que o primeiro.



*Impedância de Saída,  $Z_o = V_o/I_o$* 

A impedância de saída de um amplificador é definida pela razão da tensão de saída pela corrente de saída com o sinal  $V_s$  fixo em zero. Para o circuito de entrada,  $V_s = 0$ ,

$$I_i = \frac{-h_r V_o}{R_s + h_i}$$

Substituindo esta relação na equação seguinte obtida do circuito de saída, temos:

$$I_o = h_f I_i + h_o V_o = \frac{-h_f h_r V_o}{R_s + h_i} + h_o V_o$$

e

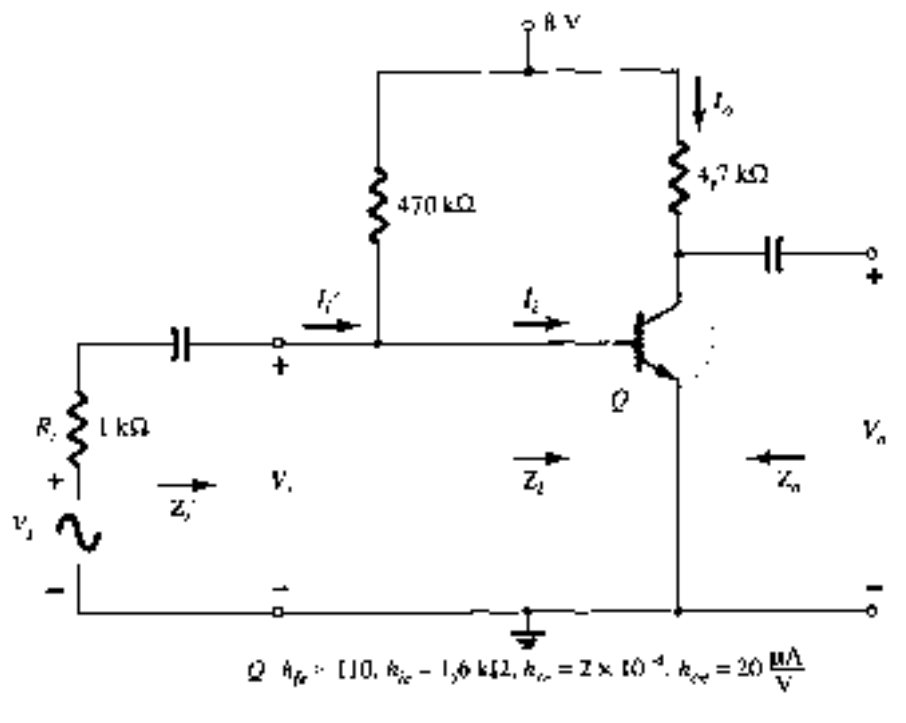
$$Z_o = \frac{V_o}{I_o} = \frac{1}{h_o - \left[ \frac{h_f h_r}{h_i + R_s} \right]}$$

Neste caso, a impedância de saída é reduzida a forma usual  $Z_o = 1/h_o$  para o transístor, quando o segundo fator no denominador for suficientemente menor que o primeiro.



**Exercício:**

1. Para o circuito da figura a seguir, determine os seguintes parâmetros, usando o modelo híbrido equivalente completo e compare com os resultados obtidos usando o modelo aproximado.



- $Z_i$  e  $Z_i'$
- $A_v$ .
- $A_i = \frac{i_o}{i_i}$  e  $A_i' = \frac{i_o}{i_i'}$
- $Z_o$  (com  $R_C$ ) e  $Z_o'$  (incluindo  $R_C$ ).



# Quadro Resumo

Agora que as configurações mais comumente utilizadas dos amplificadores a transístor para pequenos sinais foram introduzidas, o quadro a seguir é apresentado com um resumo das características gerais de cada um. Deve ficar absolutamente claro que os valores apresentados são valores típicos, e estabelecem apenas uma base para comparação. Os níveis obtidos numa análise real serão muito provavelmente diferentes, e de certeza que serão de uma configuração para outra.

	$Z_{in}$	$Z_{out}$	$A_v$	$A_{v_{dB}}$
<p>Amplificador em Emissor Comum</p>	$Z_{in} = R_1 \parallel R_2 \parallel \beta R_{in}$ $R_{in} = R_E \parallel R_C \parallel R_L$ $R_E = 10k\Omega$	$Z_{out} = R_C \parallel R_L$ $R_C = 15k\Omega$	$A_v = -\beta \frac{R_C \parallel R_L}{R_E}$ $\beta = 100$ $R_C = 15k\Omega$ $R_E = 10k\Omega$	$A_{v_{dB}} = 20 \log  A_v $ $\beta = 100$ $R_C = 15k\Omega$ $R_E = 10k\Omega$
<p>Amplificador em Colector Comum</p>	$Z_{in} = R_1 \parallel R_2 \parallel \beta R_E$ $R_E = 10k\Omega$	$Z_{out} = R_E \parallel R_L$ $R_E = 10k\Omega$	$A_v = \frac{R_E}{R_E + r_e}$ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_E = 10k\Omega$	$A_{v_{dB}} = 20 \log  A_v $ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_E = 10k\Omega$
<p>Amplificador em Base Comum</p>	$Z_{in} = R_E \parallel R_C \parallel R_L$ $R_E = 10k\Omega$ $R_C = 15k\Omega$ $R_L = 10k\Omega$	$Z_{out} = R_C \parallel R_L$ $R_C = 15k\Omega$	$A_v = \beta \frac{R_C \parallel R_L}{R_E}$ $\beta = 100$ $R_C = 15k\Omega$ $R_E = 10k\Omega$	$A_{v_{dB}} = 20 \log  A_v $ $\beta = 100$ $R_C = 15k\Omega$ $R_E = 10k\Omega$
<p>Amplificador em Emissor Comum com Capacitor de Bypass</p>	$Z_{in} = R_1 \parallel R_2 \parallel \beta R_{in}$ $R_{in} = R_C \parallel R_L$ $R_E = 10k\Omega$	$Z_{out} = R_C \parallel R_L$ $R_C = 15k\Omega$	$A_v = -\beta \frac{R_C \parallel R_L}{r_e}$ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_C = 15k\Omega$	$A_{v_{dB}} = 20 \log  A_v $ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_C = 15k\Omega$
<p>Amplificador em Colector Comum com Capacitor de Bypass</p>	$Z_{in} = R_1 \parallel R_2 \parallel \beta R_E$ $R_E = 10k\Omega$	$Z_{out} = R_E \parallel R_L$ $R_E = 10k\Omega$	$A_v = \frac{R_E}{R_E + r_e}$ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_E = 10k\Omega$	$A_{v_{dB}} = 20 \log  A_v $ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_E = 10k\Omega$
<p>Amplificador em Base Comum com Capacitor de Bypass</p>	$Z_{in} = R_E \parallel R_C \parallel R_L$ $R_E = 10k\Omega$ $R_C = 15k\Omega$ $R_L = 10k\Omega$	$Z_{out} = R_C \parallel R_L$ $R_C = 15k\Omega$	$A_v = \beta \frac{R_C \parallel R_L}{r_e}$ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_C = 15k\Omega$	$A_{v_{dB}} = 20 \log  A_v $ $r_e = 26mV / I_E$ $I_E = 1mA$ $R_C = 15k\Omega$

Quadro 1: Valores Relativos para os Parâmetros Importantes dos Amplificadores EC, BC e CC Transístor





# Amplificadores em Cascata

Uma conexão popular de estágios amplificadores é a conexão em cascata. Basicamente, a conexão em cascata é uma série de acoplamentos de estágios em que a saída de um estágio representa o sinal de entrada do estágio seguinte.

A conexão em cascata proporciona uma multiplicação do ganho de cada estágio, resultando num ganho global muito maior.

O ganho global do amplificador em cascata é o produto dos ganhos  $A_{v1}$  e  $A_{v2}$  dos estágios,

$$A_v = A_{v1} \times A_{v2}$$

Um amplificador em cascata com acoplamento RC construído usando TBJs é mostrado na Fig.49. Como antes, a vantagem de estágios em cascata é o ganho global de tensão. O ganho de tensão de estágio é

$$A_v = \frac{(-R_C || R_L)}{r_e}$$

A impedância de entrada do amplificador é aquela do estágio 1,

$$Z_i = R_1 || R_2 || \beta r_e$$

e a impedância de saída do amplificador é aquela do estágio 2,

$$Z_o = R_C || r_o$$

O próximo exercício demonstra a análise de um amplificador TBJ em cascata, mostrando o grande ganho de tensão conseguido.

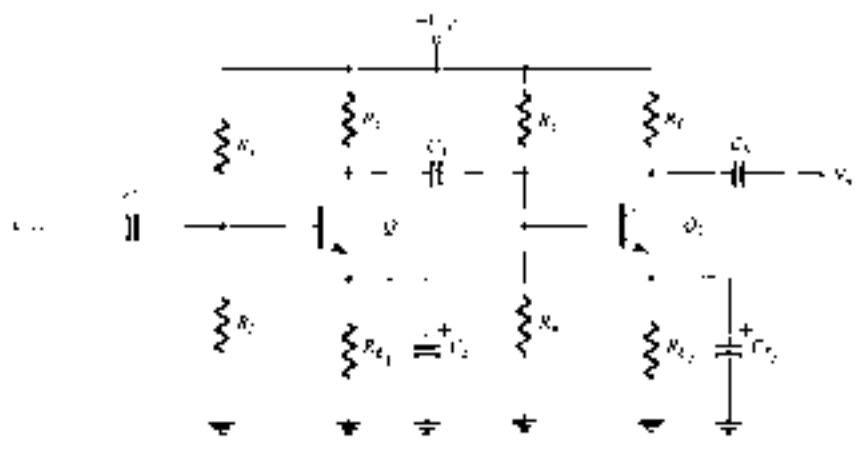


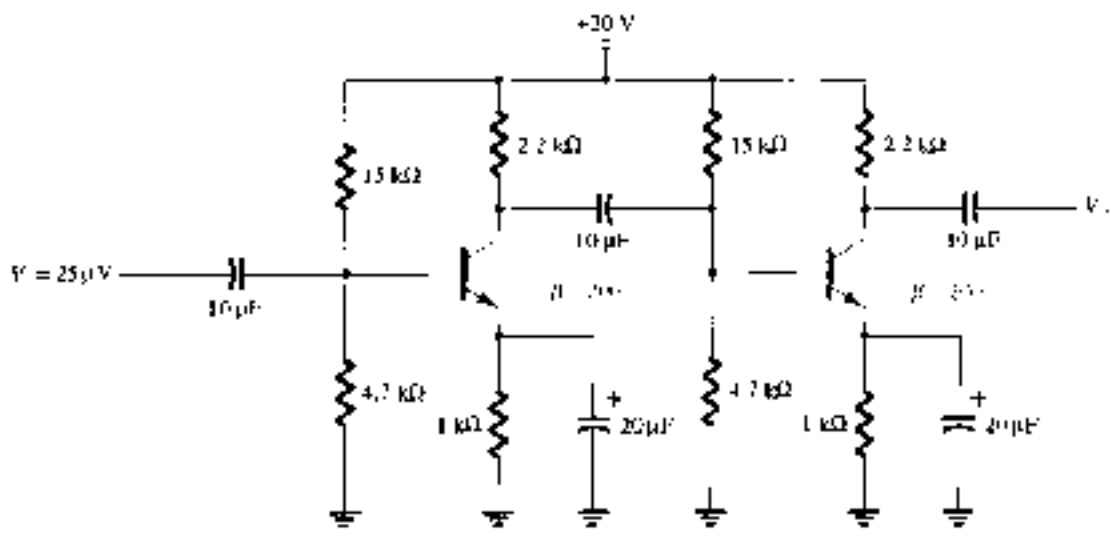
Fig. 49: Amplificador TBJ em cascata (acoplamento RC)



**Exercício:**

1. Calcule o ganho de tensão, impedância de entrada e a impedância de saída para o amplificador TBJ em cascata da figura a seguir.

Calcule a tensão de saída resultante se uma carga de  $10\text{k}\Omega$  for conectada na saída.



# Considerações gerais sobre Frequência

A frequência do sinal aplicado pode ter um efeito pronunciado na resposta de um circuito simples ou multe estágio. A análise realizada até então baseou-se no espectro de frequências médias.

Em baixas frequências, não podemos substituir os condensadores de acoplamento e de desvio por curtos-circuitos, pois, nesta faixa de frequência, as suas reatâncias já não são desprezáveis.

Em altas frequências, os parâmetros dependentes da frequência dos circuitos equivalentes para pequenos sinais, os elementos capacitivos isolados e do circuito irão limitar a resposta do sistema. O aumento do numero de estágios num sistema em cascata ira limitar também tanto a resposta em alta frequência como a resposta para baixas frequências.

As curvas de ganho de um amplificador com acoplamento **RC**, direto e por transformador, são fornecidas na Fig.50. Observe que a escala horizontal é uma escala logarítmica, permitindo a representação das regiões de baixas e altas frequências. Para cada gráfico, as regiões de baixas, altas e medias frequências foram definidas. Além disso, os motivos principais da redução do ganho nas altas e baixas frequências foram indicados dentro de parenteses.

Para o amplificador com acoplamento **RC**, a queda nas altas frequências é devida ao aumento na reactância de  $C_C$ ,  $C_S$  ou  $C_E$ , e nas baixas frequências é resultado da capacitância parasita de alguns elementos e do ganho dependente da frequência dos dispositivos ativos. Para entendermos a queda no ganho em sistemas com acoplamento por transformador, devemos, antes, compreender a “operação de transformação” e o circuito equivalente do transformador. Por enquanto, vamos dizer que é devido ao “curto-circuito” (através dos terminais de entrada do transformador) da reactância indutiva em baixas frequências, ( $X_L = 2\pi fL$ ). O ganho deve, obviamente, ser zero em



$f = 0$ , já que neste ponto não há um fluxo circulante através do núcleo para induzir o secundário do transformador. Como indicado na Fig.50, a resposta em alta frequência é controlada principalmente pela capacitância entre as voltas dos enrolamentos primário e secundário.

Para o amplificador com acoplamento direto, não há condensadores de acoplamento ou de desvio que proporcionem uma queda no ganho em baixas frequências. Como indica a figura, trata-se de uma resposta plana até à frequência de corte superior, que é determinada pelas capacitâncias parasitas do circuito, ou pela dependência do ganho com a frequência dos dispositivos ativos.

Para cada sistema da Fig.50, há uma faixa de frequências na qual o valor do ganho é igual ou próximo ao valor nas frequências médias. Para estabelecer os limites de frequência em que temos um alto ganho relativo,  $0,707 A_{Vmed}$  é o ganho escolhido para especificar a frequência de corte. As frequências correspondentes  $f_1$  e  $f_2$  são normalmente chamadas de frequências de *ângulo, corte, banda, quebra, ou meia potência*. O fator 0,707 foi escolhido porque neste nível a potencia de saída é metade do valor na banda media, isto é, nas medias frequências,

$$P_{0med} = \frac{|V_0^2|}{R_0}$$

$$P_{0HPF} = \frac{|0,707 A_{Vmed} V_i|^2}{R_0} = 0,5 \left( \frac{|A_{Vmed} V_i|^2}{R_0} \right)$$

e

$$P_{0HPF} = 0,5 P_{0med}$$

A largura de banda (ou banda passante) de cada sistema é determinada por  $f_1$  e  $f_2$ , ou seja,

$$\text{Largura de banda (BW)} = f_2 - f_1$$



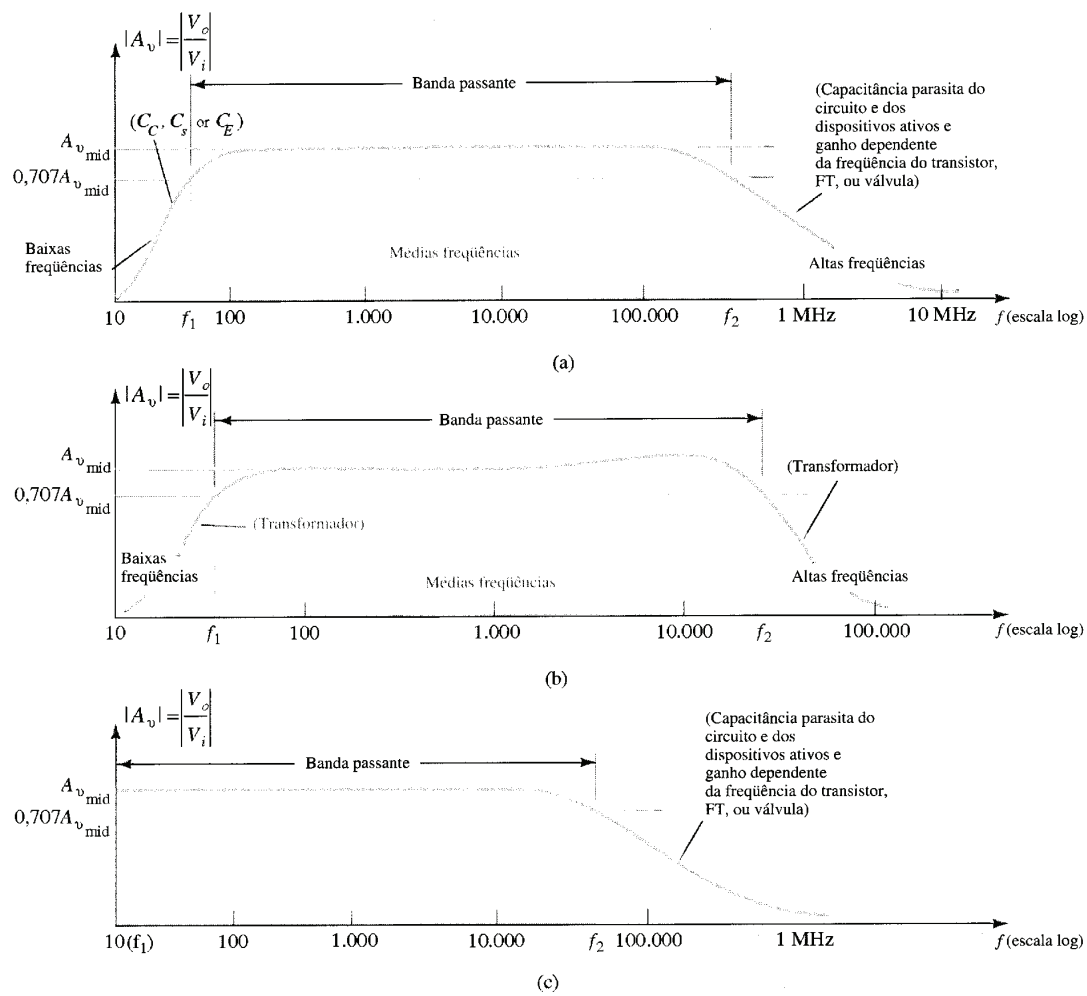


Fig. 50: Ganho versus frequência para (a) amplificadores com acoplamento RC; (b) amplificadores com acoplamento a transformador; (c) amplificadores com acoplamento direto

## Resposta em baixas Frequências - Amplificador TBJ

A análise desta secção empregara a configuração de polarização por divisor de tensão com carga, mas os resultados obtidos podem ser aplicados a qualquer configuração do TBJ. Será necessário apenas encontrar a resistência equivalente apropriada para a combinação  $R - C$ . Para o circuito da Fig.51, os condensadores  $C_S$ ,  $C_C$  e  $C_E$  determinarão a resposta em baixas frequências. Examinaremos, agora, o efeito de cada um, independentemente, da ordem listada.



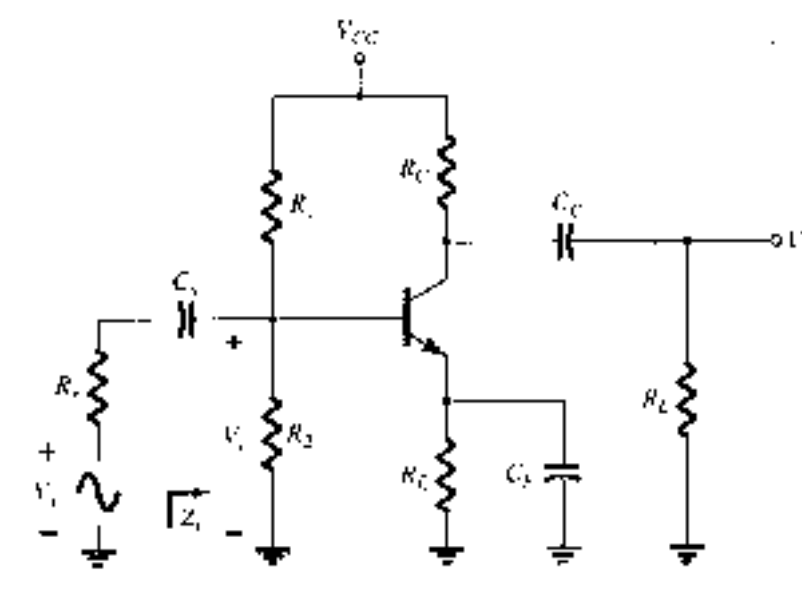


Fig. 51: Amplificador TBJ com carga, com condensadores que afetam a resposta em baixas frequências

**CS**

Como **CS** está normalmente ligado entre a fonte aplicada e o dispositivo ativo, a forma geral da configuração **R – C** é estabelecida pelo circuito da Fig. 52.

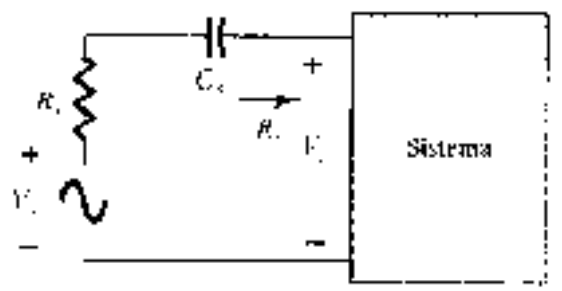


Fig. 52: Determinação do efeito de CS na resposta em baixas frequências

A resistência total é agora  $R_S + R_i R_S + R_i$  e a frequência de corte determinada é:

$$f_{L_S} = \frac{1}{2\pi(R_S + R_i)C_S}$$

Nas frequências médias e altas, a reactância do condensador será pequena o suficiente para considerar o elemento um curto-circuito.



A relação entre  $V_i$  e  $V_S$  será, portanto,

$$V_{i_{med}} = \left( \frac{R_i V_S}{R_i + R_S} \right)$$

Em  $f_{L_S}$  a tensão será 70,7% do valor determinado pela equação anterior, assumindo que  $C_S$  é o único elemento capacitivo a controlar a resposta em baixas frequências.

Quando analisarmos os efeitos de  $C_S$  no circuito da Fig.51, devemos considerar que  $C_E$  e  $C_C$  estão a operar da forma esperada, pois caso contrario a análise tomar-se-ia impraticável. Ou seja, consideramos que os valores das reatâncias de  $C_E$  e  $C_C$  permitem o emprego de um curto-circuito equivalente, quando comparadas às outras impedâncias em serie. Utilizando esta hipótese, o circuito equivalente ac para a entrada do circuito da Fig.51 é da forma mostrada na Fig.53.

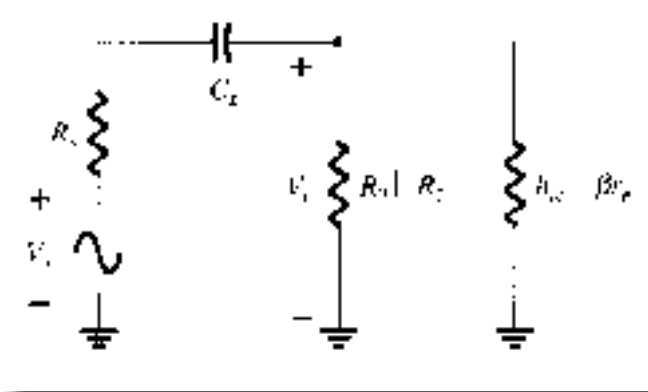


Fig. 53: Equivalente ac localizado para  $C_S$

O valor de  $R_i$  para a equação da frequência de corte é determinado por:

$$R_i = R_1 || R_2 || \beta r_e$$

A tensão  $V_i$  aplicada na entrada do dispositivo ativo pode ser calculada utilizando a regra do divisor de tensão:

$$V_i = R_i V_S / (R_S + R_i - jX_{C_S})$$

### $C_C$

Como o condensador de acoplamento está normalmente conectado entre a saída do dispositivo ativo e a carga aplicada, a configuração  $R - C$  que determina a frequência de corte inferior devido a  $C_C$  aparece na Fig.54. Da Fig.54, a resistência total em serie é agora  $R_0 + R_L$  e a frequência de corte inferior devido a  $C_C$  é determinada por



$$f_{L_C} = \frac{1}{2\pi(R_0 + R_L)C_C}$$

Ignorando os efeitos de  $C_C$  e  $C_E$ , a tensão da saída  $V_0$  em  $f_{L_C}$  será 70,7% do seu valor no meio da faixa. Para o circuito da Fig.51, o circuito equivalente ac para a saída, com  $V_i = 0V$ , aparece na Fig.54. Portanto, o valor resultante para  $R_0$  na equação anterior é, simplesmente,

$$R_0 = R_C || r_o$$

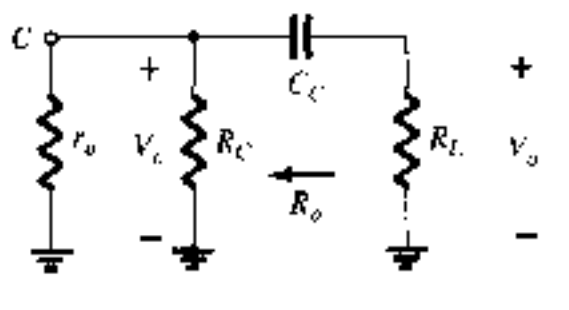


Fig. 54: Equivalente AC localizado para I com  $V_i = 0 V$

### $C_E$

Para determinar  $f_{L_E}$ , o circuito “visto” por  $C_E$  deve ser determinado como mostra a Fig.55. Uma vez estabelecido o valor de  $R_E$ , a frequência de corte devido a  $C_E$  pode ser determinada utilizando a seguinte equação:

$$f_{L_E} = \frac{1}{2\pi R_E + C_E}$$

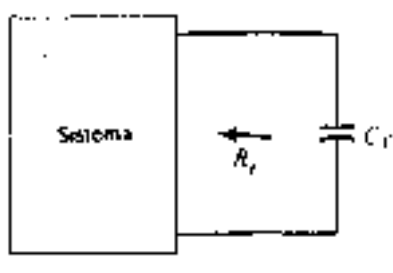


Fig. 55: Determinando o efeito de  $C$ , na resposta em baixas frequências

Para o circuito da Fig.51, o equivalente ac “visto” por  $C_E$  aparece na Fig.56. Portanto, o valor de  $R_E$  e determinado por

$$R_E = R_E || \left( \frac{R'_S}{\beta} + r_o \right)$$





Onde  $R'_S = R_S || R_1 || R_2$

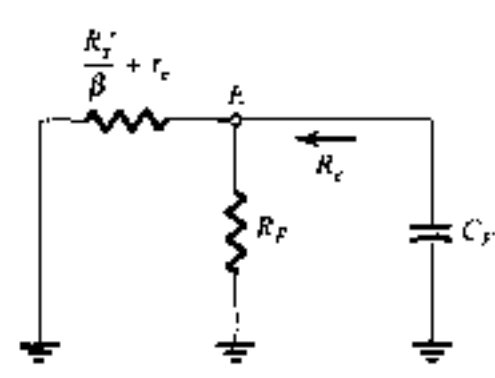


Fig. 56: Equivalente ac localizado por  $C_E$

O efeito de  $C_E$  no ganho é mais bem descrito de maneira quantitativa, lembrando-se de que o ganho para a configuração da Fig.57 é dado por:

$$A_V = \frac{-R_C}{r_e + R_E}$$

Obviamente, o ganho máximo ocorre quando  $R_E$  é zero ohm. Em baixas frequências, com o condensador de desvio  $C_E$  no seu estado equivalente de “circuito aberto”, todo o valor de  $R_E$  aparece na equação acima, resultando no ganho mínimo. À medida que a frequência aumenta, a reatância do condensador  $C_E$  diminui, reduzindo a impedância do paralelo entre  $R_E$  e  $C_E$  até chegar a zero, quando a  $C_E$  se torna um curto-circuito. O resultado é um ganho máximo no meio da faixa determinado por  $A_V = -R_C/r_e$ . Em  $f_{L_{C_E}}$  o ganho será 3 dB abaixo do valor no meio da faixa determinado com  $R_E$  “em curto”. Antes de prosseguir, é bom não esquecer que  $C_S$ ,  $C_C$  e  $C_E$  afetarão a resposta apenas em baixas frequências. Para as frequências no meio da faixa, os condensadores serão considerados curtos-circuitos.

Embora os condensadores afetem o ganho em faixas de frequências semelhantes, a frequência de corte inferior mais alta determinada por  $C_S$ ,  $C_C$  ou  $C_E$  terá o maior impacto sobre a resposta. Isto porque é a última frequência de corte antes do meio da faixa.



Se as frequências estão relativamente distantes entre si, a frequência de corte mais alta determinará a frequência de corte inferior do sistema. Se houver duas ou mais frequências de corte “altas”, o resultado será o aumento da frequência de corte inferior e a redução da banda passante resultante do sistema. Por outras palavras, há uma interação entre elementos capacitivos que podem afetar a frequência de corte inferior do sistema. Entretanto, se as frequências de corte estabelecidas por cada condensador diferirem suficientemente entre si, o efeito de uma sobre a outra pode ser desprezado ☐ fato demonstrado no seguinte exercício:

**Exercício:**

1. Determine a frequência de corte inferior para o circuito da Fig.51, utilizando os seguintes parâmetros:

$$\begin{aligned}
 C_S &= 10\mu F, & C_C &= 20\mu F, & C_E &= 1\mu F \\
 R_S &= 1K\Omega, & R_1 &= 40K\Omega, & R_2 &= 10K\Omega \\
 R_E &= 2K\Omega, & R_C &= 4K\Omega, & R_L &= 2,2K\Omega \\
 \beta &= 100, & r_0 &= \infty\Omega, & V_{CC} &= 20V
 \end{aligned}$$



# Amplificadores de Potência

Ao utilizarmos amplificadores de potência, cuja finalidade seja excitar um transdutor qualquer que precise de elevada potência para o seu acionamento, a escolha dos componentes, dos métodos de cálculo, enfim, todas as considerações acerca do projeto desse novo estágio serão bem diferentes das adotadas para o projeto de circuitos pré-amplificadores, que trabalham com sinais de baixo nível. Dessa forma, devemos levar em consideração qual a potência que deve ser obtida, qual será a excursão de corrente e a tensão do coletor, e ambas aliadas a um mínimo de distorção exigido.

Além dos aspectos abordados, é imprescindível que se fale também a respeito da temperatura, sobre a qual devemos ter total controle. Para isso devemos, além de métodos de acoplamento e adequados de escolha de componentes, utilizar também o uso de dissipadores de calor, dos quais dispomos inúmeros tipos e formatos, visando atender a todas as reivindicações necessárias em termos de espaço, estabilização da temperatura, preço, entre outros.

Segundo o que foi abordado, vamos encontrar circuitos que de uma forma mais ou menos complexa vão satisfazer as nossas necessidades em termos de potência, atuando com um grau maior ou menor de eficiência.

Podemos dividir os amplificadores em quatro classes distintas: A, AB, B e C.

## *Amplificação em classe A*

No amplificador classe A, o sinal de saída deve ser uma cópia exata do sinal aplicado à sua entrada. Neste caso, o transistor deve conduzir durante todo o ciclo do sinal de entrada. Operando em classe A, pode haver distorção do sinal de saída, mas isto pode ser evitado se o transistor operar na sua região linear (zona ativa). Uma operação em classe A acha-se delineada na Fig.57.



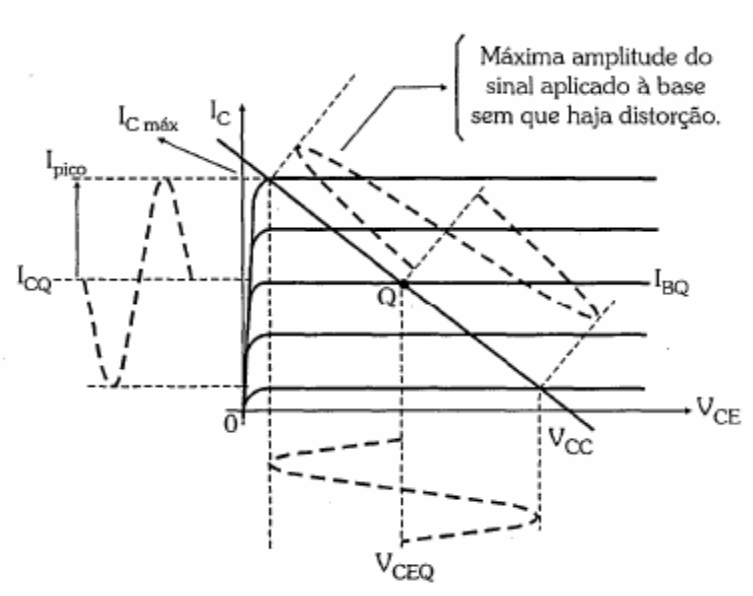


Fig. 57: Operação em classe A

Um amplificador é considerado a funcionar em classe A quando funciona, sempre na região ativa. Isto significa que a corrente de coletor flui durante os 360° do ciclo em corrente alternada.

Relembra-se o amplificador emissor comum representado novamente na Fig.58(a), em que na Fig.58(b) apresentamos o circuito em corrente contínua, na Fig.59 o circuito em corrente alternada e na Fig.60 as retas de carga D.C e C.A. Na Fig.61 apresentamos somente a reta de carga C.A.,.

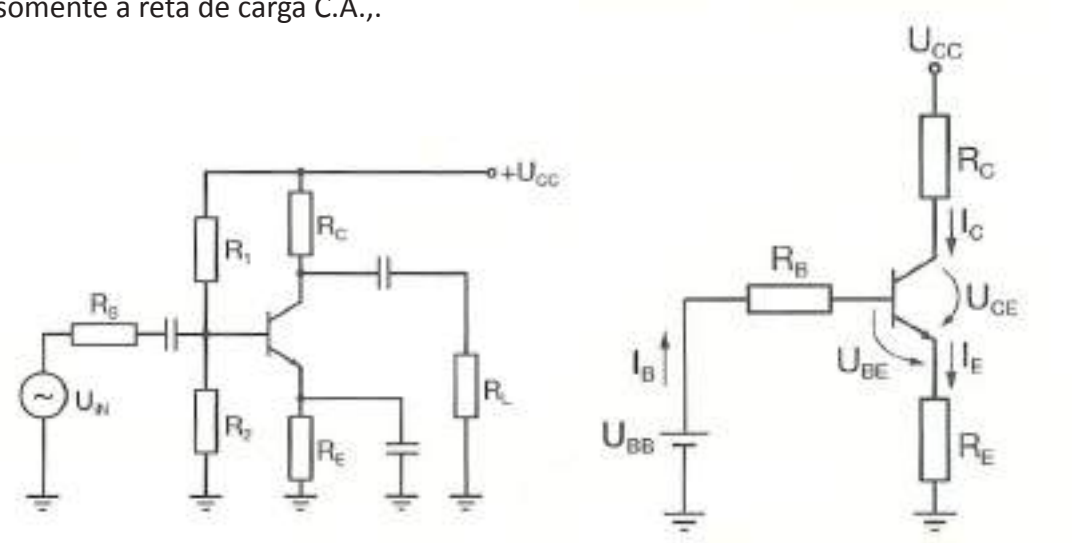


Fig. 58: (a) Amplificador polarizado em emissor comum.  
(b) Equivalente do circuito para análise DC



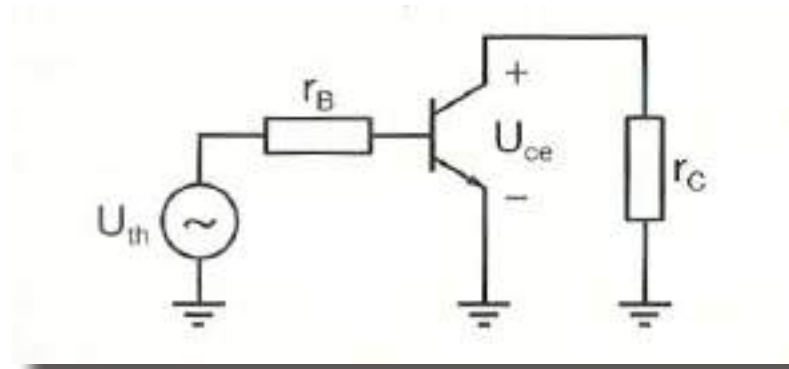


Fig. 59: Circuito em corrente alternada

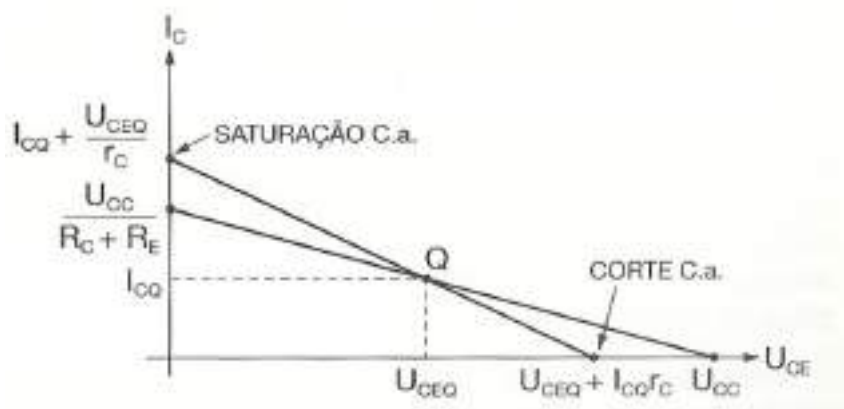


Fig. 60: Reta de carga em corrente contínua e corrente alternada

Como vimos anteriormente,  $r_B$  e  $U_{th}$  indicados na Fig.59 representam o equivalente de Thévenin visto da base, para a esquerda, em que  $r_B$  é dada pela expressão indicada a seguir e a tensão de Thévenin será um divisor de tensão entre o paralelo de  $R_1$  e  $R_2$  com a resistência da fonte, relativamente à fonte de sinal.  $U_{th}$  representa o sinal que chega à base do transistor. A resistência em corrente alternada, do coletor é o paralelo de  $R_C$  com  $R_L$  cuja expressão também se indica a seguir.

$$r_B = R_1 // R_2 // R_S$$

$$U_{th} = \frac{R_1 // R_2}{(R_1 // R_2) + R_S} U_{in}$$

$$r_C = R_C // R_L$$



### Corrente total de coletor

A extremidade superior da reta de carga c.a. da Fig.60 calcula-se considerando  $U_{CE} = 0$ , obtendo-se a seguinte expressão, já dada anteriormente.

$$i_C = I_{CQ} + \frac{U_{CEQ} - U_{CE}}{r_C}$$

Esta será a corrente de saturação, se desprezarmos a pequena diferença de potencial  $U_{CE}$  quando o transístor se encontra na saturação. A extremidade inferior da mesma reta de carga é dada por:

$$U_{CE\text{corte}} = U_{CEQ} + r_C I_{CQ}$$

### Amplitude do sinal na saída

A amplitude máxima de um sinal, pico a pico, que se pode aplicar a este amplificador, sem distorção, está representado na Fig.61. Como se verifica, o semiciclo positivo deverá ter um valor máximo que vai desde o ponto Q até à tensão de corte. O semiciclo negativo deverá ter um valor máximo desde zero, considerando que a tensão de saturação é idealmente zero, até ao ponto Q. Verifica-se também na mesma figura que se o ponto Q estiver deslocado para uma das extremidades da reta de carga, um dos picos do sinal é cortado, pelo que só parte da reta de carga é aproveitada.

Em seguida, mostram-se algumas expressões que justificam a descrição feita, assim como as limitações e cuidados a ter no dimensionamento deste tipo de amplificadores. Como vimos anteriormente, a tensão AC de corte é dada por:

$$U_{CE\text{corte}} = U_{CEQ} + r_C I_{CQ}$$

Analisando a Fig.61, verifica-se que o valor do semiciclo positivo máximo é dado por:

$$U_{CEQ} + r_C I_{CQ} - U_{CEQ}$$

Ficando então:  $r_C I_{CQ}$



Podemos então resumir as amplitudes máximas da seguinte forma:

**SEMICICLO POSITIVO MÁXIMO** –  $r_C I_{CQ}$

**SEMICICLO NEGATIVO MÁXIMO** –  $U_{CEQ}$

A amplitude pico a pico máxima do sinal, que pode ser amplificado (valores aproximados) será:

$$U_{PP} = 2r_C I_{CQ} \text{ ou } U_{PP} = 2U_{CEQ}$$

Devemos escolher o menor dos valores para que não haja corte de um dos picos, o que acontece quando a variação da tensão  $U_{CE}$  ultrapassa  $U_{CE\text{corte}}$  ou atinge a saturação.

## Potência na carga

A potência AC. que se obtém na carga é por definição:

$$P_L = \frac{U_L^2}{R_L}$$

Em que:

$P_L$  - Potência AC na carga.

$U_L$  - Tensão eficaz na carga

$R_L$  - Resistência de carga.

$$U_{\text{máx}} = \frac{U_{PP}}{2} \text{ seguintes expressões:}$$

onde  $U_{PP}$  define a tensão pico a pico

$$U_{ef} = \frac{U_{\text{máx}}}{\sqrt{2}}$$

Fazendo as várias substituições, obtemos:

$$p_L = \frac{U_L^2}{R_L} \rightarrow p_L = \frac{\left(\frac{U_{L\text{máx}}}{\sqrt{2}}\right)^2}{R_L} \rightarrow p_L = \frac{U_{L\text{máx}}^2}{2R_L} \rightarrow p_L = \frac{U_{L\text{máx}}^2}{2R_L} \rightarrow p_L = \frac{(U_{PP}/2)^2}{2R_L} \rightarrow$$

$$p_L = \frac{U_{PP}^2/4}{2R_L} \rightarrow p_L = \frac{U_{PP}^2}{8R_L}$$



Esta é a expressão que nos dá a potência na carga, sendo muito útil pelo facto de através da reta de carga obtermos o valor de pico a pico do sinal e pela expressão dada obtemos a potência do sinal de saída.

A maior parte da potência dissipada pelo transistor é em funcionamento D.C. A tensão e corrente contínuas de um amplificador foram definidas, respetivamente por:  $U_{CEQ}$  e  $I_{CQ}$ . Então a potência dissipada pelo transistor será dada por:

$$P_D = P_{DQ} = U_{CEQ} I_{CQ}$$

Esta potência nunca deve exceder os valores indicados pelo fabricante, tal como temos referido.

## *Eficiência de um andar amplificador*

Em qualquer máquina elétrica, existe uma grandeza importante, que é o seu rendimento. Num amplificador, essa grandeza não tem grande significado visto termos duas componentes, uma D.C. e outra C.A. Então é usual definir outra grandeza designada por eficiência, que é a relação entre a potência obtida na carga (potência útil) e a potência D.C. total consumida pelo amplificador, pelo facto de a potência C.A. perdida, ser insignificante comparada com a potência D.C.

A fonte de alimentação fornece uma corrente D.C. total que circula na resistência de coletor ( $R_C$ ) e na resistência de polarização  $R_1$ , quando temos polarização por divisor de tensão, com uma tensão de alimentação,  $U_{CC}$ .

Então obtemos a seguinte expressão:

$$I_T = I_1 + I_C \rightarrow P_T = U_{CC} I_T$$

Obtendo a seguinte expressão para a eficiência:

$$\eta = \frac{P_{Lmáx}}{P_T} \times 100\%$$





## Ganho de potência

Tal como definimos anteriormente, temos:

Ganho de corrente  $\rightarrow A_i = \frac{i_c}{i_b} \quad A_i \cong \beta$

Ganho de tensão  $\rightarrow A_{u_c} = \frac{u_o}{u_i}$  (depende do tipo de amplificador)

O ganho de potência será também por definição, dado por:  $A_p = \frac{p_o}{p_i}$

em que:

$p_o$  - Potência de saída

$p_i$  - Potência de entrada

por outro lado sabemos que:

$$p_i = u_i i_b$$

E que:

$$p_o = -u_o i_c$$

GRANDEZA	FÓRMULA	COMENTÁRIO	Expressões auxiliares
$I_{CSAT}$	$I_{CO} + \frac{U_{CEQ}}{r_C + r_E}$	Aplica-se a todas as montagens. Podendo $r_C$ ou $r_E$ ser zero.	$r_E = R_E // R_L$
$U_{CECORTE}$	$U_{CEQ} + I_{CO}(r_C + r_E)$ (C.C. $\rightarrow r_C = 0$ )	Aplica-se a todas as montagens. Podendo $r_C$ ou $r_E$ ser zero.	$r_C = R_C // R_L$
$U_{ppmáx}$	$2r_C I_{CO}$ ou $2U_{CEQ}$	Usar a menor. Montagens E.C. e B.C.	
$U_{ppmáx}$	$2r_E I_{CO}$ ou $2U_{CEQ}$	Usar a menor. Montagens C.C.	
$U_{ppmáx}$	$\cong 2r_C I_{CO}$ ou $\cong \frac{2r_C U_{CEQ}}{r_C + r_E}$	Usar a menor. Amplificador realimentado $r_E \rightarrow$ resistência de realimentação	
$p$	$\frac{u_L^2}{R_L}$	Usar tensão eficaz	
$P_{LMAX}$	$\frac{U_{pp}^2}{8R_L}$	Potência máxima na carga s/distorção	
$P_{DQ}$	$U_{CEQ} I_{CO}$	Potência máxima dissipada pelo transistor	
$P_T$	$U_{CC} I_T$	Potência de alimentação (potência total)	$I_T = I_C + I_E$
$\eta$	$\frac{P_{LMAX}}{P_T}$	Eficiência do andar amplificador	

Fig. 62: Amplificação em classe A



**Exercício**

1. O circuito da figura a seguir mostra um amplificador classe A em que o transístor tem as seguintes especificações:  $I_{C_{m\acute{a}x}} = 200mA$  e uma tensão de ruptura  $U_{CE0} = 40V$ .  
 DADOS:  $R_C = 1K\Omega$ ;  $R_1 = 10K\Omega$ ;  $R_2 = 2,2K\Omega$ ;  $R_3 = 3,6K\Omega$ ;  $R_3 = 3,6K\Omega$ ;  $R_E = 1K\Omega$ ;  
 $r_E = 120\Omega$ ;  $R_L = 1,5K\Omega$ ;  $U_{CC} = 12V$ ;

Calcule:

- 1.1. O ponto de funcionamento em repouso (P.F.R.) e a reta de carga c.c. Verificar se as especificações são ultrapassadas.
- 1.2. A reta de carga AC e representar as duas retas de carga CC e AC
- 1.3. A amplitude de pico a pico máxima na saída.
- 1.4. Os ganhos de tensão  $A_u$ , corrente  $A_i$  e de potência  $A_p$ .
- 1.5. A potência máxima na carga; a potência total fornecida pela fonte e a eficiência do amplificador.

## Amplificadores em classe B

Os amplificadores em classe A, como pudemos observar, apresentam fatores que limitam o seu uso, como o baixo rendimento e o consumo de energia da fonte de alimentação mesmo na ausência de sinal de entrada.

Para equipamentos alimentados por bateria, o ideal é que ela seja utilizada apenas quando existir um sinal aplicado à entrada do circuito. Com os amplificadores a operar em classe B, é isto o que ocorre.

Num amplificador em classe B, na ausência de sinal aplicado à base, a corrente de coletor será nula. Isto significa que o transístor opera no ponto de corte.

Para a operação em classe B, temos que utilizar dois transístores, onde um deles amplifica a parte positiva do sinal e o outro, a parte negativa. Na ausência de um dos dois, teremos na saída uma grande distorção.



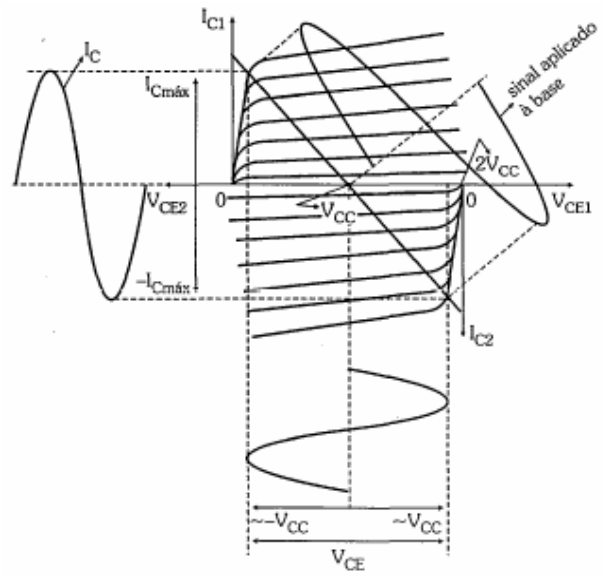


Fig. 63: Operação em classe B

### Circuito push-pull

Quando um transistor opera em classe B, corta um semiciclo, como se mostra na Fig.64. Para evitar a distorção resultante, usamos dois transistores num arranjo push-pull, ou também designado de funcionamento complementar, visto só funcionar um em cada semiciclo da corrente alternada.

Com este tipo de montagem, conseguem-se amplificadores que apresentam baixa distorção, grande potência de carga uma vez que cada transistor só funciona durante um semiciclo e alta eficiência. A Fig.65 mostra uma montagem deste tipo, que é formada por um seguidor de emissor NPN e um seguidor de emissor PNP. De referir o que foi dito anteriormente, que as correntes e tensões do transistor PNP são simétricas relativamente ao transistor NPN, sendo a sua análise em tudo idêntica, pelo que só faremos pequenas referências ao seu funcionamento.

As resistências de polarização devem ser escolhidas para situar o ponto Q ao corte. Isto polariza o referido emissor de cada transistor entre os 0,6 e 0,7 V, qualquer que seja a tensão C.A. necessária, somente para ligar ou desligar o diodo emissor (isto idealmente). Como as resistências de polarização são iguais, cada diodo emissor é polarizado com a mesma tensão, ficando cada transistor com uma tensão  $U_{CE}$  dada por:

$$U_{CEQ} = \frac{U_{CC}}{2}$$



## Princípio de funcionamento

Analisando o circuito representado na Fig.65 verifica-se que estando o P.F.R. situado na extremidade da reta de carga (ao corte), na presença de sinal e considerando o semiciclo positivo, o transistor  $T_1$  fica polarizado e por isso em condução, continuando o transistor  $T_2$  ao corte. Assim, circula corrente em  $T_1$  e nas resistências de polarização, pelo que o circuito resultante representa um seguidor de emissor.

No semiciclo negativo  $T_1$  continuará ao corte e  $T_2$  em condução, que, embora sendo um transistor PNP o circuito c.a. ficará igual à parte superior.

Numa montagem push-pull, quando um dos transístores estiver a conduzir significa que estamos na presença de sinal, e este pode percorrer toda a reta de carga Fig.64, uma vez que o P.F.R. se encontra na sua extremidade. No outro semiciclo será o outro transistor que se encontra em condução, significando então que a variação do sinal na saída de um circuito a funcionar em classe B será maior do que um sinal amplificado num circuito a funcionar em classe A.

Assim, a saída será dada por:

$$U_{ppmáx} = 2U_{CEQ} \rightarrow U_{ppmáx} = U_{CC}$$

que será muito maior que em classe A.

## Reta de carga em D.C. e A.C.

Como não há resistências nos ramos do coletor e como se pode ver na Fig.65, a corrente D.C. de saturação é indeterminada, sendo a sua limitação imposta pelas características dos transístores e pelas resistências de polarização. Assim, a reta de carga D.C. será vertical, o que é traduzido pela não existência de quaisquer equações possíveis que representem esta corrente. Para uma pequena variação de  $U_{BE}$  origina correntes de coletor elevadas, pelo que as características dos transístores (NPN e PNP) deverão ser tão próximas quanto possível.

No semiciclo positivo funciona a parte superior do circuito indicada na Fig.64 e no semiciclo negativo funciona a parte inferior do circuito indicada na mesma figura, uma vez que cada parte do circuito tem funcionamento complementar. Assim, é suficiente



fazer a análise apenas a uma parte do circuito. Para cada semiciclo ainda se aplica a teoria do seguidor de emissor para o cálculo da reta de carga C.A., pelo que podem ser aplicadas as mesmas expressões que se indicam a seguir:

$$I_{Csat} = I_{CQ} + \frac{U_{CEQ}}{r_E}; \quad U_{CEcorte} = U_{CEQ} + r_E I_{CQ}$$

A resistência vista do emissor para cada situação é dada por:  $r_E = R_L$  e  $I_{CQ} = 0$  logo, a corrente de saturação e a tensão de corte em corrente alternada são dadas por:

$$I_{Csat} = \frac{U_{CEQ}}{r_E} \rightarrow I_{Csat} = \frac{U_{CC}}{2R_L}$$

$$U_{CEcorte} = U_{CEQ} \rightarrow U_{CEcorte} = \frac{U_{CC}}{2}$$

### Ganho de tensão com carga

O ganho de tensão deste tipo de circuitos será, como se disse, idêntico ao do seguidor de emissor ficando então:

$$A_U = \frac{R_L}{R_L + r'_e}$$

que é um divisor de tensão aos terminais de  $R_L$  como se viu anteriormente.

### Impedância de entrada e impedância de saída

A impedância de entrada é vista da base a carga na saída:

$$Z_{ib} = \beta(R_L + r'_e)$$

A impedância de saída (sem contemplar a resistência de carga  $R_L$ ) é dada por:

$$Z_o = r'_e + \frac{r_b}{\beta}$$



### Definição dos ganhos

Já vimos que o ganho de corrente é aproximadamente igual ao parâmetro  $\beta$  e o ganho de tensão é aproximadamente igual à unidade, ficando:

$$A_i \cong \beta \quad A_U \cong 1$$

O ganho em potência será definido pela expressão:

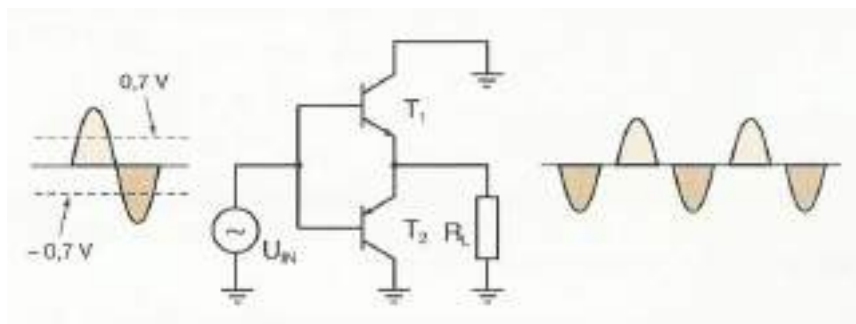
$$A_p = A_i \cdot A_U$$

No semiciclo positivo do sinal de entrada, o transistor de cima -  $T_1$  - encontra-se em condução e o de baixo -  $T_2$  - está ao corte. Cada transistor, quando em condução, funciona como um seguidor de emissor normal, pelo que a tensão pico a pico na saída é aproximadamente igual à tensão de alimentação (para circuitos ideais), sendo a impedância de entrada elevada e a de saída baixa.

### Distorção de cruzamento (crossover)

Na montagem push-pull o transistor de cima -  $T_1$  - só funciona quando a tensão de polarização na base tiver um valor próximo de 0,7 V e o de baixo -  $T_2$  - só conduz quando a tensão de polarização tiver um valor próximo de - 0,7 V.

Assim, existe uma variação de tensão de entrada que vai desde os - 0,7 a + 0,7 V, em que os transístores neste tipo de montagem não conduzem, o que origina uma distorção na saída, designada por *distorção crossover*, quando o sinal cruza o eixo das abcissas como se indica na Fig.67.



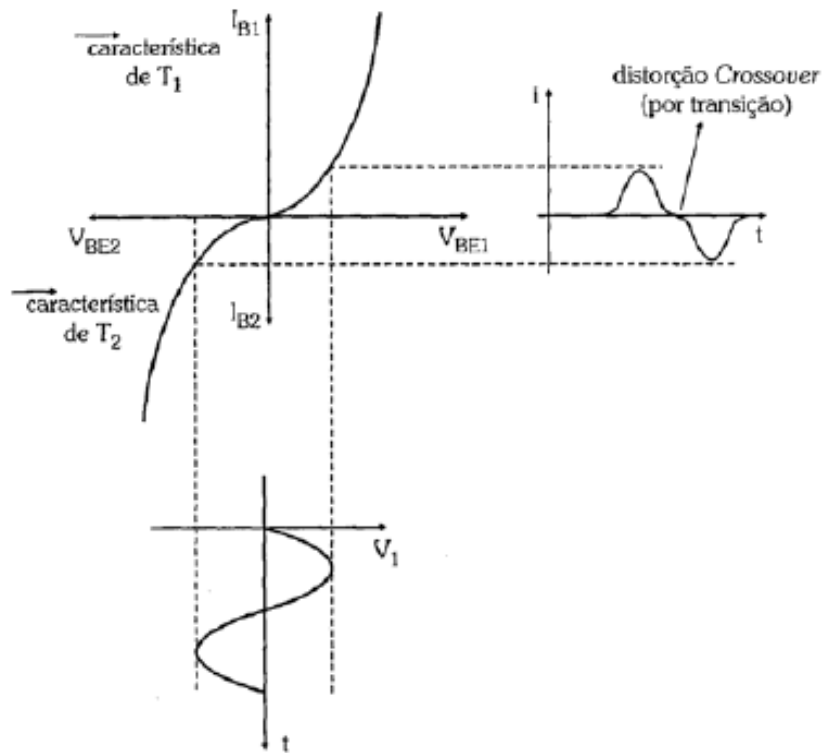


Fig. 67: Distorção Crossover

Para eliminar a distorção crossover é necessário aplicar uma pequena polarização fixa direta em cada d odo emissor, o que significa localizar o ponto Q ligeiramente acima do ponto de corte.

### Amplifica o em classe AB

Como vimos, a principal desvantagem do amplificador em classe B   a distor o "crossover", que pode ser eliminada, bastando para isto, polarizarmos os transistores um pouco acima do corte. Este tipo de amplificador   denominado classe AB, pois opera em uma faixa entre as classes A e B, como mostra a Fig.68.



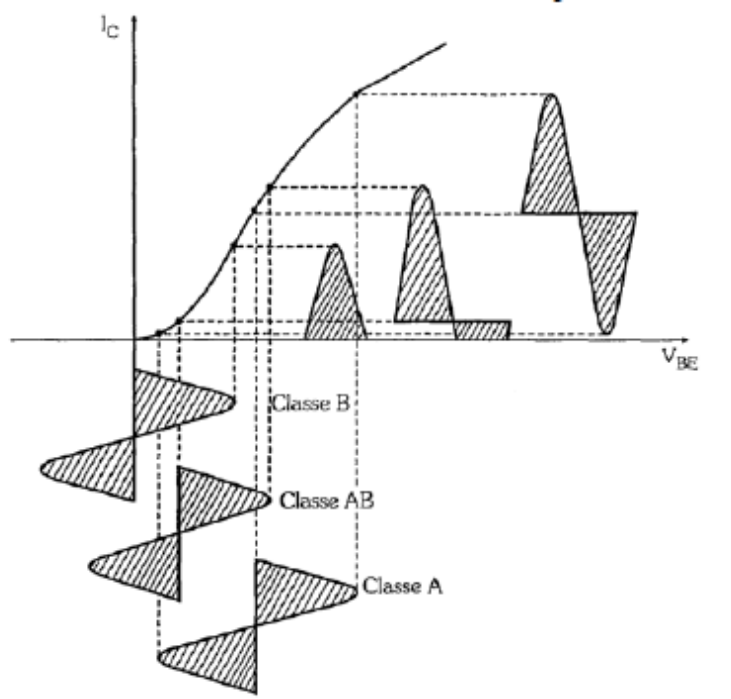


Fig. 68: Comparação das classes de amplificação em classe A, B e AB

Na operação em classe AB, temos os transístores a operar um pouco acima do corte. Dessa forma, mesmo na ausência de sinal aplicado às bases dos transístores, alguma corrente nelas, fazendo com que  $I_c$  seja diferente de zero, eliminando, portanto, a distorção por transição, um fator indesejável e perceptível pelo ouvido humano.

Na Fig.69, temos um circuito a operar em classe AB, em que a polarização de base é obtida por intermédio de dois díodos formando um espelho de corrente.

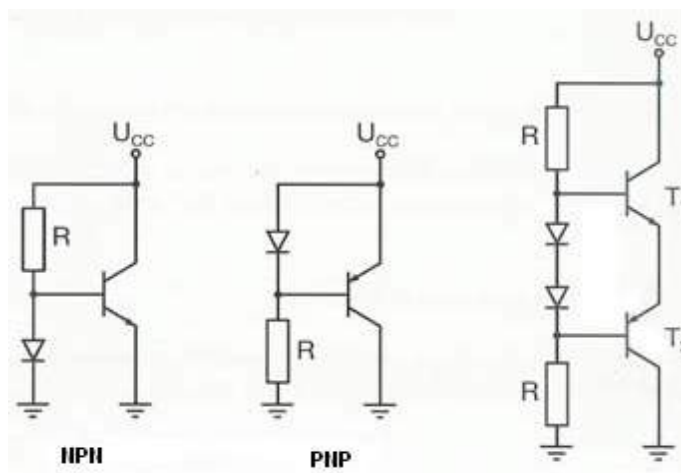


Fig. 69: Amplificador em classe AB polarizado por díodos





Os esquemas da figura anterior (à esquerda) representam circuitos designados por espelho de corrente, em que o da esquerda utiliza um transistor NPN e o da direita um PNP. Se a característica dos díodos for idêntica à característica de cada diodo emissor, então a corrente que circula no diodo de polarização é aproximadamente igual à corrente de emissor do transistor. Assim, conhecendo a tensão da alimentação ficamos a conhecer a queda de tensão na resistência  $R$ , pelo que podemos determinar a corrente que circula no diodo e assim, saber a corrente de coletor, considerando-a aproximadamente igual à corrente de emissor.

Para manter o ponto Q o mais estável possível, por vezes podem ser utilizados dois díodos de polarização, como se apresenta na Fig.69 (à direita). Este processo tem um inconveniente pelo facto de ser difícil encontrar díodos com as mesmas características dos díodos emissores dos transistores, mas tem a vantagem de se evitar deriva térmica. No entanto, é possível utilizar dois transistores ligados como se indica na Fig.70 a funcionar como díodos. Se os transistores de polarização tiverem as mesmas características que os transistores do push-pull, garantem a mesma corrente nos dois ramos.

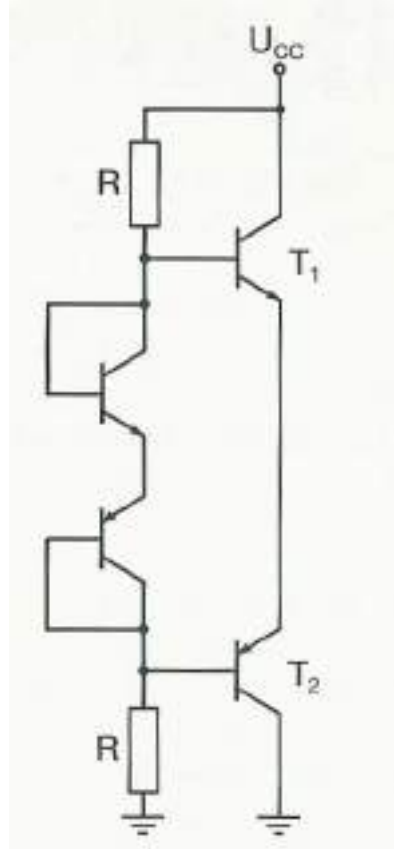


Fig. 70: Amplificador em classe AB polarizado por transistores



A deriva térmica pode originar a destruição dos transístores por excessiva corrente de coletor. Analisemos o que sucede:

Quando  $U_{BE}$  aumenta devido ao aumento de temperatura, a corrente  $I_C$  também aumenta. A informação dada pelo fabricante indica que a corrente de coletor pode aumentar 10 vezes para um aumento de 60 mV do  $U_{BE}$ . Como o aumento da temperatura implica um aumento de corrente, que origina novo aumento de temperatura, pode ser perigoso e destruir o transístor, pelo que, por vezes, é necessário utilizar dissipadores de calor para este tipo de circuitos. Este efeito é designado por deriva térmica, que se pode resumir utilizando a seguinte simbologia:

$$T \uparrow \Rightarrow U_{BE} \uparrow \Rightarrow I_C \uparrow \Rightarrow T \uparrow$$

### Amplificadores em classe c

Um amplificador de potência opera em classe C quando circula corrente de coletor apenas nos sinais positivos aplicados à base do transístor. Em tal classe de operação, polarizamos o transístor num ponto abaixo do corte, de modo que o sinal aplicado à base tenha de vencer a tensão de início de condução do transístor para que ele reinicie a sua operação, resultando numa grande distorção do sinal de saída.

Por esse motivo, tal classe de amplificador é apenas empregada em circuitos transmissores de radiofrequência, nos quais, por meio de circuitos ressonantes conseguimos eliminar a distorção, ou em circuitos que empregam compensação para reprodução da segunda harmónica do sinal.

A Fig.71 mostra um amplificador RF sintonizado. A tensão alternada de entrada excita a base e a tensão amplificada de saída aparece no coletor. Depois, o sinal amplificado e invertido é acoplado por condensadores à resistência de carga. Devido ao circuito ressonante paralelo, a tensão de saída é máxima à frequência de ressonância, sendo dada por:

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$



O ganho de tensão desce em cada lado da frequência de ressonância  $f_0$  como se observa na Figura 15 (b). Devido a isso, um amplificador sintonizado de classe C é concebido para amplificar uma estreita banda de frequências. Daí que seja ideal na amplificação de sinais de radiodifusão e televisão, porque a cada estação ou canal encontra-se consignada uma estreita banda de frequências em ambos os lados de uma frequência central.

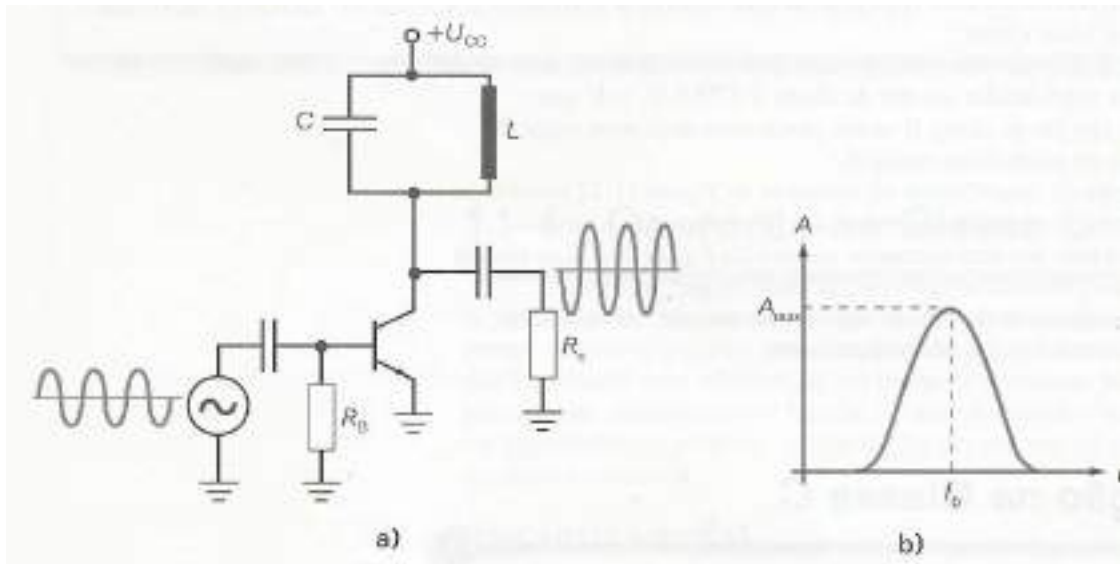


Fig. 71: (a) Amplificador sintonizado em classe C.  
(b) Ganho de tensão em função da frequência

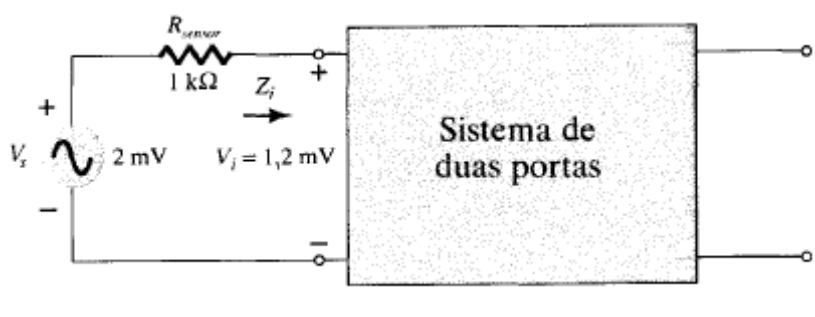


Exercícios

Exercício Noção de Impedância e Ganho

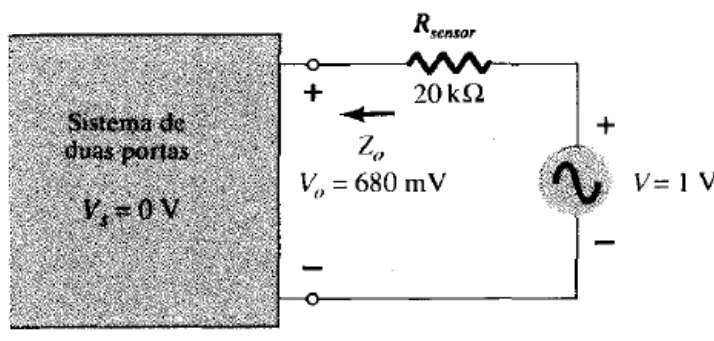
Exercício:

1. Para o circuito da figura a seguir, determine o valor da impedância de entrada.

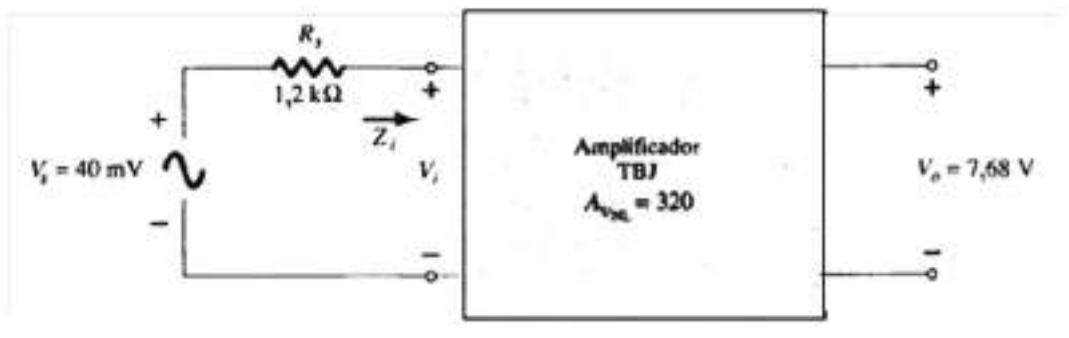


Exercício:

2. Para o circuito da figura a seguir, determine o valor da impedância de saída.



3. Para o amplificador da Figura seguinte determine:



- $V_i$
- $I_i$
- $Z_i$
- $A_v$



**Exercício Modelo re do Transistor****Exercício:**

1. Para a configuração base-comum da Fig.14, com  $I_E = 4mA$ ,  $\alpha = 0,98$ , e um sinal ac de 2mV aplicado entre os terminais de base e emissor:
  - a. Determine a impedância de entrada.
  - b. Calcule o ganho de tensão se uma carga de  $0,56k\Omega$  for ligada aos terminais de saída.
  - c. Ache a impedância de saída e o ganho de corrente.

**Exercício:**

2. Dado  $\beta = 120$  e  $I_E = 3,2mA$  para uma configuração emissor comum com  $r_o = \infty\Omega$ , determine:
  - a.  $Z_i$
  - b.  $A_i$
  - c.  $A_v$  se uma carga de  $2 k\Omega$  é aplicada.

**Exercício Modelo Híbrido Equivalente****Exercício:**

1. Dado  $I_E = 2,5mA$ ,  $h_{fe} = 140$ ,  $h_{oe} = 20\mu S$  e  $h_{ob} = 0,5\mu S$ , determine:
  - a. O circuito híbrido equivalente emissor-comum.
  - b. O modelo  $r_e$  base-comum.

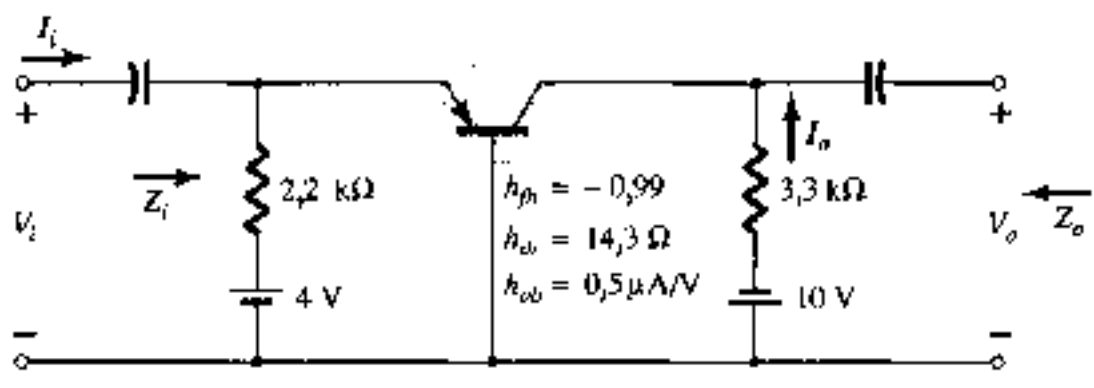
**Exercício Análise do Modelo Híbrido das Diferentes Configurações****Exercício:**

1. Para o circuito da Fig., determine:
  - a.  $Z_i$
  - b.  $Z_o$
  - c.  $A_v$
  - d.  $A_i$



**Exercício:**

2. Para o circuito da Fig. determine:



- a.  $Z_i$
- b.  $Z_o$
- c.  $A_V$
- d.  $A_i$

**Exercício Modelo Híbrido Equivalente Completo**

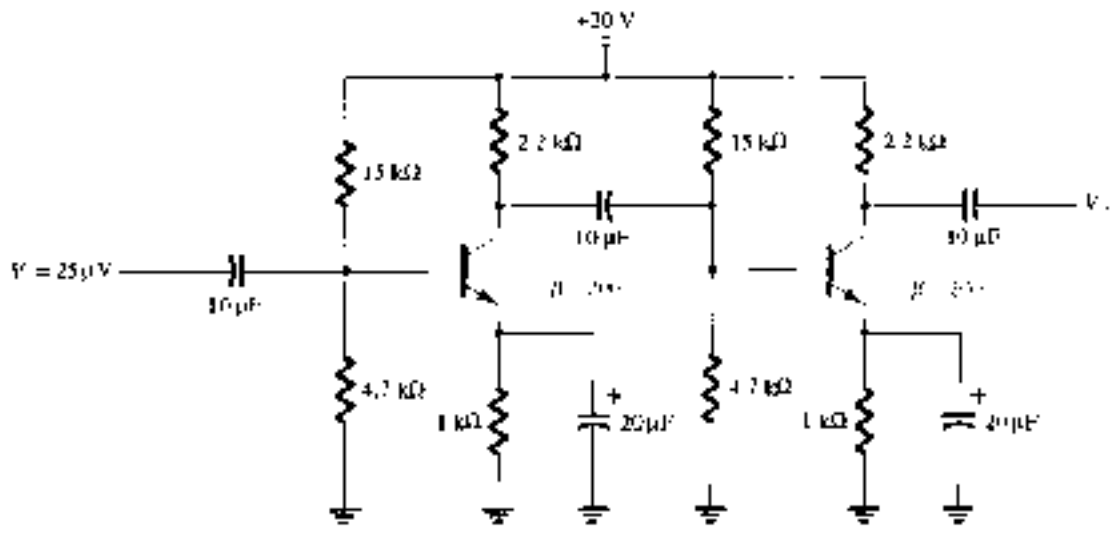
- a.  $Z_i$  e  $Z_i'$
- b.  $A_V$
- c.  $A_i = \frac{h_{fe}}{h_{ie}}$  e  $A_i' = \frac{h_{fe}}{r_i}$
- d.  $Z_o$  (com  $R_C$ ) e  $Z_o'$  (incluindo  $R_C$ ).



**Exercício Amplificadores em Cascata****Exercício:**

2. Calcule o ganho de tensão, impedância de entrada e a impedância de saída para o amplificador TBJ em cascata da figura a seguir.

Calcule a tensão de saída resultante se uma carga de  $10K\Omega$  for conectada na saída.

**Exercício Considerações Gerais sobre Frequência****Exercício:**

2. Determine a frequência de corte inferior para o circuito da Fig.51, utilizando os seguintes parâmetros:

$$\begin{aligned}
 C_S &= 10\mu F, & C_C &= 20\mu F, & C_E &= 1\mu F \\
 R_S &= 1K\Omega, & R_1 &= 40K\Omega, & R_2 &= 10K\Omega \\
 R_E &= 2K\Omega, & R_C &= 4K\Omega, & R_L &= 2,2K\Omega \\
 \beta &= 100, & r_o &= \infty\Omega, & V_{CC} &= 20V
 \end{aligned}$$



# Trabalho Prático Proposto

## Trabalho prático nº1

### Amplificadores em Emissor-comum, Base-comum e Coletor-comum

#### Introdução

Neste trabalho pretende-se estudar as três configurações básicas de amplificadores com TBJ: os circuitos emissor comum (EC), base comum (BC) e coletor comum (CC).

Os amplificadores em emissor comum usam-se em amplificadores de vários andares para obter a maior parte do ganho em tensão. Caracterizam-se por terem ganhos substanciais de tensão e corrente, resistência de entrada de valor moderado e resistência de saída de valor elevado (uma desvantagem). Estes parâmetros são dados, às médias frequências, aproximadamente por:

$$A_v = -\frac{R_C // R_L}{r_e + R_E} \quad (\text{ganho da base para o colector}) \quad A_i = -\beta$$

$$R_i = (\beta + 1)(r_e + R_E) \quad R_o = R_C // R_L$$

O amplificador em base comum tem uma baixa resistência de entrada. Por isso não é atraente como amplificador de tensão. A sua aplicação mais adequada é como amplificador de corrente de ganho unitário ou como isolador de corrente. A sua maior vantagem é, no entanto, a sua excelente resposta em altas frequências. Os seus parâmetros são dados, às médias frequências, aproximadamente por:

$$A_v = -\frac{R_C // R_L}{r_e} \quad (\text{ganho do emissor para o colector}) \quad A_i = \alpha$$

$$R_i = r_e \quad R_o = R_C // R_L$$

O amplificador em coletor comum ou seguidor de emissor exibe uma elevada resistência de entrada, uma baixa resistência de saída, um ganho de tensão que é menor e muito próximo da unidade e um ganho de corrente relativamente elevado. Por isso ele é utilizado como isolador. A sua baixa resistência de saída torna-o útil como último andar





de um amplificador de vários andares, em que o objetivo do último andar não é aumentar o ganho de tensão, mas fornecer uma baixa resistência de saída. Os seus parâmetros são dados, às médias frequências, aproximadamente por:

$$A_v = \frac{R_L}{R_L + r_e} \quad (\text{ganho do emissor para a base}) \quad A_i = (\beta + 1)$$

$$R_i = (\beta + 1)[r_e + R_L] \quad R_o = r_e + \frac{R_s}{\beta + 1}$$

Nota: As expressões apresentadas acima são válidas considerando que a resistência de saída do TBJ,  $r_o$ , é muito elevada (idealmente infinita), e que  $\alpha \cong 1$ , o que nem sempre poderão ser boas aproximações.

### Parte A: Amplificador em emissor comum

Procedimento experimental

1. Monte o circuito da figura 1, com componentes de valores próximos dos seguintes:

$$R_1 = 10K\Omega$$

$$R_2 = 5K\Omega$$

$$R_c = 5K\Omega$$

$$R_e = 500\Omega$$

$$R_s = 300\Omega \quad C_1 = C_2 = 10\mu F$$

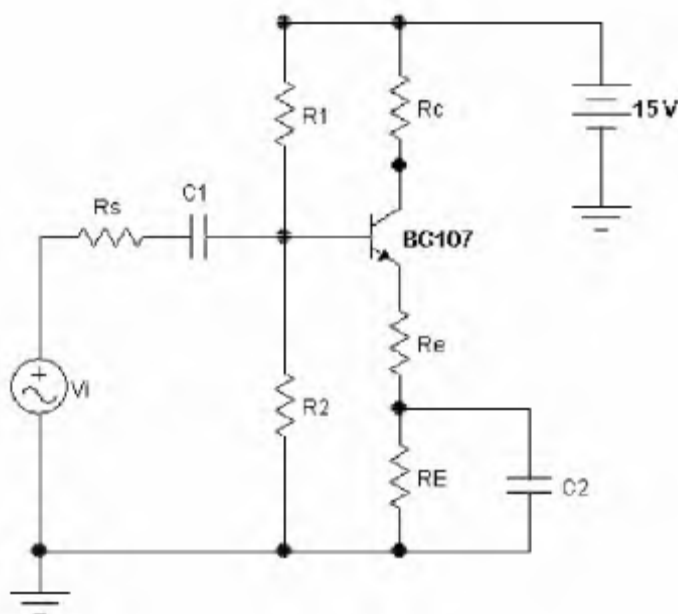


Figura 1



2. Aplique um sinal sinusoidal  $V_i$ , com uma frequência de 1 kHz e uma tensão de  $\sim 0,2$  Vpp.
3. Observe e registe os sinais no coletor e na base do transístor. Compare-os com o sinal aplicado em termos de amplitude e fase. Determine os ganhos em tensão,

$$A_v = \frac{v_c}{v_b} \text{ e } A_v = \frac{v_c}{v_i}$$

4. Registe também as componentes contínuas dos sinais referidos.
5. Observe a variação dos sinais quando varia a amplitude e a frequência do sinal aplicado  $V_i$ .
6. Compare os resultados obtidos com os resultados previstos teoricamente. Explique as diferenças que encontrar.

**Parte B: Amplificador em base-comum**

Procedimento experimental

1. Monte o circuito da figura 2, com componentes de valores próximos dos seguintes:

$$R_1 = 10K\Omega$$

$$R_2 = 5K\Omega$$

$$R_c = R_e = 5K\Omega \quad R_s = 500\Omega \quad C = 10\mu F \quad V_{cc} = 15V$$

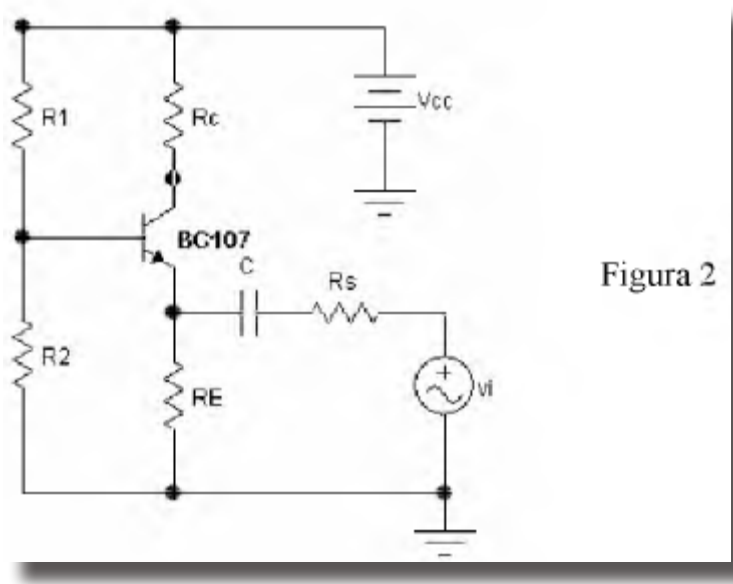


Figura 2



2. Aplique um sinal sinusoidal  $V_i$ , com uma frequência de 1 kHz e uma tensão de  $\sim 0,2$  Vpp.
3. Observe e registre os sinais no coletor e no emissor do transistor. Compare-os com o sinal aplicado em termos de amplitude e fase. Determine os ganhos em tensão,

$$A_v = \frac{v_c}{v_e} \quad \text{e} \quad A_v = \frac{v_c}{v_i}$$

4. Registre também as componentes contínuas dos sinais referidos.
5. Observe a variação dos sinais quando varia a amplitude e a frequência do sinal aplicado  $V_i$ .
6. Compare os resultados obtidos com os resultados previstos teoricamente. Explique as diferenças que encontrar.

### Parte C: Amplificador em coletor-comum

Procedimento experimental

1. Monte o circuito da figura 3, com componentes de valores próximos dos seguintes:

$$R_1 = 10K\Omega$$

$$R_2 = 5K\Omega$$

$$R_e = 5K\Omega \quad R_s = 2K\Omega \quad C = 10\mu F \quad V_{cc} = 15V$$

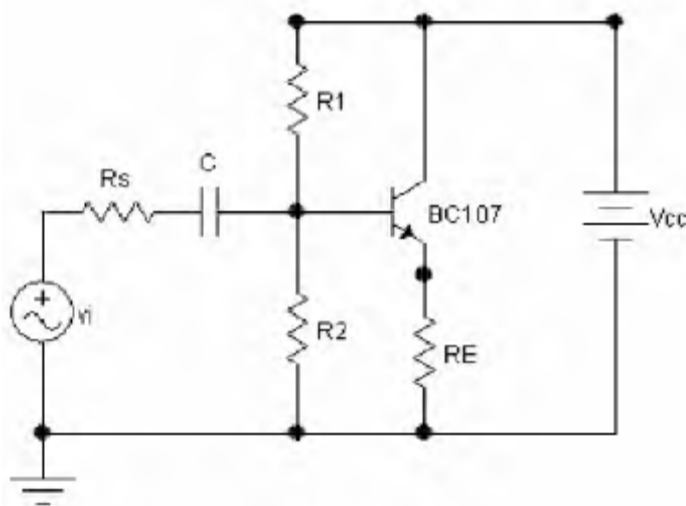


Figura 3



2. Aplique um sinal sinusoidal  $V_i$ , com uma frequência de 500 Hz e uma tensão de  $\sim 1$  Vpp.
3. Observe e registe os sinais na base e no emissor do transístor. Compare-os com o sinal aplicado em termos de amplitude e fase. Determine os ganhos em tensão,
$$A_v = \frac{v_e}{v_b} \text{ e } A_v = \frac{v_e}{v_i}.$$
4. Registe também as componentes contínuas dos sinais referidos.
5. Observe a variação dos sinais quando varia a amplitude e a frequência do sinal aplicado  $V_i$ .
6. Compare os resultados obtidos com os resultados previstos teoricamente. Explique as diferenças que encontrar.

## Trabalho prático nº2

### AMPLIFICADOR CLASSE “A”

#### OBJETIVOS:

Verificar experimentalmente o comportamento de um amplificador classe “A” transistorizado e analisar as formas de onda obtidas na saída em função de um sinal aplicado à entrada. Analisar a relação de fase entre os sinais de entrada e saída e a distorção apresentada no sinal de saída, devido à mudança do ponto de operação “Q”.

#### MATERIAIS NECESSÁRIOS

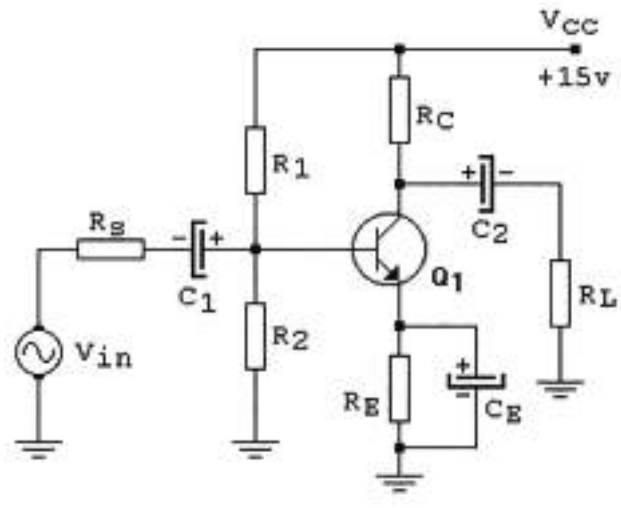
- 1 - Gerador de áudio
- 1 - Osciloscópio
- 1 - Fonte de alimentação 0-20V
- 1 - Multímetro analógico ou digital
- 1 - Módulo de ensaios ELO-1



## PROCEDIMENTOS

1. Analise o circuito a seguir:

Calcule o valor da corrente quiescente no coletor ( $I_{CQ}$ ) e a tensão quiescente ( $V_{CEQ}$ ) entre coletor e emissor e anote suas respostas na tabela 1.



$$R_S = 1\text{K}\Omega - 1/4\text{W (R21)}$$

$$R_1 = 10\text{K}\Omega - 1/4\text{W (R27)}$$

$$R_2 = 2,2\text{K}\Omega - 1/4\text{W (R21)}$$

$$R_C = 3,9\text{K}\Omega - 1/4\text{W (R23)}$$

$$R_E = 1,8\text{K}\Omega - 1/4\text{W (R20)}$$

$$R_L = 1,5\text{K}\Omega - 1/4\text{W (R19)}$$

$$C_1 = 1\mu\text{F}/16\text{V (C1)}$$

$$C_2 = 1\mu\text{F}/16\text{V (C2)}$$

$$C_E = 470\mu\text{F}/16\text{V (C12)}$$

$$Q_1 = \text{transistor 2N3904 ou BC337 (T5)}$$

- Calcule e anote na tabela 1, a variação de pico a pico do sinal na saída e a corrente de dreno ( $I_D$ ) do estágio. Veja no final desta experiência, comentários sobre a corrente de dreno.
- Calcule a potência máxima dissipada pelo transistor, a potência máxima na carga sem ceifamento/corte, a potência CC de entrada do estágio e a eficiência do estágio. Anote as suas respostas teóricas na coluna correspondente da tabela 2.
- Monte o circuito. Reduza o sinal do gerador a zero. Use o multímetro para medir  $I_{CQ}$  e  $V_{CEQ}$ , e anote esses valores na tabela 1.
- Use o osciloscópio para observar a tensão na carga. Ajuste o gerador de sinal até que o ceifamento/corte inicie em ambos os semiciclos. Deve-se observar que a forma



de onda fica quadrada na parte superior e alongada na parte inferior. A causa desta distorção não linear é a grande variação de  $r_e$  quando o coletor se aproxima do corte e da saturação.

6. Reduza o sinal do gerador até que não haja mais ceifamentos/cortes, de forma que o sinal na saída tenha a aparência de uma senoide perfeita. Meça e anote na tabela 1, a tensão CA de pico a pico. Este valor medido é uma aproximação da variação de pico a pico do sinal CA de saída (pico a pico).
7. Meça e anote na tabela 1 a corrente de dreno total do estágio.
8. Calcule e anote os valores experimentais listados na tabela 2, usando os dados medidos e anotados na tabela 2.
9. Ajuste o gerador de sinal até obter uma tensão de 2Vpp na carga. Note quanta distorção não linear há no sinal. Faça um breve comentário.
10. Ligue uma resistência parcial de realimentação, de  $220\Omega$ , no emissor. Ajuste o gerador de sinal até obter na carga uma tensão de 2Vpp. O que ocorreu com a distorção do sinal? Justifique

**TABELA 1**

VALORES	CALCULADO	EXPERIMENTAL
$I_{CQ}$		
$V_{CEQ}$		
PP (compliance)		
$I_F$		

**TABELA 2**

VALORES	TEÓRICO	EXPERIMENTAL
$P_{D(MAX)}$		
$P_{L(MAX)}$		
$P_F$		
$\eta$		



**VERIFICAÇÃO DE DEFEITOS:**

1. Suponha que a resistência  $R_2$  esteja em curto, no circuito montado nesta experiência. Calcule a variação de pico a pico CA de saída e a corrente de dreno com este defeito e anote na tabela 3.
2. Repita o passo 1 para cada defeito apresentado na tabela 3.
3. Monte o circuito e simule cada um dos defeitos. Anote os valores de pico a pico e  $I_S$ .

**PROJETO:**

1. Determine um valor de  $R_E$  para obter a máxima variação de pico a pico CA na saída, no circuito montado nesta experiência, porém, com  $V_{CC} = 20V$ . Anote o valor comercial na parte superior da tabela 4. Calcule e anote os outros valores pedidos na tabela 4.
2. Monte o circuito que você projetou para  $R_E$ . Meça e anote PP e  $I_F$  na tabela 4. Calcule os valores experimentais de  $P_{L(MAX)}$ ,  $P_F$  e  $\eta$  usando os dados medidos para PP e  $I_F$ .

**TABELA 3: Verificação de defeitos**

DEFEITO	ESTIMADO		MEDIDO	
	PP	$I_F$	PP	$I_F$
$R_2$ em curto				
$C_E$ aberto				
$R_L$ aberto				
C-E aberto				

**TABELA 4: Projeto**

$R_E =$  \_\_\_\_\_

VALORES	TEÓRICO	EXPERIMENTAL
PP		
$I_F$		
$P_{L(MAX)}$		
$P_F$		
$\eta$		



## QUESTÕES:

1- Com base nos valores calculados e medidos nesta experiência, responda as seguintes questões:

I) A variação de pico a pico teórica na saída é de aproximadamente:

- a. 1,1V
- b. 2,35V
- c. 9V
- d. 15V

II) a corrente de dreno total foi próxima de:

- a. 1,1mA
- b. 2,3mA
- c. 4,8mA
- d. 6,9mA

III) a potência de dissipação máxima do transistor é de aproximadamente:

- a. 0,46mW
- b. 10mW
- c. 35,1mW
- d. 50mW

IV) teoricamente a eficiência máxima é aproximadamente:

- a. 0
- b. 1,3%
- c. 5%
- d. 25%

2- Ligando uma resistência de realimentação parcial no emissor, de  $220\Omega$ , podemos observar que:

- a. reduz a tensão da fonte de alimentação
- b. aumenta a corrente quiescente do coletor
- c. diminui a distorção não linear





- d. aumenta a variação de pico a pico na saída
- e. nenhuma das anteriores

3- Explique porque há distorção não linear no amplificador EC, quando o sinal na saída é aumentado.

---



---



---



---

#### FORMULÁRIO AUXILIAR:

**Ganho de tensão com carga:**  $A = -R_c/r_e$ ;  $A_v = -r_c/r_e$

**Ganho de corrente:**  $A_i = i_c/i_b$ , onde  $A_i \cong \beta$

**Ganho de potência:**  $A_p = -A_v/A_i$

onde:  $A_v = v_{saída}/v_{entrada}$

$A_i = i_c/i_b$

**Potência na carga:**  $P_L = V_L^2/R_L$

onde:  $V_L$  é a tensão “rms” na carga

$P_L$  é a potência CA na carga

Observando-se a tensão no osciloscópio, é conveniente utilizar a tensão de pico a pico.

Desta forma:

$$V_L = 0,707V_p$$

$$V_p = V_{pp}/2$$

$$V_L = 0,707V_p = 0,707V_{pp}/2$$

$$\text{logo: } P_L = V_{pp}^2 / 8R_L$$



**Potência CA máxima na carga:**  $P_{L(\max)} = PP^2 / 8R_L$

OBS: PP é a compliance c.a. de saída sem ceifamento

**Dissipação de potência do transistor:**  $P_{DQ} = V_{CEQ} / I_{CQ}$

onde:  $P_{DQ}$  = dissipação de potência quiescente

$V_{CEQ}$  = tensão quiescente coletor-emissor

$I_{CQ}$  = corrente quiescente do coletor

### **Dreno de carga:**

Para um amplificador com polarização por divisor de tensão na base, como o desta experiência, a fonte de alimentação  $V_{CC}$  precisa alimentar com corrente contínua o divisor de tensão e o circuito de coletor.

Para o divisor de tensão, temos:

$$I_1 = V_{CC} / R_1 + R_2$$

Para o circuito de coletor, temos:

$$I_2 = I_{CQ}$$

Considerando as variações AC na saída como valor médio zero, a fonte deve fornecer uma corrente média, que é a corrente CC total drenada.

$$I_F = I_1 + I_2$$

Portanto:

$$P_F = V_{CC} \cdot I_F$$

**Eficiência do estágio:**  $\eta = (P_{L(\max)} / P_F) \cdot 100\%$

onde:  $\eta$  = eficiência do estágio

$P_{L(\max)}$  = potência máxima na carga, para CA

$P_F$  = potência CC de entrada



# Apêndice A

## Parâmetros Híbridos — Equações de Conversão (Exatas e Aproximadas)

A P Ê N D I C E

# A

### A.1 EXATAS

#### Configuração Emissor-Comum

$$h_{ie} = \frac{h_{ib}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = h_{ie}$$

$$h_{re} = \frac{h_{ib}h_{re} - h_{re}(1 + h_{fb})}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = 1 - h_{re}$$

$$h_{fb} = \frac{-h_{fb}(1 - h_{re}) - h_{re}h_{ib}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = -(1 + h_{fb})$$

$$h_{ic} = \frac{h_{ib}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = h_{ic}$$

#### Configuração Base-Comum

$$h_{ib} = \frac{h_{ie}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ie}} = \frac{h_{ie}}{h_{ie}h_{re} - h_{fb}h_{ie}}$$

$$h_{re} = \frac{h_{ie}h_{re} - h_{re}(1 + h_{fb})}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ie}} = \frac{h_{fb}(1 - h_{re}) + h_{ie}h_{re}}{h_{ie}h_{re} - h_{fb}h_{ie}}$$

$$h_{fb} = \frac{-h_{fb}(1 - h_{re}) - h_{re}h_{ie}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ie}} = \frac{h_{re}(1 + h_{fb}) - h_{ie}h_{re}}{h_{ie}h_{re} - h_{fb}h_{ie}}$$

$$h_{ic} = \frac{h_{ie}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ie}} = \frac{h_{ie}}{h_{ie}h_{re} - h_{fb}h_{ie}}$$

#### Configuração Coletor-Comum

$$h_{ie} = \frac{h_{ib}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = h_{ie}$$

$$h_{re} = \frac{1 + h_{fb}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = 1 - h_{re}$$

$$h_{fb} = \frac{h_{fb} - 1}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = -(1 + h_{fb})$$

$$h_{ic} = \frac{h_{ib}}{(1 + h_{fb})(1 - h_{re}) + h_{re}h_{ib}} = h_{ic}$$

### A.2 APROXIMADAS

#### Configuração Emissor-Comum

$$h_{ie} \approx \frac{h_{ib}}{1 + h_{fb}} = \beta r_e$$

$$h_{re} \approx \frac{h_{ib}h_{re}}{1 + h_{fb}} = -h_{re}$$

$$h_{fb} \approx \frac{-h_{fb}}{1 + h_{fb}} = \beta$$

$$h_{ic} \approx \frac{h_{ib}}{1 + h_{fb}}$$

#### Configuração Base-Comum

$$h_{ib} \approx \frac{h_{ie}}{1 + h_{fb}} = \frac{-h_{ie}}{h_{fb}} = r_e$$

$$h_{re} \approx \frac{h_{ie}h_{re}}{1 + h_{fb}} - h_{re} \approx h_{re} - 1 - \frac{h_{ie}h_{re}}{h_{fb}}$$

$$h_{fb} \approx \frac{-h_{fb}}{1 + h_{fb}} = \frac{-(1 + h_{fb})}{h_{fb}} = -\alpha$$

$$h_{ic} \approx \frac{h_{ie}}{1 + h_{fb}} = \frac{-h_{ie}}{h_{fb}}$$

#### Configuração Coletor-Comum

$$h_{ie} \approx \frac{h_{ib}}{1 + h_{fb}} = \beta r_e$$

$$h_{re} \approx 1$$

$$h_{fb} \approx \frac{-1}{1 + h_{fb}} = -\beta$$

$$h_{ic} \approx \frac{h_{ib}}{1 + h_{fb}}$$



# Bibliografia

ANGULO, J. M., Enciclopédia de Electrónica Moderna, Vol. 3. Madrid. Editorial Paraninfo. (s.d.).

CARLOS, Ângulo e outros, Teoria e Prática de Electrónica. McGraw-Hill. (Makron Books). (s.d.).

MALVINO, Electrónica no Laboratório. McGrawHill. (s.d.).

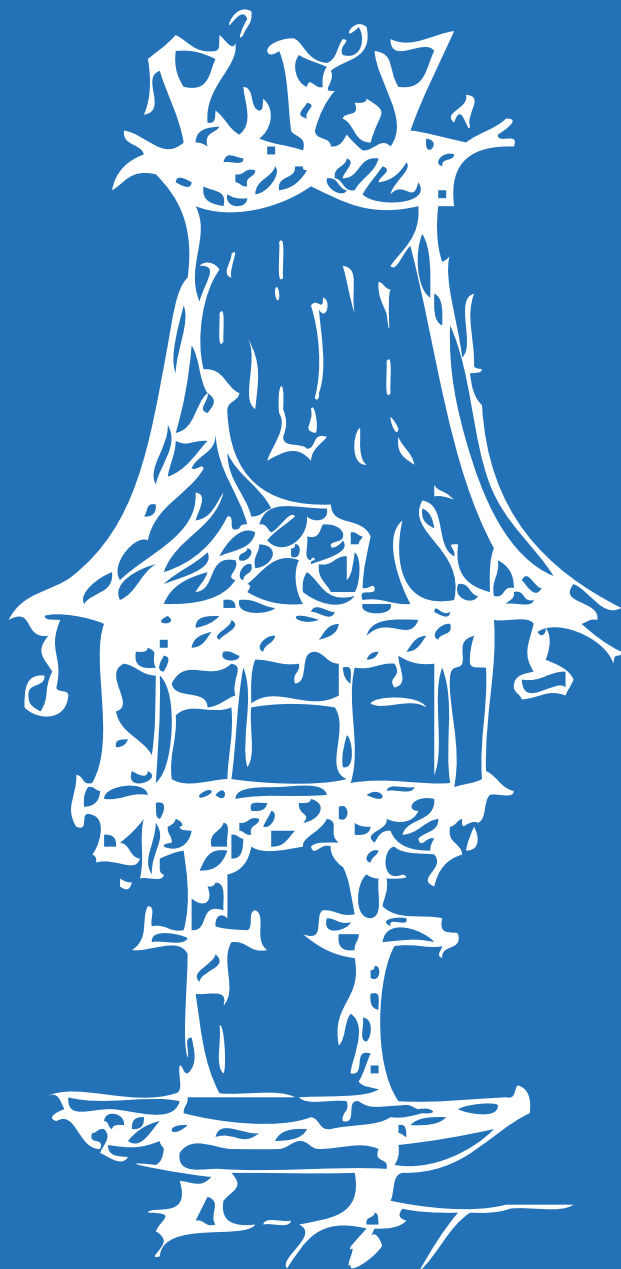
MALVINO, Princípios de Electrónica, Vol. 1. McGrawHill. (s.d.).

PINTO, António; ALVES, Vítor, Tecnologias, 11.º Ano. Curso Tecnológico de Electrotecnicia e Electrónica. Porto Editora. (s.d.).

VARANDA, Joaquim, Tecnologias da Electricidade, 11.º Ano, Vol. 2. Didáctica Editora. (s.d.).









# Transistor de Efeito de Campo

Módulo 8

## *Apresentação*

Este módulo tem carácter teórico-prático, por isso deverá decorrer em parte em ambiente laboratorial de forma a permitir aos alunos verificarem e comprovarem os conceitos teóricos estudados relativos às características, funcionamento e aplicações dos Transístores de Efeito de Campo - FET'S.

Esta disciplina tem como intenção tornar o aluno apto a compreender a linguagem e as técnicas utilizadas, possibilitando assim um melhor aproveitamento na sequência dos estudos desta e das outras disciplinas técnicas e também na comunicação adequada com os profissionais da área.

## *Introdução*

A abordagem deste módulo de Transístores de Efeito de Campo leva-nos a uma melhor compreensão dos vários tipos de aparelhos, que incorporam circuitos que utilizam estas características, existentes no mercado assim como a melhor escolha deste tipo de equipamentos para que se ajuste às crescentes evoluções disponíveis pelas diversas marcas.

Este módulo requer um conhecimento básico de matemática, física e análise de circuitos eletrónicos básicos.

## *Objetivos de aprendizagem*

- Compreender a estrutura e o funcionamento do JFET.
- Conhecer tipos de polarização de um JFET.
- Dimensionar amplificadores com JFET.
- Conhecer tipos de polarização de um MOSFET.
- Dimensionar amplificadores com MOSFET.
- Caracterizar a estrutura e o princípio de funcionamento do TIRISTOR.
- Identificar as variantes dos TIRISTORES.
- Implementar circuitos com JFET, MOSFET e TIRISTORES.





## *Âmbito de conteúdos*

- Transístor de efeito de campo: JFET.
- Transístor de efeito de campo: MOSFET.
- Tirístores.



# Estudo do JFET

## Apresentação

O acrónimo FET (em inglês Field Effect Transistor), traduz-se em português por transístor de efeito de campo, que, como o próprio nome indica, se trata de um dispositivo que funciona através do chamado efeito de um campo elétrico na junção.

Este tipo de transístor tem aplicações na área dos amplificadores (operação na zona linear), em chaveamento ou comutação (operação na zona não linear), ou em controlo de corrente sobre uma carga.

Os FET's têm como principal característica uma elevada impedância de entrada, o que permite seu uso como adaptador de impedâncias, podendo substituir transformadores em determinadas situações, sendo também usados para amplificar em frequências altas com ganho superior ao dos transístores bipolares.

O FET subdivide-se em duas categorias, o JFET (Junction Field Effect Transistor) e o MOSFET (Metal Oxide Semiconductor Field Effect Transistor).

Por sua vez, o MOSFET subdivide-se em duas categorias, o MOSFET do tipo intensificação ou enriquecimento, e o MOSFET do tipo depleção ou empobrecimento.

Os termos depleção ou empobrecimento e intensificação ou enriquecimento definem o seu modo básico de operação.

Vamos então começar a análise dos FET'S, pelo estudo do JFET.

## Introdução

Os JFET's podem ser compostos por germânio ou silício, combinados com pequenas quantidades de fósforo e boro, que são substâncias "dopantes", ou seja, que alteram as características elétricas do composto.

Os transístores de silício são os mais utilizados atualmente, sendo que os transístores de germânio são usados somente para o controlo de potências mais elevadas.

Os JFET's apresentam ainda algumas particularidades que os distinguem dos outros tipos de transístores e que constituem as razões para a sua utilização.



Podem então indicar-se como características particulares destes componentes, as seguintes:

- O controlo da porta (terminal equivalente à base do transistor bipolar) é feito por tensão, razão pela qual se diz que o JFET é um dispositivo controlado por tensão;
- A sua impedância de entrada é muito mais elevada do que a do transistor bipolar, o que resulta em menor consumo;
- Apresenta maior velocidade de comutação;
- É menos sensível à variação de temperatura;
- Permite uma maior miniaturização como MOSFET, o que se torna bastante importante no fabrico de circuitos impressos;
- É pior relativamente aos transistores bipolares, quando comparamos o seu ganho como amplificador, pois apresenta valores bastante mais baixos.

### Constituição do JFET

A constituição do FET tem como elemento principal o “canal” de material semiconductor do tipo P ou do tipo N, por onde circula a corrente de portadores do tipo P ou N.

O canal é envolvido pela porta (G – gate), que efetua o controlo dos portadores de carga pelo canal, através do campo elétrico da tensão aplicada a este terminal.

O canal estende-se desde o dreno (D – drain), até à fonte (S – source), fluindo a corrente entre estes dois terminais.

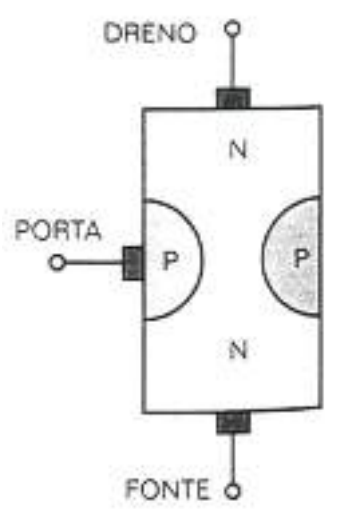


Fig. 1: Constituição de um JFET



Deste modo, como se vê na figura anterior, o JFET possui três terminais: a porta (terminal de controlo), o dreno e a fonte (entrada e saída do canal).

Um quarto terminal pode ser ligado ao substrato, no qual é construído o material semiconductor, conforme se verá quando do estudo do MOSFET, em parte mais adiantada deste manual.

Como o canal é constituído de material semiconductor, de tipo complementar ao material da porta, originam-se dois tipos de FET's: canal P (porta tipo N) e canal N (porta tipo P).

### Comparação entre o transistor bipolar e o JFET

O funcionamento do JFET tem diversas semelhanças com o funcionamento do transistor bipolar.

No transistor bipolar aplica-se uma fonte de alimentação entre o coletor (C) e o emissor (E), provocando uma polarização inversa da junção coletor-base.

Paralelamente no transistor de efeito de campo (JFET) aplica-se uma fonte de alimentação entre o dreno (D) e a fonte (S), provocando também uma polarização inversa da junção dreno-fonte.

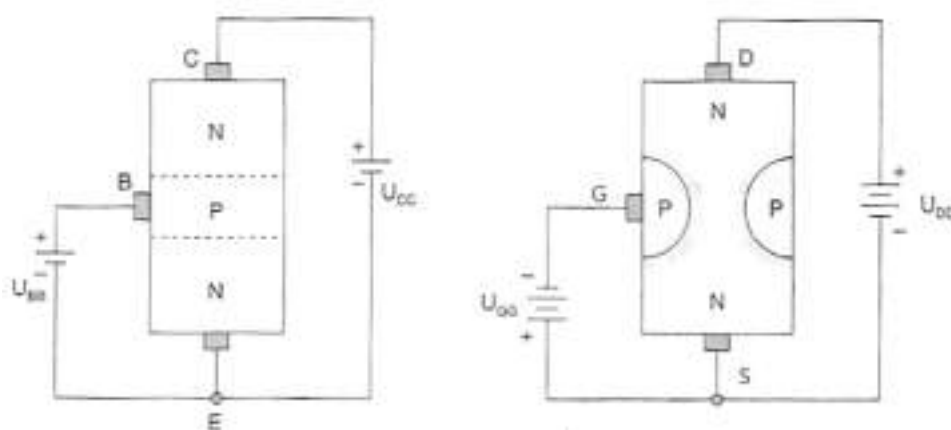


Fig. 2: Polarização de um transistor bipolar e de um JFET

No transistor bipolar aplica-se uma tensão entre a base (B) e o emissor (E), polarizando diretamente a junção base-emissor.

Ao invés, no transistor JFET, aplica-se uma tensão entre a porta (G) e a fonte (S), polarizando inversamente a junção porta-fonte.

Encontra-se aqui a principal diferença de funcionamento entre estes dois tipos de



transistores, ou seja, no JFET a junção porta-fonte polariza-se inversamente.

Na figura seguinte apresenta-se um resumo das variantes dos tipos de transistor bipolar e de transistor de efeito de campo.

TRANSÍSTOR BIPOLAR E TRANSÍSTOR DE EFEITO DE CAMPO			
BIPOLAR	NPN		
	PNP		
UNIPOLAR	JFET	Canal N	
		Canal P	
	MOSFET	Depleção	Canal N
			Canal P
		Enriquecimento	Canal N
			Canal P

Fig. 3: Quadro comparativo entre transistores bipolares e FET's

Na imagem seguinte apresenta-se a correspondência entre terminais do transistor bipolar e do transistor de efeito de campo (JFET).

CORRESPONDÊNCIA DE TERMINAIS ENTRE O TRANSÍSTOR BIPOLAR E TRANSÍSTOR DE EFEITO DE CAMPO	
BIPOLAR	FET
Emissor (E)	Fonte (S)
Coletor (C)	Dreno (D)
Base (B)	Porta (G)

Fig. 4: Correspondência entre terminais do transistor bipolar e do FET

## Funcionamento do JFET

A operação do JFET baseia-se no efeito do campo elétrico aplicado a um de seus terminais. O efeito de campo consiste na criação de camadas de depleção, resultantes da recombinação dos eletrões livres com as lacunas, dado que os eletrões livres se deslocam das regiões N para as regiões P.



Sendo o FET um dispositivo unipolar, utiliza somente um tipo de portador de carga (positivo ou negativo).

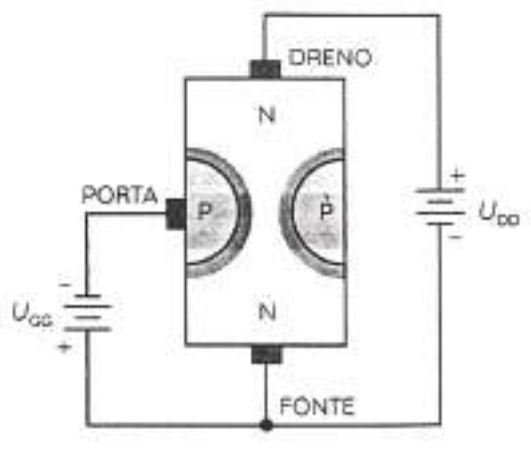


Fig. 5: Polaridades normais no JFET

Considerando a junção porta-fonte polarizada inversamente, tal como se indica na figura anterior, a corrente de porta ( $I_G$ ) vai assumir um valor insignificante, dado que a resistência de entrada da junção ( $R_{GS}$ ) assume um valor muito elevado, tipicamente da ordem das centenas de  $M\Omega$ .

Devido à fonte  $V_{DD}$ , os eletrões farão o seu percurso normal entre o dreno e a fonte, através do canal.

Quanto mais negativo for o valor de  $V_{GG}$ , mais crescerá a região P (aumento das camadas de depleção por efeito de campo), provocando o estreitamento do canal e a consequente redução da corrente entre a fonte e o dreno.

Conclui-se então aquilo que já foi referido antes, ou seja, que o JFET é um dispositivo controlado por tensão.

De outro modo, pode dizer-se que a tensão  $V_{GG}$ , controla o valor da corrente entre dreno e fonte ( $I_D$ ).

Quanto mais próxima de zero for a tensão  $V_{GG}$  (neste caso, correspondente a  $V_{GS}$ ), maior a corrente de dreno  $I_D$ , atingindo o seu valor máximo, quando  $V_{GG} = 0$ .

Por outro lado, existirá um valor (negativo) de  $V_{GG}$  (neste caso, correspondente a  $V_{GS}$ ), que provocará a anulação da corrente no canal, bloqueando o transístor.



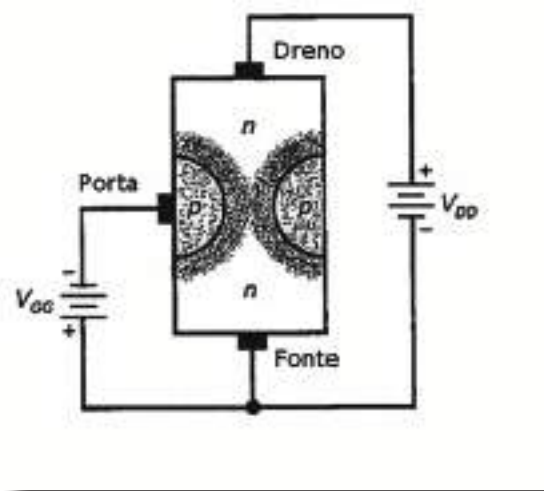


Fig. 6: Bloqueio do JFET

### Simbologia do JFET

A simbologia utilizada para representação do JFET, é a que se representa nas duas figuras seguintes.

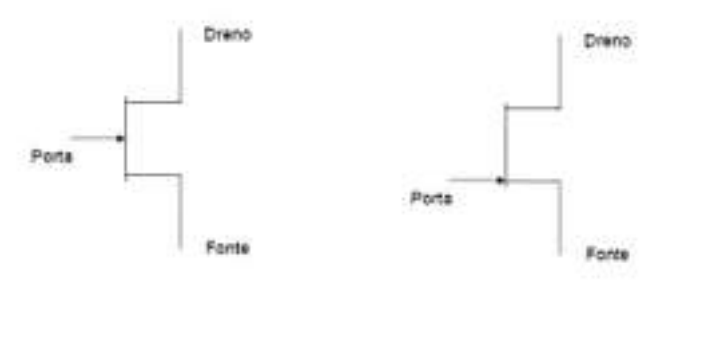


Fig. 7: Simbologia do JFET de canal n

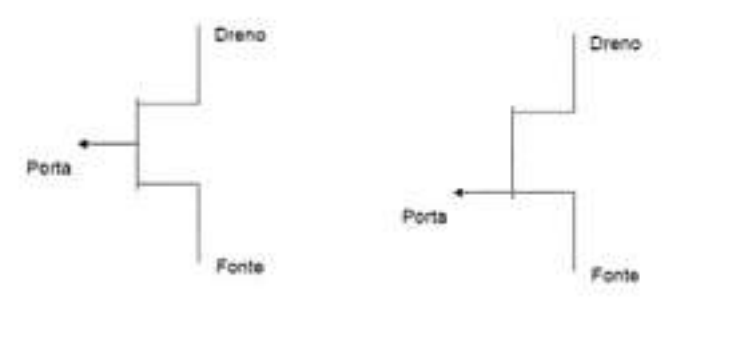


Fig. 8: Simbologia do JFET de canal p



### Curvas características de dreno

As curvas características de dreno são representações gráficas que relacionam o valor da corrente de dreno ( $I_D$ ) com os diferentes valores da tensão dreno-fonte ( $V_{DS}$ ), para cada valor da tensão aplicada à tensão porta-fonte ( $V_{GS}$ ).

Na figura seguinte representa-se um JFET com a junção porta-fonte curto-circuitada ( $V_{GS} = 0$ ).

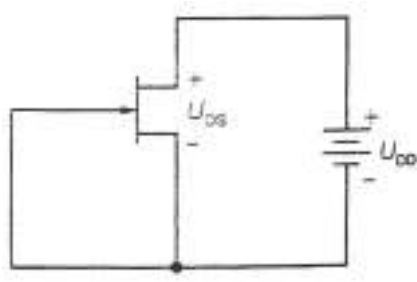


Fig. 9: JFET com a junção porta-fonte curto-circuitada

Nesta situação, as camadas de depleção encontram-se no seu afastamento máximo, ou seja, permitindo a passagem do máximo valor de corrente no canal.

Este valor de máxima corrente de dreno, indica-se pelas letras  $I_{DSS}$  ( $I_{DSS} = I_{Dmáx}$ ).

Tal situação, encontra-se representada na figura seguinte, onde se representa a chamada característica de dreno.

Esta característica indica-nos a relação entre a corrente de dreno ( $I_D$ ) e a tensão dreno-fonte ( $V_{DS}$ ).



Fig. 10: Caraterística de dreno com a junção porta-fonte curto-circuitada





A característica sugere a existência de três zonas distintas.

Na primeira zona, para valores de  $V_{DS}$  entre 0 e  $V_p$  (tensão de estrangulamento), designada por zona ôhmica ou linear, o transistor comporta-se como uma resistência, ou seja, existe uma relação linear entre  $V_{DS}$  e  $I_D$ .

Nesta zona, podemos escrever:

$$R_{DS} = \frac{V_p}{I_{DSS}}$$

$V_p$  e  $I_{DSS}$  são parâmetros característicos do transistor, constando das respectivas folhas de características.

Tomando como exemplo um transistor que apresente  $I_{DSS} = 10 \text{ mA}$  e  $V_p = 4 \text{ V}$ , a sua resistência dreno-fonte virá dada por:

$$R_{DS} = \frac{V_p}{I_{DSS}} = \frac{4}{10 \times 10^{-3}} = 400 \Omega$$

Na segunda zona, para valores de  $V_{DS}$  entre  $V_p$  e  $V_{DSmax}$  (tensão de ruptura), designada por zona ativa, o transistor comporta-se como uma fonte de corrente, ou seja, independentemente dos valores de  $V_{DS}$ , a corrente  $I_D$  mantém-se aproximadamente constante e igual a  $I_{DSS}$  (para  $V_{GS} = 0$ ).

Na zona ativa, atinge-se uma situação de saturação de máxima largura do canal, pelo que mesmo que aumente  $V_{DS}$ , a corrente não ultrapassa o seu valor máximo.

Para valores de  $V_{DS}$  acima da tensão de ruptura ( $V_{DSmax}$ ), o componente sofre um processo de ruptura, que provocará a sua destruição, pelo que este valor não deve ser ultrapassado.

Para diferentes valores de  $V_{GS}$ , obteremos mais curvas, tal como se representa na figura seguinte.

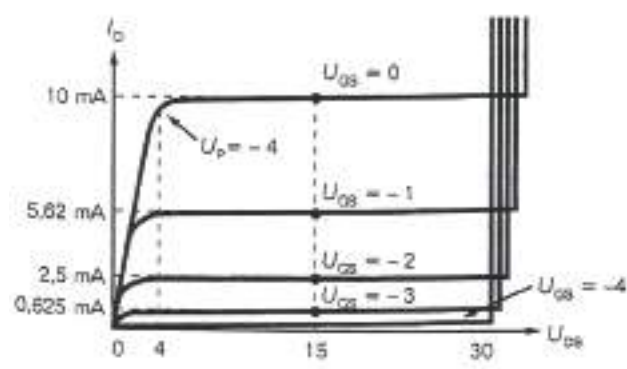


Fig. 11: Característica de dreno típica de um JFET



Para cada valor de  $V_{GS}$  mais negativo, o valor máximo de  $I_D$  vai sendo progressivamente menor, até se anular completamente.

Conforme se pode confirmar pela figura anterior, quando se verificar a anulação de  $I_D$ , dá-se o corte do transístor, ou seja, este valor de  $V_{GS}$  será designado por  $V_{GS\text{ CORTE}}$ .

Para qualquer JFET, verifica-se que a tensão  $V_{GS\text{ CORTE}}$  é igual em valor absoluto à tensão de estrangulamento, mas de sinal contrário.

Pode escrever-se então:

$$V_{GS\text{ CORTE}} = -V_P$$

Da figura anterior, podemos concluir então que  $V_{GS\text{ CORTE}} = -4V$ , pelo que  $V_P = 4V$ .

### Curvas características de transcondutância ou de transferência

As curvas de transcondutância ou de transferência de um JFET são representações gráficas que relacionam o valor da corrente de dreno ( $I_D$ ) com os diferentes valores da tensão porta-fonte ( $V_{GS}$ ).

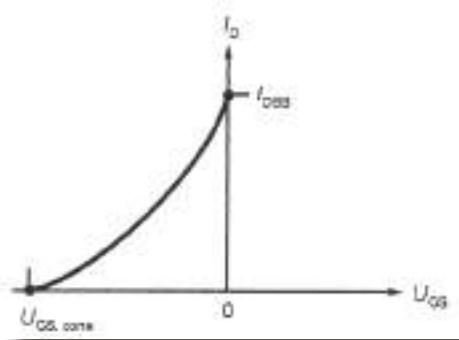


Fig. 12: Caraterística de transcondutância

Como se vê na figura anterior, trata-se de uma caraterística quadrática, cujos pontos extremos são  $V_{GS\text{ CORTE}}$  e  $I_{DSS}$ .

A equação correspondente a esta caraterística vem dada pela expressão:

$$I_D = I_{DSS} \times \left(1 - \frac{V_{GS}}{V_{GS\text{ CORTE}}}\right)^2$$



Na figura seguinte apresenta-se um exemplo de uma característica de transcondutância.

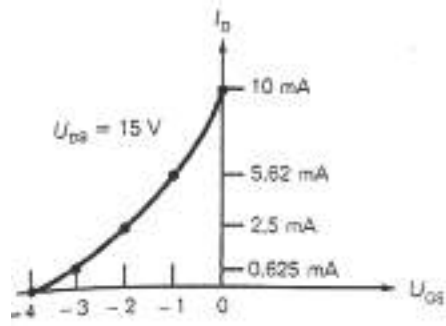


Fig. 13: Exemplo de característica de transcondutância

No caso particular do valor de  $V_{GS}$  ser igual a metade do valor de  $V_{GS\text{ CORTE}}$  (ponto de semi-corte), verifica-se que:

$V_{GS} = V_{GS\text{ CORTE}} / 2$ , pelo que se pode escrever:

$$I_D = I_{DSS} \times \left(1 - \frac{V_{GS\text{ CORTE}}}{2}\right)^2 = I_{DSS} \times \left(1 - \frac{1}{2}\right)^2 = I_{DSS} \times \left(\frac{1}{2}\right)^2 = \frac{I_{DSS}}{4}$$

EXEMPLO - Um transístor 2N5668 tem  $V_{GS\text{ CORTE}} = -4\text{ V}$  e  $I_{DSS} = 5\text{ mA}$ . Qual será a tensão de porta e a corrente de dreno, no ponto de semi-corte?

RESOLUÇÃO - Teremos no ponto de semi-corte:

$$V_{GS} = \frac{V_{GS\text{ CORTE}}}{2} = \frac{-4}{2} = -2\text{ V}$$

$$I_D = \frac{I_{DSS}}{4} = \frac{5 \times 10^{-3}}{4} = 1,25 \times 10^{-3} = 1,25\text{ mA}$$

## Polarização do JFET

À semelhança do transístor bipolar, também no FET se procederá à sua polarização, ou seja, à definição do seu ponto de funcionamento, através da aplicação da alimentação adequada aos seus terminais.

Tal é conseguido como no transístor bipolar, através do dimensionamento das fontes de alimentação e da seleção adequada das resistências a incorporar no circuito.



Tendo em atenção o que foi dito relativamente às características de dreno, a polarização do JFET poderá ser escolhida para que funcione na zona ohmica, procurando que se comporte como uma resistência, ou para que funcione na zona ativa, apresentando um funcionamento semelhante ao de uma fonte de corrente.

Vamos assim considerar os diferentes tipos de polarização, que podem ser:

- Polarização fixa (ou polarização por resistência de porta);
- Autopolarização;
- Polarização por divisor de tensão e resistência de fonte;
- Polarização por fonte de corrente.

Vamos agora fazer a análise de cada uma destas montagens utilizadas na polarização do JFET.

## Polarização fixa

Este método de polarização consiste na aplicação de uma tensão fixa entre a porta e a fonte, através do esquema de circuito representado na figura seguinte.

É um método direcionado para obter o ponto de funcionamento na zona ohmica, obtendo um comportamento do transistor semelhante ao de uma resistência.

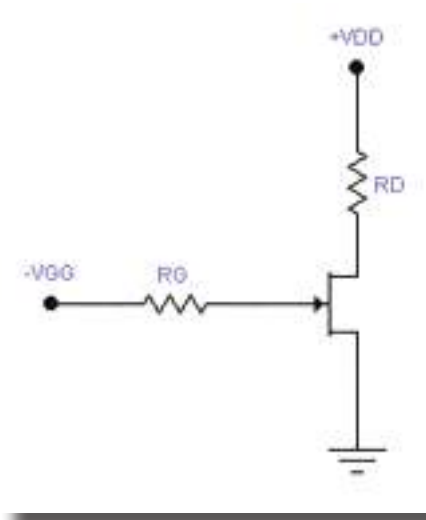


Fig. 14: Circuito de polarização fixa do JFET

Como se vê na figura anterior, a tensão que é aplicada à porta através da resistência  $R_G$  é  $V_{GG}$ , o que impõe uma corrente de dreno inferior a  $I_{DSS}$ .



Quando a corrente de dreno percorre  $R_D$ , a tensão de dreno é igual a:

$$V_D = V_{DS} = V_{DD} - R_D \times I_D$$

A polarização fixa constitui a pior opção para polarizar um JFET na zona ativa, pois o seu ponto de funcionamento é muito instável.

Embora não seja aplicável para polarizar na zona ativa, o método de polarização fixa é o indicado para polarizar na zona ohmica, visto não interessar a estabilidade do ponto de funcionamento.

Na figura seguinte é apresentada a característica e a reta de carga estática de um JFET polarizado na zona ohmica.

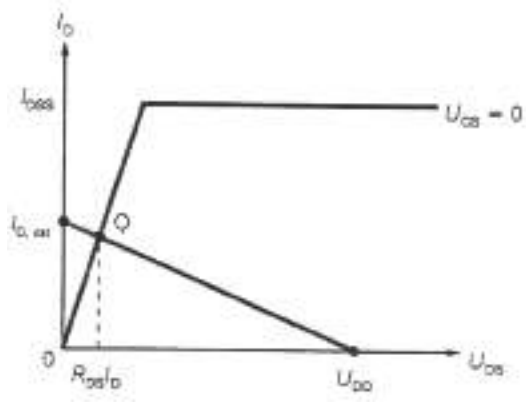


Fig. 15: JFET polarizado na zona ohmica

A extremidade superior da reta de carga em corrente contínua tem uma corrente de saturação do dreno dada pela expressão:

$$I_{D\text{ SAT}} = \frac{V_{DD}}{R_D}$$

Para garantir a polarização do JFET na zona ohmica, torna-se necessário fazer  $V_{GS} \approx 0$ , o que faz com que  $I_{D\text{ SAT}}$  seja muito menor que  $I_{DSS}$ .

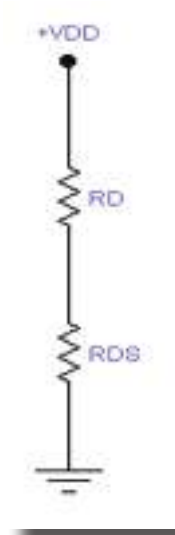


Fig. 16: Circuito equivalente do JFET quando polarizado na zona ohmica



Quando o JFET está polarizado na zona ohmica, pode-se substituir o transístor por uma resistência de valor  $R_{DS}$ , como se indica na figura anterior.

Se  $R_{DS}$  for muito maior que  $R_D$ , a tensão de dreno será próxima de zero.

### Autopolarização

É um método direcionado para obter o ponto de funcionamento na zona ativa, obtendo um comportamento do transístor semelhante ao de uma fonte de corrente.

Na figura seguinte, apresenta-se o esquema de um circuito típico de autopolarização.

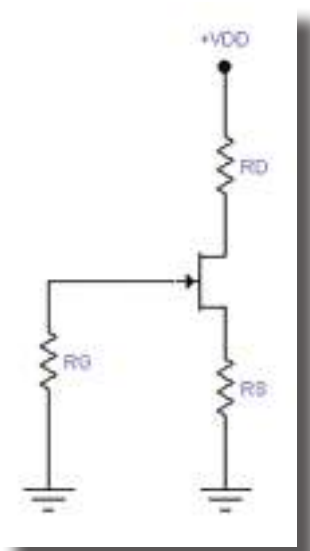


Fig. 17: Circuito de autopolarização do JFET

Como a corrente de dreno percorre a resistência  $R_S$ , existe uma tensão entre a fonte e a terra, que é dada por:

$$V_S = R_S \times I_D$$

Dado que  $V_G = 0$ , obtemos:

$$V_{GS} = -R_S \times I_D$$

Daqui se conclui que a tensão porta-fonte é igual ao valor negativo da tensão aos terminais da resistência da fonte.

O circuito cria a sua própria polaridade usando a tensão desenvolvida em  $R_S$ , para polarizar inversamente a porta.



O valor de  $R_s$ , determinará o valor do ponto de funcionamento, como se pode ver na figura seguinte.

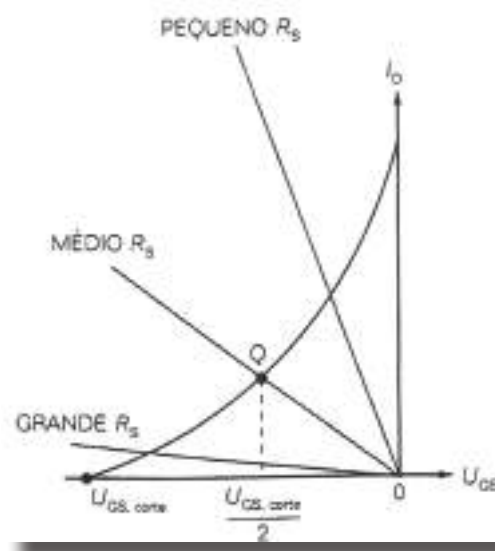


Fig. 18: Influência de  $R_s$  na autopolarização do JFET

Há um valor médio de  $R_s$  para o qual a tensão porta-fonte é metade da tensão de corte. Um valor aproximado desta resistência será  $R_s = R_{DS}$ .

Esta expressão indica que a resistência da fonte deve ser igual à resistência ôhmica do JFET. Quando esta condição for satisfeita, o valor de  $V_{GS\text{ CORTE}}$  é aproximadamente metade da tensão de corte e a corrente de dreno é sensivelmente um quarto de  $I_{DSS}$ , tal como já foi visto anteriormente.

Em autopolarização, o ponto de funcionamento não é tão estável como nas situações que se analisarão seguidamente, polarização por divisor de tensão e resistência de fonte, polarização por duas fontes de alimentação, ou polarização por fonte de corrente.

Daqui se conclui que a autopolarização se utiliza somente nos amplificadores para pequenos sinais.



### Polarização por divisor de tensão e resistência de fonte

É um método direccionado para obter o ponto de funcionamento na zona ativa, obtendo um comportamento do transistor semelhante ao de uma fonte de corrente.

O esquema de circuito típico para este tipo de polarização, encontra-se representado na figura seguinte.

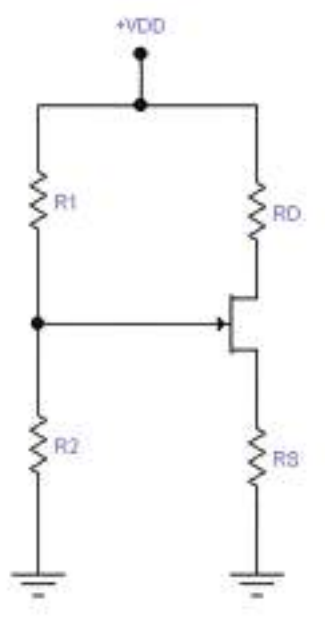


Fig. 19: Circuito de polarização do JFET por divisor de tensão e resistência de fonte

O divisor de tensão produz uma tensão de porta que é uma fração da tensão de alimentação.

Subtraindo a tensão porta-fonte à tensão da porta, obtém-se a tensão aos terminais da resistência da fonte, tal como se indica a seguir.

$$V_S = V_G - V_{GS}$$

Como  $V_{GS}$  é um valor negativo, a tensão da fonte será ligeiramente maior que a tensão da porta.

A divisão desta tensão de fonte pela resistência da fonte, dá a corrente de dreno, ou seja:

$$I_D = \frac{V_G - V_{GS}}{R_S} \approx \frac{V_G}{R_S}$$





Se a tensão de porta for elevada (de modo que o circuito se torne insensível às variações de  $V_{GS}$ ), conclui-se que a corrente de dreno é igual à relação entre a tensão de porta e a resistência de fonte.

Daqui se conclui que a corrente de dreno é quase constante para um JFET.

Na figura seguinte representa-se a respetiva reta de carga para corrente contínua.

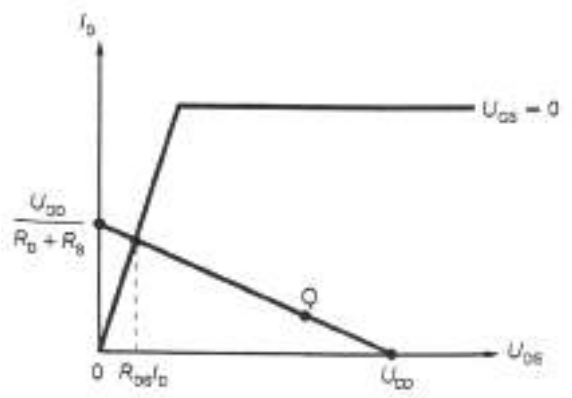


Fig. 20: Polarização do JFET por divisor de tensão e resistência de fonte

Num amplificador o ponto de funcionamento deve encontrar-se na zona ativa.

Isto significa que  $V_{DS}$  deve ser maior que  $R_S \times I_D$  (zona ohmica) e menor que  $V_{DD}$  (situação de corte).

Quando a tensão de alimentação for elevada, a polarização por divisor de tensão e resistência de fonte impõe um ponto de funcionamento estável.



### Polarização por duas fontes de alimentação

É um método direcionado para obter o ponto de funcionamento na zona ativa, obtendo um comportamento do transistor semelhante ao de uma fonte de corrente.

O esquema de circuito típico para este tipo de polarização, encontra-se representado na figura seguinte.

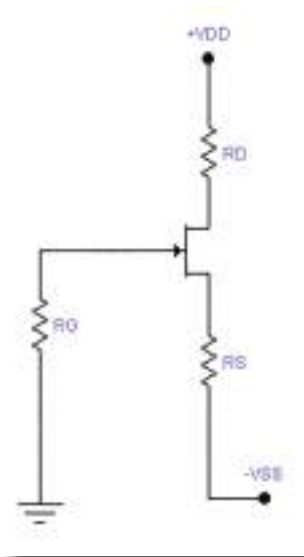


Fig. 21: Circuito de polarização do JFET por duas fontes de alimentação

A corrente de dreno vem dada por:

$$I_D = \frac{V_{SS} - V_{GS}}{R_S} \approx \frac{V_{SS}}{R_S}$$

Se a tensão da fonte  $V_{SS}$  for muito maior que  $V_{GS}$  (de modo que o circuito se torne insensível às variações de  $V_{GS}$ ), conclui-se que a corrente de dreno é igual à relação entre a tensão de alimentação da fonte e a resistência da fonte.

Neste caso, a corrente de dreno resulta quase constante, apesar da variação da temperatura.

### Polarização por fonte de corrente

É um método direcionado para obter o ponto de funcionamento na zona ativa, obtendo um comportamento do transistor semelhante ao de uma fonte de corrente.



O esquema de circuito típico para este tipo de polarização, encontra-se representado na figura seguinte.

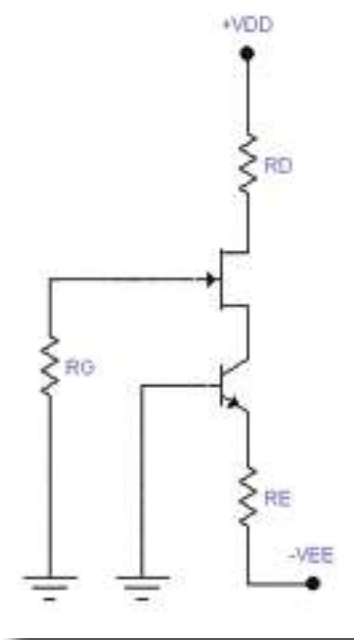


Fig. 22: Circuito de polarização do JFET por fonte de corrente

Se a tensão de alimentação do dreno não for grande, não existirá tensão de porta suficiente para que o transistor seja insensível às variações de  $V_{GS}$ , pelo que este tipo de polarização é uma boa solução.

O transistor bipolar fornece uma corrente fixa (fonte de corrente ou espelho de corrente) através do JFET, dada pela expressão:

$$I_D = \frac{V_{EE} - V_{BE}}{R_E}$$

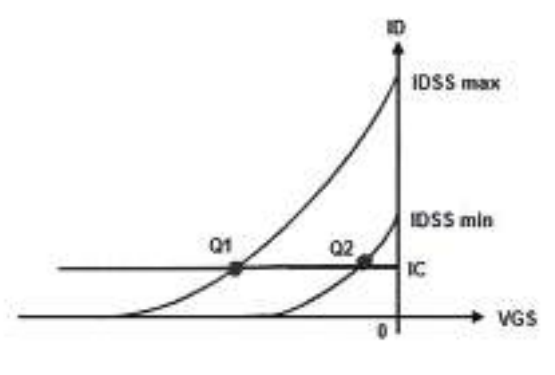


Fig. 23: Polarização do JFET por fonte de corrente



Tendo em atenção a figura anterior, compreende-se a eficácia da polarização por fonte de corrente, onde ambos os pontos Q têm a mesma corrente.

Embora  $V_{GS}$  seja diferente para cada ponto Q, a tensão  $V_{GS}$  já não exerce efeito sobre o valor da corrente de dreno.

## Amplificação no JFET

À semelhança do que acontece no transístor bipolar, as montagens amplificadoras recebem designações de acordo com os seus terminais e a consequente forma como estão definidas a entrada e saída do circuito, e por consequência, o seu terminal comum. Assim, correspondendo à montagem emissor comum do transístor bipolar, encontraremos no JFET a montagem fonte comum (CS); correspondendo à montagem coletor comum do transístor bipolar, encontraremos no JFET a montagem dreno comum (CD); e correspondendo à montagem base comum do transístor bipolar, encontraremos no JFET a montagem porta comum (CG).

Mas antes de iniciar a análise das montagens amplificadoras no JFET, torna-se necessária a compreensão de uma grandeza importante em regime dinâmico (circuito alimentado por sinais alternados), a transcondutância ( $g_m$ ).

## Transcondutância

A transcondutância ( $g_m$ ) define-se como a razão entre a corrente de dreno e a tensão porta-fonte em corrente alternada.

$$g_m = \frac{\Delta i_d}{\Delta v_{gs}}$$

A unidade em que se exprime a transcondutância é o siemen (S), ou  $\Omega^{-1}$ , ou mho.

A transcondutância indica quanto é que a tensão porta-fonte resulta eficaz no controlo da corrente de dreno.

Quanto maior for a transcondutância, maior o controlo exercido pela tensão porta-fonte sobre a corrente de dreno.



Se por exemplo tivermos o valor pico-a-pico da corrente de dreno  $i_d = 0,2 \text{ mA}$ , com a tensão pico-a-pico  $v_{gs} = 0,1 \text{ V}$ , obtêm:

$$g_m = \frac{0,2 \times 10^{-3}}{0,1} = 2 \times 10^{-3} \text{ S} = 2000 \mu\text{S}$$

Se por outro lado, tivermos o valor pico-a-pico da corrente de dreno  $i_d = 1 \text{ mA}$ , com a tensão pico-a-pico  $v_{gs} = 0,1 \text{ V}$ , obtemos:

$$g_m = \frac{1 \times 10^{-3}}{0,1} = 1 \times 10^{-2} \text{ S} = 10000 \mu\text{S}$$

Na segunda situação, a maior transcondutância significa que a porta é mais eficaz no controlo da corrente de dreno.

A figura seguinte permite uma melhor compreensão do significado de  $g_m$ , quando analisado na sua característica.

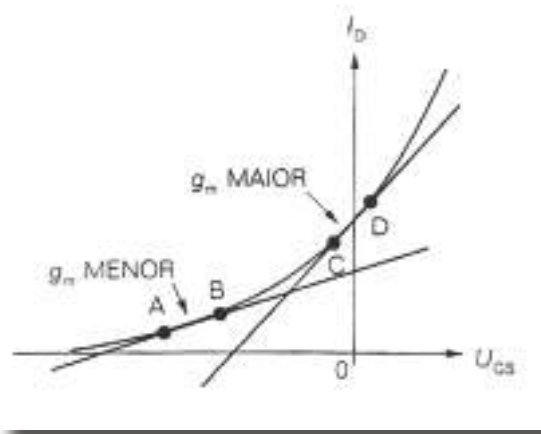


Fig. 24: Representação gráfica da transcondutância

Entre os pontos A e B, uma variação de  $v_{gs}$ , origina uma variação de  $i_d$ .

A relação entre a variação de  $i_d$  e a respetiva variação de  $v_{gs}$ , fornece o valor de  $g_m$  entre os pontos A e B.

Se olharmos agora os pontos C e D mais acima na característica, obtém-se uma maior variação de  $i_d$ , para a mesma variação de  $v_{gs}$ .

Portanto,  $g_m$  tem um valor mais elevado na parte superior da característica, ou seja,  $g_m$  é o declive da característica de transcondutância.

Quanto mais íngreme for a característica no ponto Q, maior será a transcondutância.



Entre a porta e a fonte existe uma resistência  $R_{GS}$  de valor muito elevado.

O dreno do JFET comporta-se como uma fonte de corrente de valor  $g_m \times v_{gs}$ .

Dados os valores de  $g_m$  e de  $v_{gs}$ , é possível calcular o valor da corrente alternada a circular no dreno.

A figura seguinte dá uma indicação da variação da transcondutância com o valor da tensão porta-fonte.

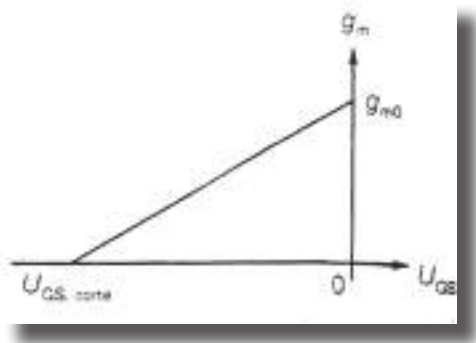


Fig. 25: Gráfico de variação da transcondutância

Como a tensão porta-fonte de corte é difícil de medir, é possível calculá-la através dos valores de  $I_{DSS}$  e de  $g_{m0}$ , de acordo com a expressão seguinte.

$$V_{GS \text{ CORTE}} = \frac{-2 \times I_{DSS}}{g_{m0}}$$

A grandeza  $g_{m0}$  é o valor máximo de  $g_m$  num JFET, porque ocorre quando  $V_{GS} = 0$ .

Podemos escrever:

$$g_m = g_{m0} \times \left(1 - \frac{V_{GS}}{V_{GS \text{ CORTE}}}\right)$$

Como se observa na figura anterior,  $g_m$  diminui linearmente quando  $V_{GS}$  se torna mais negativo.

A possibilidade de controlar o valor de  $g_m$ , torna-se útil no processo de controlo automático de ganho.



## Amplificador de fonte comum (CS)

Na figura seguinte, apresenta-se um amplificador de fonte comum (CS).

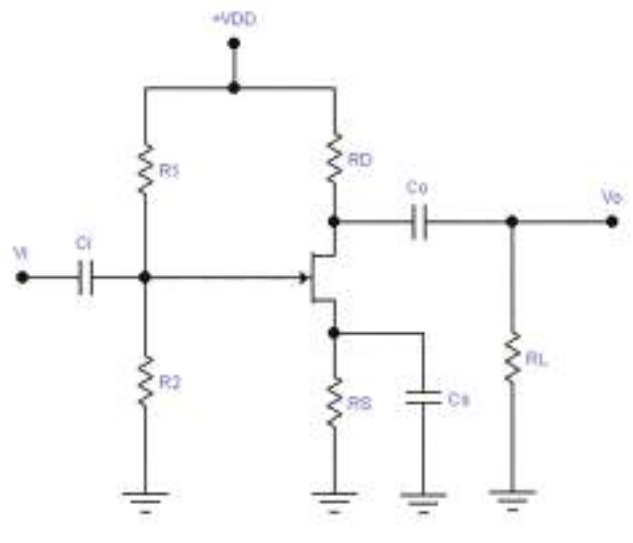


Fig. 26: Amplificador de fonte comum (CS)

O ganho em tensão vem dado por:

$$A_v = -g_m \times \frac{R_D \times R_L}{R_D + R_L}$$

A impedância de entrada vem dada por:

$$Z_i = \frac{R_1 \times R_2}{R_1 + R_2}$$

O ganho em corrente vem dado por:

$$A_i = A_v \times \frac{R_1 \times R_2 \times (R_D + R_L)}{R_D \times R_L \times (R_1 + R_2)}$$

A impedância de saída vem dada por:

$$Z_o = R_D$$



### Amplificador de dreno comum (CD)

Na figura seguinte, apresenta-se um amplificador de dreno comum (CD), também chamado seguidor de fonte, de modo semelhante com os transístores bipolares, em que a montagem de coletor comum também é chamada de seguidor de emissor.

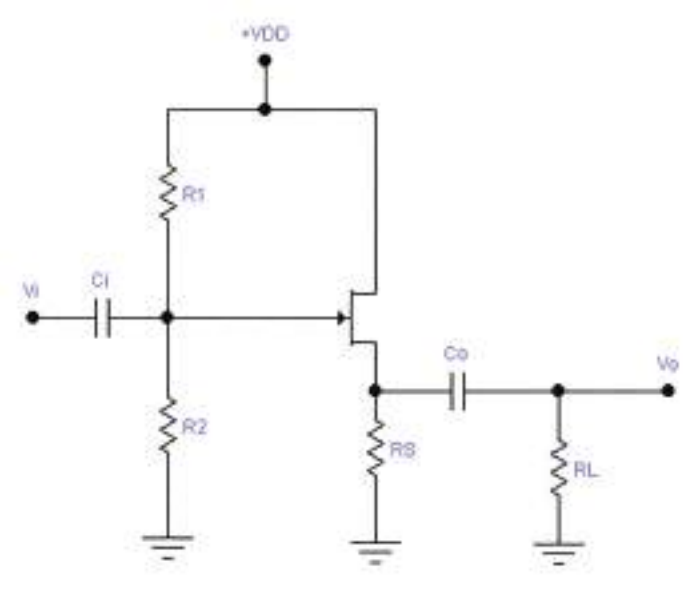


Fig. 27: Amplificador de dreno comum (CD)

O ganho em tensão vem dado por:

$$A_v = \frac{1}{\frac{R_S + R_L}{g_m \times R_S \times R_L} + 1}$$

A impedância de entrada vem dada por:

$$Z_i = \frac{R_1 \times R_2}{R_1 + R_2}$$

O ganho em corrente vem dado por:

$$A_i = A_v \times \frac{Z_i}{R_L}$$

A impedância de saída vem dada por:

$$Z_o \cong \frac{R_S}{1 + (g_m \times R_S)}$$





## Amplificador de porta comum (CG)

O amplificador de porta comum (“common gate”), embora sendo uma das configurações possíveis para os amplificadores com FET’s, é muito pouco utilizado, sendo-o apenas em conversão de baixa para alta impedância.

Na figura seguinte apresentação um esquema de um amplificador de porta comum (CG).

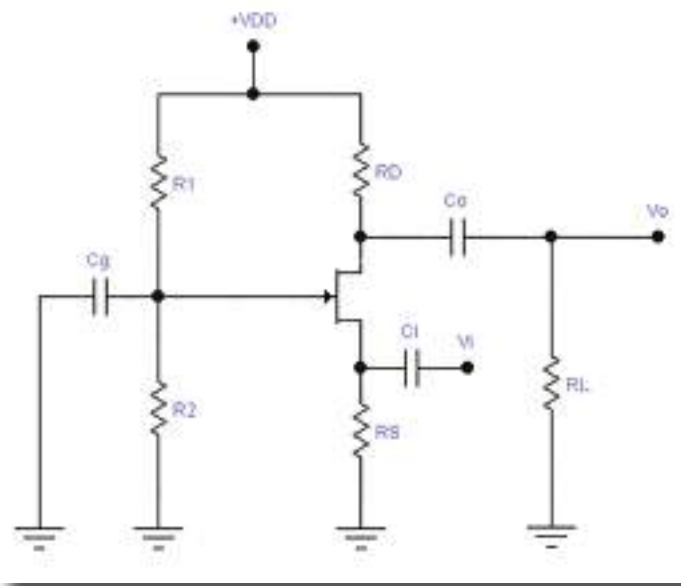


Fig. 28: Amplificador de porta comum (CG)

O ganho em tensão vem dado por:

$$A_v = g_m \times \frac{R_D \times R_L}{R_D + R_L}$$

A impedância de entrada vem dada por:

$$Z_i = \frac{R_S}{1 + g_m \times R_S}$$

O ganho em corrente vem dado por:

$$A_i = A_v \times \frac{Z_i}{R_L}$$

A impedância de saída vem dada por:

$$Z_o = R_D$$



## Aplicações do JFET

O JFET tem diversas aplicações possíveis.

Para além da sua utilização como amplificador de sinal, nas situações em que é importante a sua elevada impedância de entrada, pode ainda ser utilizado em outras aplicações, tais como:

- Comutador analógico;
- Multiplexador;
- Resistência controlada por tensão;
- Gerador de corrente;
- Limitador de corrente.

## Atividades propostas

### Trabalho prático:

TRABALHO PRÁTICO n.º 01 - Características do JFET.

#### 1. INTRODUÇÃO

O JFET é um transistor controlado por tensão, uma vez que a corrente de entrada tem um valor reduzido  $I_G \approx 0$ .

A corrente de dreno, quando for  $U_{GS}=0$ , designa-se por  $I_{DSS}$ , correspondendo  $U_p$  (tensão de estrangulamento) à tensão  $U_{GS}$ , quando for  $I_D=0$ .

#### 2. OBJETIVOS

Os objetivos para este trabalho são os seguintes:

- a. Traçar a característica do dreno.
- b. Determinar a corrente  $I_{DSS}$  e a tensão  $U_p$ .
- c. Determinar a característica do dreno a partir da característica de transferência.



### 3. RECURSOS NECESSÁRIOS

- 1 Fonte de alimentação regulável (0 a 15 V);
- 1 Placa de montagem eletrônica (“Breadboard”);
- Condutores;
- 1 Gerador de AF;
- 1 Multímetro;
- 2 Resistências de  $\frac{1}{4}$  W ( $R_1 = 100 \Omega$  e  $R_2 = 1 \text{ M}\Omega$ );
- 1 Transistor BF 245C;
- Ferramentas necessárias;
- Computador com acesso à internet;
- Manuais técnicos.

### 4. ESQUEMAS DO CIRCUITO

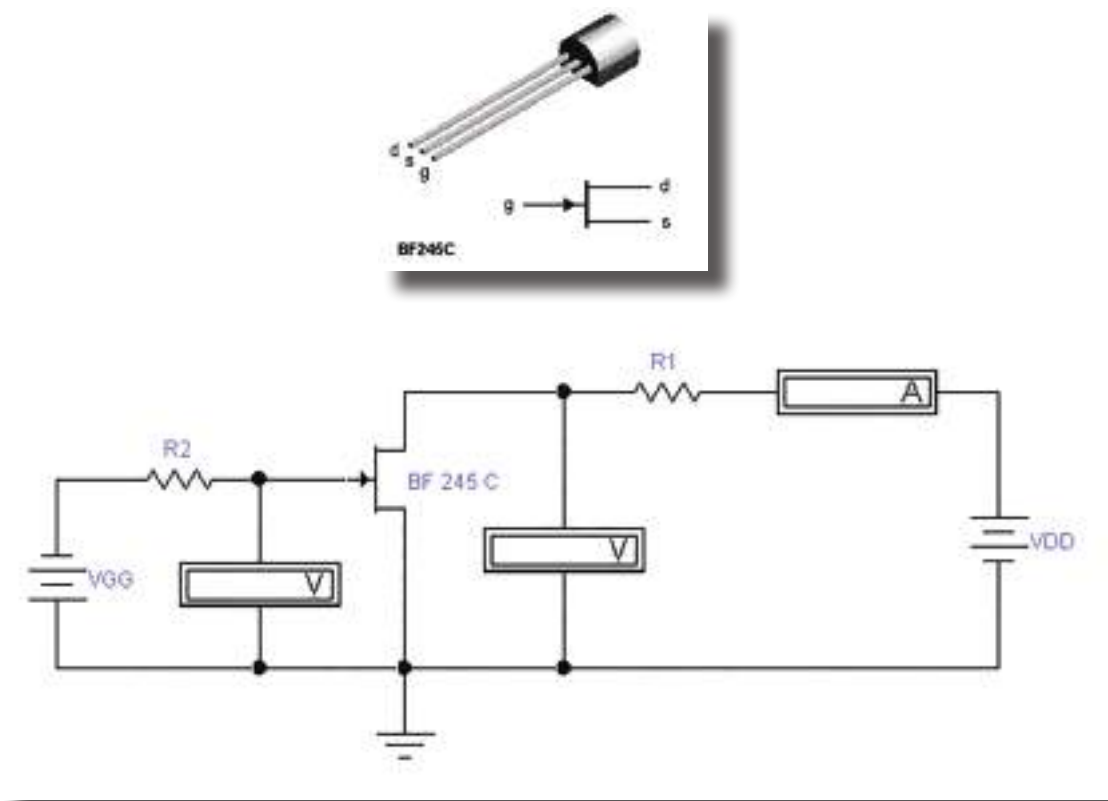


Figura 1



5. PROCEDIMENTOS DE REALIZAÇÃO DO TRABALHO

- a. Montar o esquema de ligações do circuito (Figura 1);
- b. Fazer  $U_{GS}=0$  (Colocando a porta em curto-circuito com a fonte, desligando a fonte de alimentação);
- c. Mantendo  $U_{GS}=0$ , variar  $V_{DD}$  de modo a obter os valores de  $V_{DS}$  de acordo com o quadro seguinte (Ponto 6). Registrar os valores de  $I_D$ ;
- d. Retirar o “shunt” entre a porta e a fonte, regulando  $V_{GG}$  de modo a obter o valor de  $V_{GS} = -0,5V$ . Mantendo esse valor constante, regular  $V_{DD}$  de forma a obter os valores de  $V_{DS}$  do quadro seguinte;
- e. Repetir a alínea anterior para os restantes valores do quadro.

6. QUADROS DE REGISTO DE VALORES

$V_{DS}$ (V)	0	2	4	6	8	10	12	14	15
$V_{GS}$ (V)	$I_D$ (mA)								
0									
-0,5									
-1,0									
-1,5									
-2,0									
-2,5									
$V_p$									

Quadro 1

7. TRAÇADO DAS CARATERÍSTICAS

- a. Com os valores obtidos do quadro, traçar a caraterística de dreno.
- b. Com os valores obtidos do quadro, traçar a caraterística de transferência, para  $V_{DS} = 10V$ ;
- c. Determinar os valores de  $V_p$  (V) e de  $I_{DSS}$  (mA), a partir de uma das caraterísticas traçadas.

8. DURAÇÃO DO TRABALHO

A determinar pelo professor, em função dos meios disponíveis e restantes condicionantes.



## 9. ELABORAÇÃO E APRESENTAÇÃO DE RELATÓRIO

Elaborar um relatório do trabalho, por grupo de trabalho, respeitando os seguintes parâmetros mínimos:

### I – ESTRUTURA

- a. Cabeçalho:
- Nome da Escola
  - Nome da Disciplina
  - Número e nome do Módulo
  - Nome dos alunos, números, ano e turma
  - Identificação do trabalho
- b. Conteúdo (Mínimo):
- 1 - Objetivos
  - 2 - Recursos necessários
  - 3 - Procedimentos do trabalho
  - 4 - Dificuldades encontradas
  - 5 - Estratégia de resolução das dificuldades
  - 6 - Esquemas das montagens
  - 7 - Conclusões finais

### II - MODO DE APRESENTAÇÃO

Em ficheiro informático, ou alternativamente em folhas A4, redigido à mão.

### III - PRAZO DE ENTREGA

A determinar pelo professor, em função dos meios disponíveis e restantes condicionantes.



# Estudo do MOSFET

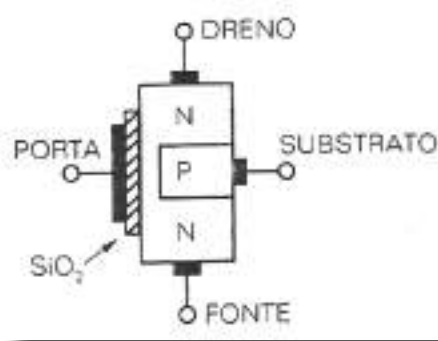
O MOSFET ou IGFET (“Insulated Gate FET” ou FET de porta isolada) é uma variante do JFET em que a porta é separada do canal por um isolamento elétrico, normalmente dióxido de silício ( $\text{SiO}_2$ ).

Existem dois tipos principais de MOSFET, e para cada um, os respectivos tipos do material semiconductor do canal:

- MOSFET do tipo depleção ou empobrecimento (canal P e canal N), também designado por D-MOSFET;
- MOSFET do tipo enriquecimento ou intensificação (canal P e canal N), também designado por E-MOSFET.

## *MOSFET do tipo depleção ou empobrecimento*

Na figura seguinte, representa-se a constituição de um MOSFET do tipo depleção de canal N.



*Fig. 29: Constituição do MOSFET do tipo depleção*

A camada P (substrato) produz um grande estreitamento do canal, o que implica que os eletrões que fluem da fonte para o dreno, utilizem essa região estreita entre a porta e o substrato.

Uma fina camada de dióxido de silício ( $\text{SiO}_2$ ) está depositada na parte esquerda do canal (ver figura anterior).

O dióxido de silício constitui a composição do vidro, que é um material isolante.



Num MOSFET a porta é metálica, o que implica que esteja isolada do canal, sendo a corrente de porta desprezável, mesmo que a tensão da porta seja positiva.

Nas duas figuras seguintes, representam-se as simbologias do MOSFET de depleção.

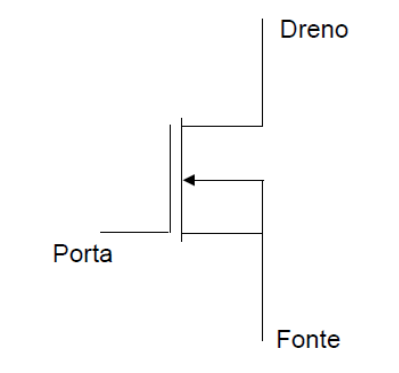


Fig. 30: Símbolo do MOSFET do tipo depleção canal n

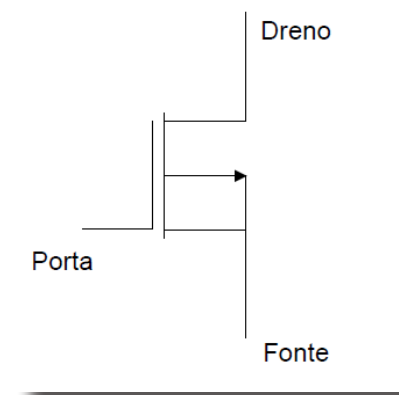


Fig. 31: Símbolo do MOSFET do tipo depleção canal p

Este tipo de MOSFET pode funcionar também com a polarização da porta em relação a fonte (VGS) direta, inversa ou zero.

O funcionamento do MOSFET tipo depleção é similar ao do JFET, exceto no facto de que o modo de depleção permite, além da polarização inversa, a polarização direta da porta em relação ao canal.

Tal como no JFET, também aqui a tensão de porta controla a largura do canal.

Nas figuras seguintes, representam-se as polarizações do MOSFET de depleção, com porta negativa e com porta positiva.



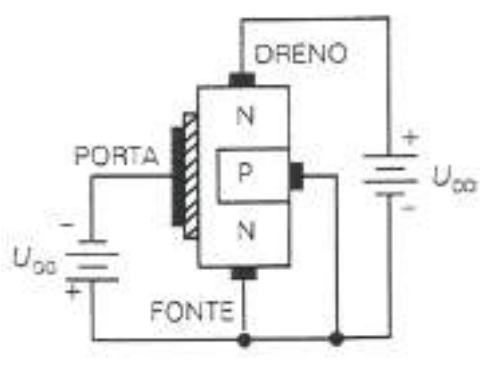


Fig. 32: Polarização do MOSFET do tipo depleção com porta negativa

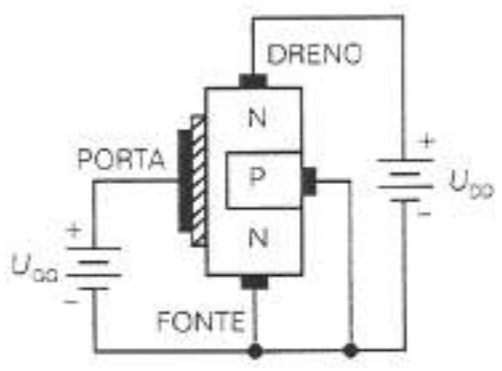


Fig. 33: Polarização do MOSFET do tipo depleção com porta positiva

Na figura seguinte encontram-se representadas as curvas características do tipo depleção, na parte direita da figura, a curva de dreno, e na parte esquerda, a curva de transcondutância.

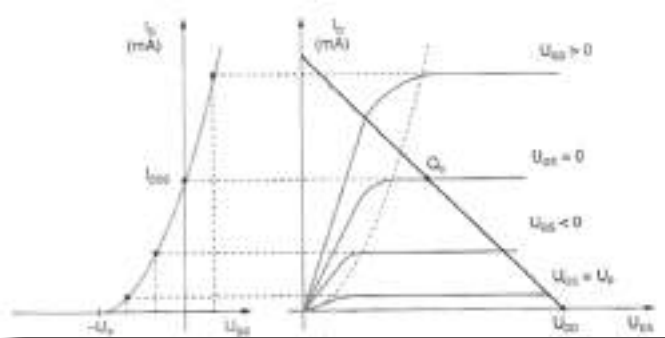


Fig. 34: Curvas características do MOSFET do tipo depleção

Da análise de qualquer dos gráficos, conclui-se que este componente funciona para valores de VGS nulos, negativos, ou positivos, crescendo a corrente ID com o aumento positivo de VGS.





A curva de transcondutância está dividida em duas zonas, correspondentes aos dois primeiros quadrantes.

Enquanto no segundo quadrante funciona para VGS negativo, em modo de depleção, no primeiro quadrante, funciona para VGS positivo, em modo de reforço (enriquecimento), com correntes  $I_D$  de valores mais elevados.

Quanto menor for a tensão aplicada VGS, menor será a corrente  $I_D$ , sendo o inverso também verdadeiro.

Este modo de funcionamento é muito semelhante ao do JFET, tendo exatamente os mesmos tipos de polarização, podendo ser também utilizado como amplificador.

As fórmulas utilizadas no JFET são também utilizadas no MOSFET de depleção.

O MOSFET de depleção é geralmente utilizado em autopolarização ou com polarização nula.

O cálculo da resistência  $R_D$  a ligar em série com o dreno, torna-se bastante fácil.

Assim, como  $I_G$  é praticamente nulo, pois a impedância de entrada é muito elevada, teremos VGS aproximadamente igual a zero, o que faz com que  $I_D$  seja aproximadamente igual a  $I_{DSS}$ , como se pode ver pelas características.

Teremos então que:

$$V_{DD} = R_D \times I_{DSS} + V_{DS}$$

De acordo com o ponto de funcionamento que se pretende, será determinado o valor de  $R_D$  pela expressão seguinte.

$$R_D = \frac{V_{DD} - V_{DS}}{I_{DSS}}$$

## MOSFET do tipo enriquecimento

Na figura seguinte, representa-se a constituição de um MOSFET do tipo enriquecimento de canal N.

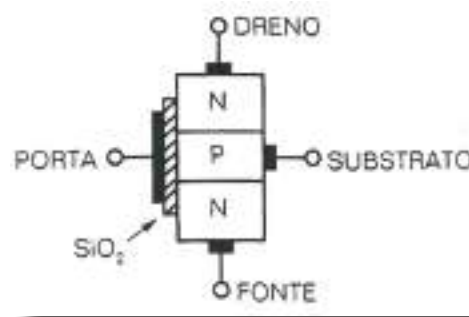


Fig. 35: Constituição do MOSFET do tipo enriquecimento



Neste tipo de MOSFET, quando não há tensão entre a porta e a fonte ( $V_{GS}=0$ ), não existe o canal, que é ocupado na totalidade pelo substrato.

O canal será formado pela polarização direta da porta, via intensificação de portadores maioritários de carga, que determinam também sua dimensão.

O canal é criado, ou “intensificado” com o aumento de  $V_{GS}$  (em módulo).

Nas duas figuras seguintes, representam-se as simbologias do MOSFET de enriquecimento.

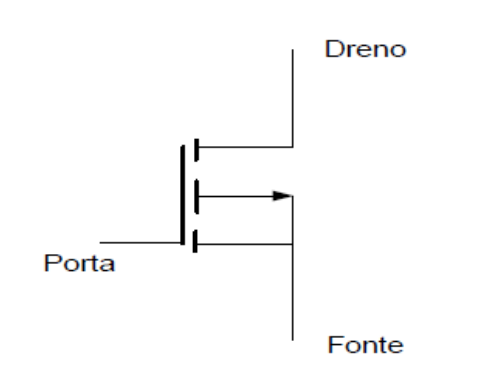


Fig. 36: Símbolo do MOSFET do tipo intensificação canal n

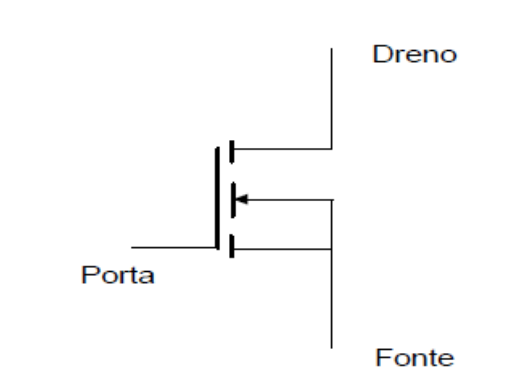


Fig. 37: Símbolo do MOSFET do tipo intensificação canal p

Ao contrário do MOSFET de depleção, o MOSFET de enriquecimento só conduz com tensões de porta positivas.

Existe um valor de tensão mínima de  $V_{GS}$ , chamada tensão de limiar  $V_{TH}$  (threshold), a partir do qual a corrente de dreno começa a aumentar.

Essa tensão tem um valor típico entre 1 V e 4 V.

Tomando como exemplo um MOSFET de canal N, ao aplicar-se essa tensão positiva de  $V_{GS}$  ( $V_{TH}$ ), cria-se na zona P por efeito capacitivo, uma carga elétrica negativa, criando-se assim o canal N, necessário para o estabelecimento da corrente entre dreno e fonte.



Quanto maior for essa tensão limiar, tanto maior será a carga elétrica negativa, ou seja, a corrente  $I_D$  estabelecida.

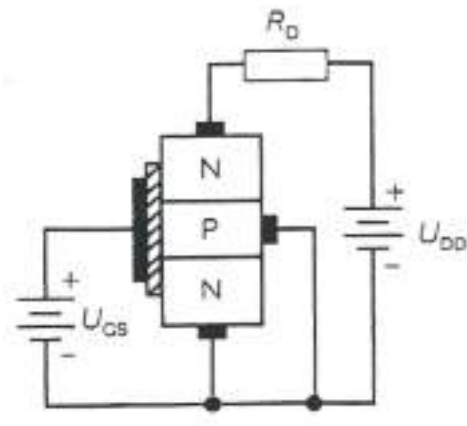


Fig. 38: Polarização do MOSFET do tipo enriquecimento

Na figura seguinte encontram-se representadas as curvas características do tipo enriquecimento, na parte direita da figura, a curva de dreno, e na parte esquerda, a curva de transcondutância.

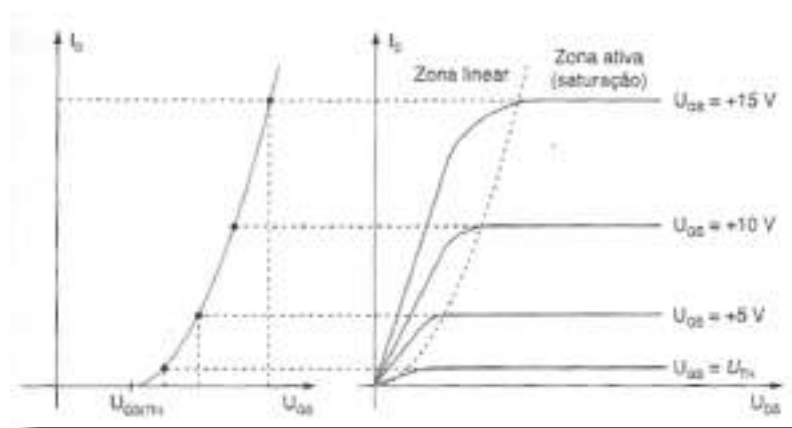


Fig. 39: Curvas características do MOSFET do tipo enriquecimento

A polarização deste MOSFET pode ser feita por divisor de tensão ou por tensão VGS constante, mas necessariamente positiva, pois como foi dito, este componente não funciona com tensões de porta negativas.

São portanto excluídas, as polarizações que provoquem tensões VGS negativas (como a autopolarização), sob pena de manterem o componente bloqueado.

Um tipo de polarização utilizado com este componente, é a chamada polarização por realimentação do dreno, representada na figura seguinte.



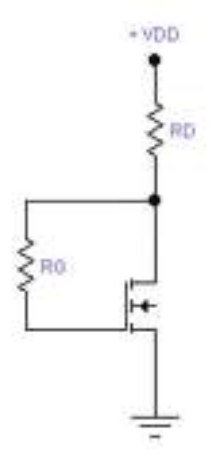


Fig. 40: Polarização por realimentação do dreno

Nesta montagem, verifica-se que  $V_{GS} = V_{DS}$ , pois  $V_{DG} = 0$  V.

Este tipo de polarização é muito utilizado com este componente, porque a realimentação de dreno permite obter um ponto de funcionamento muito estável, dando origem sempre a uma polarização positiva.

Realmente, se  $I_D$  aumentar,  $V_{DS}$  diminuirá,  $V_{GS}$  diminuirá também (pois  $V_{DS} = V_{GS}$ ), o que obrigará à diminuição de  $I_D$ .

Conclui-se então que a corrente  $I_D$  estabilizará o seu valor.

De acordo com o ponto de funcionamento que se pretende, será determinado o valor de  $R_D$  pela expressão seguinte.

$$R_D = \frac{V_{DD} - V_{DS}}{I_D}$$

### Cuidados a ter com o MOSFET

Tanto o MOSFET do tipo depleção como o do tipo enriquecimento, têm uma camada isolante de dióxido de silício muito fina, pelo que pode ser facilmente destruída por um campo elétrico aplicado entre a porta e o substrato.

Torna-se assim necessária a adoção de alguns cuidados na utilização dos MOSFET, tal como se indica seguidamente.

- Os MOSFET são expedidos de fábrica com fio metálico enrolado à volta dos seus terminais, ou embebidos em folhas de estanho, ou ainda, inseridos em



espuma condutora;

- Alguns MOSFET vêm protegidos com diodo zéner em paralelo com a porta e a fonte (tem o inconveniente de reduzir a impedância de entrada);
- Não se devem ligar ou desligar de um circuito, com as alimentações ligadas (em situação laboratorial, ou de reparação);
- Sempre que se manusear um dispositivo destes, o corpo deve estar ligado à terra através de um dispositivo de proteção (pulseiras de proteção).

## Aplicações do MOSFET

O MOSFET do tipo depleção tem praticamente as mesmas aplicações do JFET, nomeadamente na amplificação de sinais, em situações onde seja importante um valor elevado da impedância de entrada.

O MOSFET do tipo enriquecimento tem diversas aplicações, que se indicam de seguida:

- Comutador, em corrente contínua;
- Resistência ativa;
- Porta NOT (inversora);
- Porta NAND;
- Porta NOR;
- Inversor CMOS;
- Controlo de potência.

## Atividades propostas

### Trabalho prático:

TRABALHO PRÁTICO n.º 02 - Características do MOSFET.

#### 1. INTRODUÇÃO

O MOSFET é um transístor de efeito de campo de porta isolada, com uma impedância de entrada elevada. Pode classificar-se em dois tipos:

- a. MOSFET de depleção (empobrecimento);
- b. MOSFET de acumulação (enriquecimento).



O MOSFET de depleção também pode funcionar no modo de acumulação, bastando para isso aplicar uma tensão de porta positiva, conforme se pode constatar nas características de saída e de transferência de um transistor de depleção tipo NMOS, como as representadas na figura seguinte.

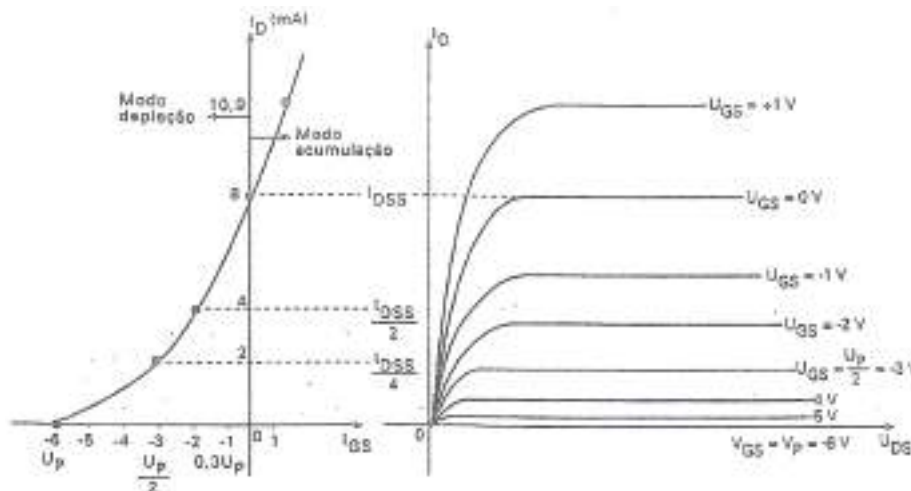


Figura 1- Características de dreno e de transferência

## 2. OBJETIVOS

Os objetivos para este trabalho são os seguintes:

- Determinar experimentalmente e traçar a característica do dreno.
- Determinar experimentalmente a corrente  $I_{DSS}$  e a tensão  $V_p$ .
- Traçar a característica de transferência.
- Identificar as zonas de depleção e de acumulação.

## 3. RECURSOS NECESSÁRIOS

- 1 Fonte de alimentação regulável (0 a 15 V);
- 1 Placa de montagem eletrônica (“Breadboard”);
- Condutores;
- 1 Multímetro;
- 2 Resistências de  $\frac{1}{4}$  W ( $R_1 = 1$  K $\Omega$  e  $R_2 = 1$  M $\Omega$ );
- 1 Transistor 2N 3797;
- Ferramentas necessárias;
- Computador com acesso à internet;
- Manuais técnicos.



## 4. ESQUEMAS DO CIRCUITO

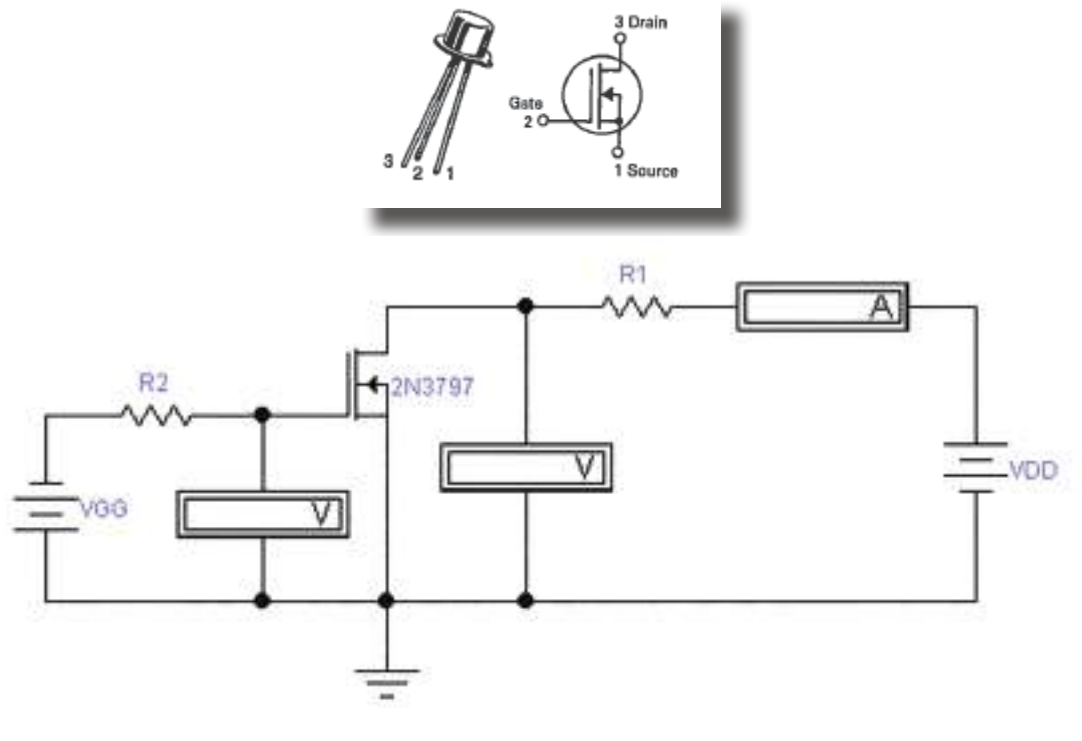


Figura 2

## 5. PROCEDIMENTOS DE REALIZAÇÃO DO TRABALHO

- Montar o esquema de ligações do circuito (Figura 2);
- Ajustar os valores de  $U_{GS}$  de acordo com o indicado no quadro seguinte;
- Para cada par de valores de  $U_{GS}$  e de  $U_{DS}$  fazer a leitura do correspondente valor de  $I_D$ ;
- Registrar os valores de  $I_D$  no quadro seguinte.

## 6. QUADROS DE REGISTO DE VALORES

$V_{DS}$ (V)	2	4	8	10	12	14	15
$V_{GS}$ (V)	$I_D$ (mA)						
+5							
+4							
+3							
+2							
+1							
0							
-1							
-2							
$-V_P$							

Quadro 1



## 7. TRAÇADO DAS CARATERÍSTICAS

- a. Com os valores registados no quadro, traçar a caraterística de dreno.
- b. Com os valores registados no quadro, traçar a caraterística de transferência;
- c. Identificar na caraterística de transferência as zonas de depleção e acumulação.

## 8. DURAÇÃO DO TRABALHO

A determinar pelo professor, em função dos meios disponíveis e restantes condicionantes.

## 9. ELABORAÇÃO E APRESENTAÇÃO DE RELATÓRIO

Elaborar um relatório do trabalho, por grupo de trabalho, respeitando os seguintes parâmetros mínimos:

### I – ESTRUTURA

- a. Cabeçalho:
  - Nome da Escola
  - Nome da Disciplina
  - Número e nome do Módulo
  - Nome dos alunos, números, ano e turma
  - Identificação do trabalho
  
- b. Conteúdo (Mínimo):
  - 1 - Objetivos
  - 2 - Recursos necessários
  - 3 - Procedimentos do trabalho
  - 4 - Dificuldades encontradas
  - 5 - Estratégia de resolução das dificuldades
  - 6 - Esquemas das montagens
  - 7 - Conclusões finais

### II - MODO DE APRESENTAÇÃO

Em ficheiro informático, ou alternativamente em folhas A4, redigido à mão.

### III – PRAZO DE ENTREGA

A determinar pelo professor, em função dos meios disponíveis e restantes condicionantes.





# Estudo do tiristor

## Introdução

O tiristor é um componente que se destina ao comando e controlo de circuitos de potência, englobando basicamente dois tipos de semicondutores, o SCR ou Retificador Controlado de Silício (“Silicon Controlled Rectifier”), e o TRIAC (“Triode for Alternating Current”).

Existem ainda quatro outras variantes do tiristor, o GTO (“Gate Turn Off Thyristor”), o SCS (“Silicon Controlled Switch”), o FotoSCR e o FotoTRIAC.

## Retificador controlado de silício (SCR)

O SCR (“Silicon Controlled Rectifier”) ou retificador controlado de silício, é um componente eletrónico semiconductor de quatro camadas.

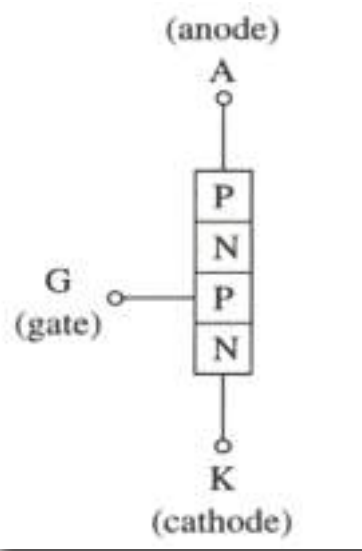


Fig. 41: Constituição de um SCR

É composto, geralmente, por três terminais, dois dos quais denominados ânodo (A) e cátodo (K), formam um díodo bipolar, e um terceiro terminal, denominado porta (G), que é usado para controlo, onde se aplica o impulso que provoca o “disparo” do dispositivo, iniciando-se assim o processo de condução.



Se imaginarmos o SCR dividido, tal como se mostra na figura seguinte, ele corresponde à montagem de dois transístores bipolares (um PNP e um NPN), com um terminal colocado na base do transístor NPN, para aplicação do impulso de disparo.

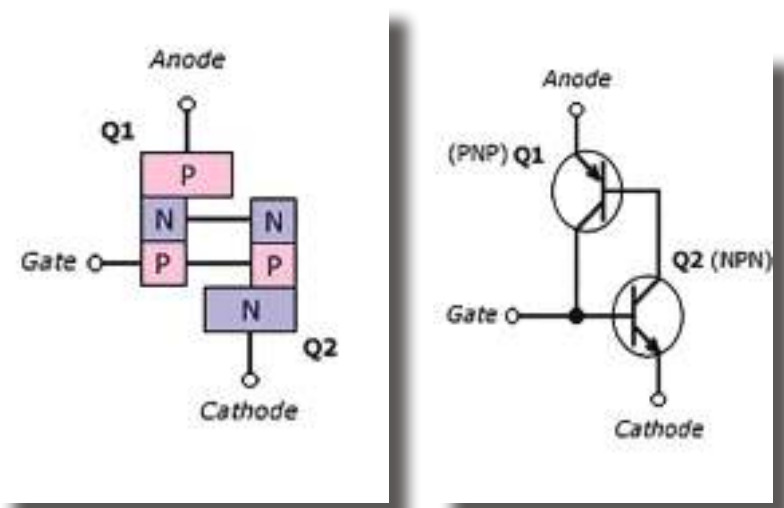


Fig. 42: Equivalência de um SCR com transístores bipolares

A partir desta última figura, pode-se concluir que o SCR é um componente que conduz a corrente num único sentido, tal como o díodo (sentido do ânodo para o cátodo), mas controladamente, ou seja, somente após a entrada do impulso de disparo da porta, com um determinado valor mínimo de amplitude.

Se o SCR for polarizado inversamente, não entrará em condução, mesmo que lhe seja aplicado um impulso na porta.

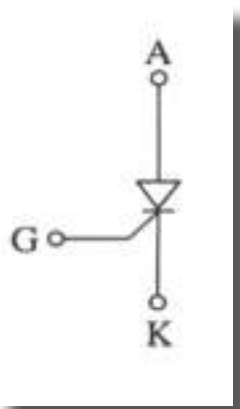


Fig. 43: Símbolo de um SCR



Para que o SCR se mantenha em condução, é necessário garantir uma corrente mínima de funcionamento (corrente de manutenção,  $I_H$ ).

Uma vez em funcionamento, o SCR continua em condução até que a sua corrente se torne menor do que a corrente de manutenção, ocasionando seu desligamento.

A figura seguinte ilustra este funcionamento.

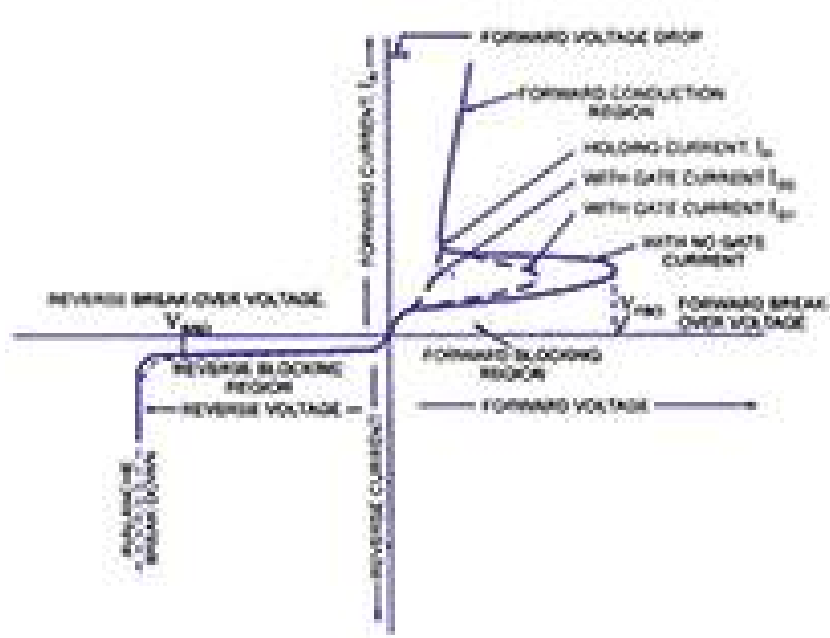


Fig. 44: Característica de funcionamento de um SCR

O SCR apresenta um conjunto de parâmetros característicos, constantes dos seus manuais, e que a seguir se apresentam.

- Corrente de retenção (“latching current”,  $I_L$ ), que é a corrente mínima entre ânodo e cátodo, que garante o início da condução do tiristor;
- Corrente de manutenção (“holding current”,  $I_H$ ), que é a corrente mínima entre ânodo e cátodo para que se mantenha a condução;
- Corrente eficaz máxima em condução ( $I_{RMS}$ );
- Corrente mínima de disparo da porta ( $I_G$ );
- Tensão de ruptura ( $V_{BO}$ );
- Tensão mínima de disparo da porta ( $V_G$ );
- Tensão de ruptura inversa ( $V_{BR}$ ).



Na figura seguinte apresenta-se um circuito típico com tiristor.

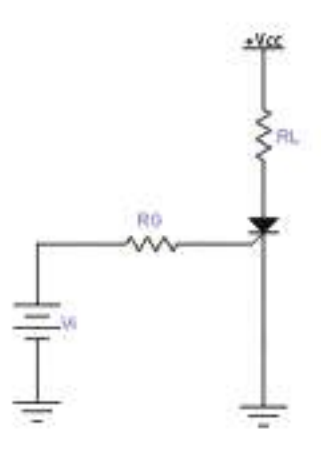


Fig. 45: Circuito típico com tiristor

Da análise deste circuito, podem escrever-se as duas expressões seguintes.

A primeira equação determina as condições necessárias para se dar o disparo da porta e portanto, iniciar a condução do tiristor (também chamada escorvamento).

$$V_i = V_G + R_G \times I_G$$

A segunda equação determina as condições mínimas para que o tiristor se mantenha em condução.

$$V_{CC} = 0,7 + R_L \times I_H$$

Quando não está em condução, o SCR recebe toda a tensão presente na entrada (entre os terminais de ânodo e cátodo), até que ocorra um novo disparo.

Quando o SCR funciona como dispositivo retificador, o seu disparo ocorre geralmente em sincronismo com a forma de onda de corrente alternada que está a ser retificada, com um certo ângulo pré-determinado.

Para impedir que um SCR ou inicie a condução, pode-se utilizar um dos seguintes processos:

- Não aplicando qualquer impulso à porta;
- Não aplicando à porta o impulso mínimo necessário para gerar  $I_G$ ;
- Aplicando à porta um impulso negativo, ou seja, polarizando inversamente a porta.



Para bloquear um SCR ou impedir que ele continue a conduzir, pode-se utilizar um dos seguintes processos:

- Desligando a alimentação do circuito de carga;
- Fazendo o curto-circuito entre o ânodo e o cátodo;
- Aplicando entre o ânodo e o cátodo uma tensão contrária (polarizando inversamente):
- Baixando a tensão entre ânodo e cátodo, de modo que se reduza a corrente entre estes terminais para um valor inferior a  $I_H$ .

O SCR funciona com tensões desde dezenas de volts, podendo atingir milhares de volts, com intensidades de corrente desde 1 ampere até mais de 2500 amperes.

O disparo do SCR pode ser realizado de diversas maneiras, as quais se indicam a seguir.

- a. Aplicando à porta uma tensão contínua através de uma bateria, com o valor necessário, ou através de ajuste contínuo;
- b. Aplicando à porta uma tensão alternada, retificada ou não, através de um gerador de tensão alternada ou de um transformador, com o valor necessário, ou através de ajuste contínuo;
- c. Aplicando à porta uma tensão proporcional à tensão de alimentação do SCR, utilizando um divisor de tensão ou um potenciômetro;
- d. Aplicando à porta uma tensão proporcional à tensão de alimentação do SCR, utilizando uma malha RC (ramo RC série), ajustável em qualquer dos dois componentes, resistência R ou condensador C;
- e. Utilizando um DIAC (será abordado seguidamente), que ao ser alimentado pela carga de um condensador, provocará o disparo do SCR;
- f. Utilizando um transistor UJT (transistor unijunção, que será abordado seguidamente), e que irá conduzir em determinadas condições, alimentando a porta do SCR;
- g. Utilizando transistores JFET ou MOSFET para alimentar a porta do SCR, provocando o seu disparo;
- h. Utilizando transistores bipolares, que ao entrar em condução, alimentam a porta do SCR, provocando o seu disparo;
- i. Utilizando um transformador de impulsos, aplicando-os à porta do SCR;



- j. Utilizando foto-acopladores para alimentar a porta do SCR;
- k. Utilizando fotoSCR.

De seguida apresentam-se alguns esquemas de circuitos de comando, incluindo a parte destinada à alimentação da porta do SCR.

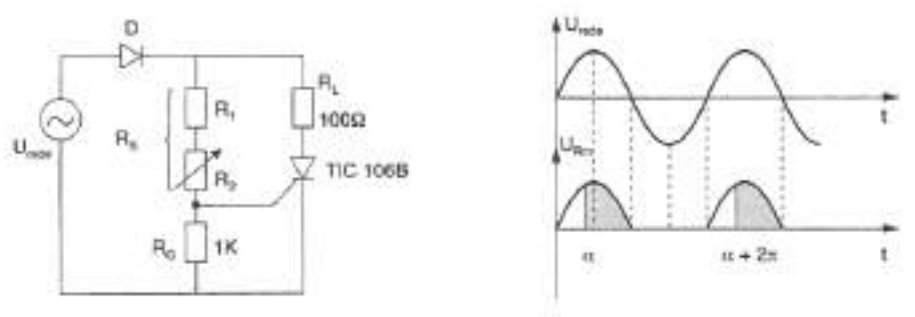


Fig. 46: Controlo de fase por SCR com malha resistiva

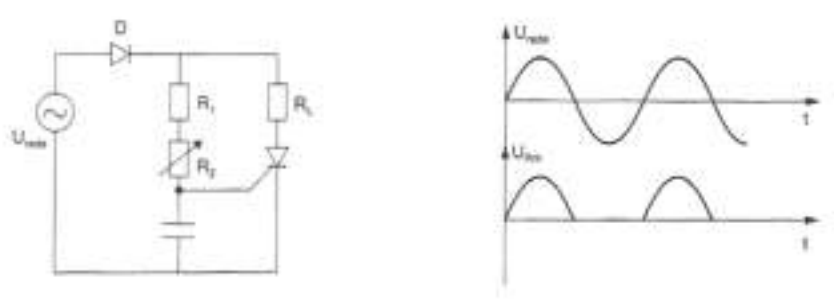


Fig. 47: Controlo de fase por SCR com malha capacitiva

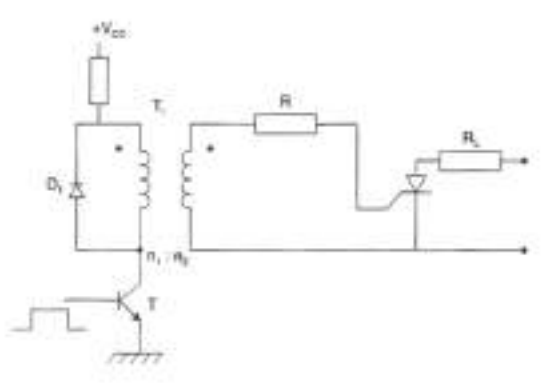


Fig. 48: Comando de SCR por transformador de impulsos aplicado à porta



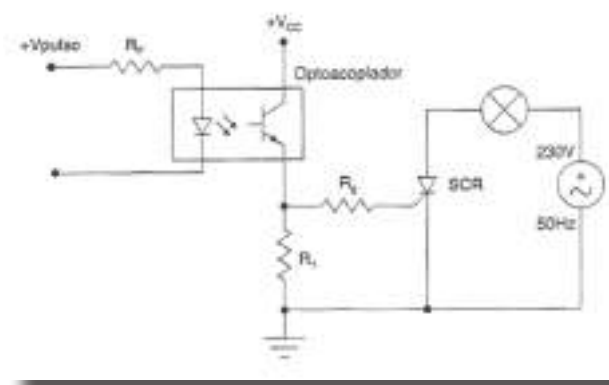


Fig. 49: Comando de SCR utilizando LED e fototransistor

## O TRIAC

Enquanto o díodo de quatro camadas e o SCR são dispositivos unidirecionais, pois conduzem apenas num sentido, o DIAC (“Díode for Alternating Current”) e o TRIAC (“Triode for Alternating Current”) são dispositivos bidirecionais, pois conduzem em ambos os sentidos.

São portanto dispositivos que se usam em comando de corrente alternada.



Fig. 50: Símbolo de um DIAC

A alimentação da porta de um TRIAC é feita habitualmente através da utilização de um DIAC.

O DIAC é um semicondutor que conduz a corrente nos dois sentidos, como se se tratasse de dois díodos em paralelo e em sentidos contrários.

Assim, em cada alternância da corrente funcionará um dos díodos, ficando o outro em estado de bloqueio.



Comparativamente com o díodo retificado, o DIAC necessita de uma tensão mínima de arranque ( $V_{BO}$ ), para começar a conduzir.

O valor desta tensão varia de componente para componente, mas atinge geralmente algumas dezenas de volts.

Na figura seguinte representa-se uma característica de funcionamento de um DIAC.

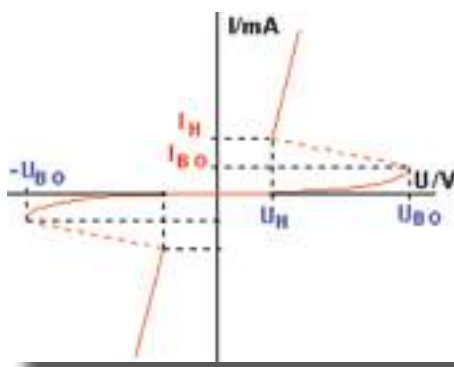


Fig. 51: Caraterística de funcionamento de um DIAC

A corrente  $I_{BO}$  é a corrente correspondente à tensão de disparo do DIAC ( $V_{BO}$ ).

Quando a tensão no DIAC atinge o valor  $V_{BO}$ , a sua resistência elétrica diminui bastante, pelo que a corrente aumenta consideravelmente e a tensão aos seus terminais diminui bastante.

O TRIAC é também constituído por quatro camadas PNPN ou NPNP, dispondo de dois ânodos (A1 e A2) e de uma porta (G).

Contrariamente ao SCR, o TRIAC conduz entre ânodos nos dois sentidos da corrente alternada, desde que se aplique à porta um impulso de valor suficiente, positivo ou negativo.

O TRIAC é portanto, equivalente a dois SCR montados em paralelo, mas funcionando em sentidos opostos (anti-paralelo), o que torna o circuito mais económico e prático, do que se fosse necessária a utilização da dois SCR para realizar a mesma função.

Trata-se assim, de uma espécie de SCR bidirecional.



Fig. 52: Símbolo de um TRIAC





Na figura seguinte, apresenta-se a característica de funcionamento de um triac.

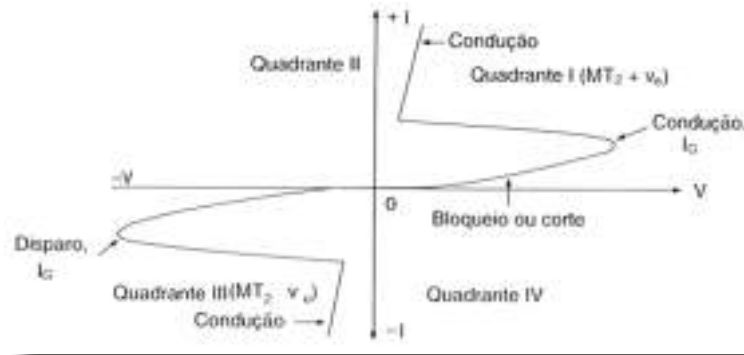


Fig. 53: Característica de funcionamento de um TRIAC

Da característica, pode concluir-se que o trístor funciona em quatro quadrantes, com valores positivos e negativos, tanto da porta, como entre ânodos.

Entre as grandezas características de um diac, salientam-se:

- A corrente de retenção ( $I_L$ ), corrente mínima entre ânodos, necessária para o triac entrar em condução;
- A corrente de manutenção ( $I_H$ ), corrente mínima de condução entre ânodos, abaixo da qual o triac desliga;
- Corrente máxima de condução ( $I_{TRMS}$ );
- Tensão de rutura ( $V_{BO}$ );
- Corrente de disparo da porta ( $I_G$ );
- Tensão mínima para o disparo da porta ( $V_G$ ).

Na figura seguinte representa-se um circuito com triac, utilizado para fazer o teste dos próprios triacs.

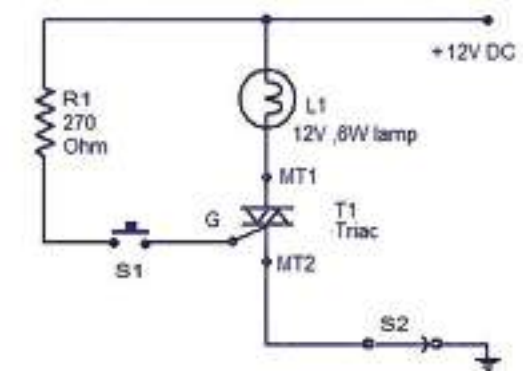


Fig. 54: Exemplo de circuito com TRIAC



Dado que o triac é equivalente a dois SCR a funcionar em alternâncias diferentes, o triac pode funcionar do mesmo modo que o SCR, com a vantagem de o fazer nas duas alternâncias.

Conclui-se portanto que o triac é geralmente utilizado no comando e controlo de cargas alimentadas em corrente alternada, enquanto o SCR é geralmente utilizado em corrente contínua ou em corrente retificada.

Pode-se também concluir, que a maior parte dos circuitos utilizados para o disparo da porta com SCR, podem também ser utilizados para a mesma função com o triac.

Podem assim usar-se o comando da porta por potenciómetro, por circuito desfasador RC série, por circuito desfasador alimentado pelo secundário de um transformador com ponto médio, por acoplamento de um diac, por transformador de impulsos, e por opto acopladores.

## Outros dispositivos

Como já foi referido anteriormente, existem quatro outras variantes do tiristor, o GTO (“Gate Turn Off Thyristor”), o SCS (“Silicon Controlled Switch”), o FotoSCR e o FotoTRIAC. Vamos mencionar brevemente o GTO, o SCS e o fotoSCR, bem como o transístor unijunção (UJT), referido anteriormente.

## O GTO

O GTO é uma variante do SCR convencional, que permite o seu desligamento pela porta, através de um impulso de sinal contrário ao do impulso de ligação ou de disparo, ou seja, começa a conduzir com um impulso positivo na porta e passa ao corte através de um impulso negativo neste mesmo terminal.

Esta é uma vantagem relativamente ao SCR convencional.

O GTO apresenta no entanto uma desvantagem, relativamente ao SCR convencional, que reside no facto de ter uma queda de tensão interna superior à deste.

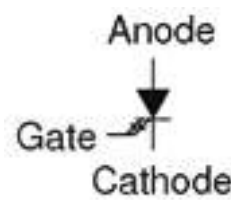


Fig. 55: Símbolo de um GTO



Os GTO são utilizados com tensões altas (5000 V) e correntes elevadas (4000 A), com baixas frequências de comutação.

São utilizados, por exemplo, em sistemas de comando e controlo de comboios movidos a eletricidade.

## O SCS

O SCS é uma variante do SCR convencional que dispõe de dois terminais de disparo (duas portas).

Uma delas é a porta do ânodo (GA), que permite disparos por impulsos negativos, e a outra é a porta do cátodo (GK), que permite disparos por impulsos positivos.

No entanto a carga é alimentada num único sentido, tal como no SCR convencional.

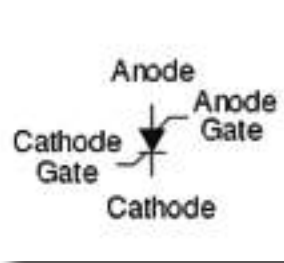


Fig. 56: Símbolo de um SCS

É um componente pouco utilizado, habitualmente em baixas potências.

## O fotoSCR

O fotoSCR é uma variante do SCR convencional, em que o disparo da porta é conseguido através da radiação emitida por uma fonte luminosa exterior, e que incide na janela.

Permite correntes desde alguns miliamperes até cerca de 500 amperes e tensões desde algumas dezenas de volts até cerca de 3000 volts.

Funciona com comprimentos de onda próximos de  $0,9 \mu\text{m}$ , para controlar potências de radiação ótica na ordem de 1 até 100 mW.



Fig. 57: Símbolo de um fotoSCR



O fotoSCR ou foto tiristor é utilizado em diversos dispositivos automáticos de controlo e proteção e em conversores de elevada potência e tensão.

A faculdade de ter o disparo executado por incidência de luz, determina a maioria das suas aplicações.

### Transistor unijunção (UJT)

O transistor UJT (unijunction transistor) é constituído por barra de material semiconductor de tipo N, de elevada resistividade elétrica, com terminais nos dois extremos.

Os terminais são designados por B2 (base 2) e por B1 (base 1).

A barra é dopada com um material do tipo P, à qual é ligado um terminal designado por emissor (E), formando assim uma única junção PN semicondutora, conforme se pode ver na figura seguinte.

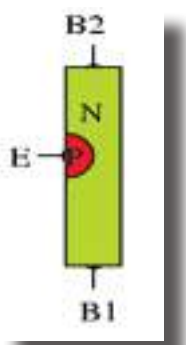


Fig. 58: Constituição de um UJT

O transistor UJT vai comportar-se como se o bloco N fosse constituído por duas resistências ( $R_{B1}$  e  $R_{B2}$ ) ligadas em série, com o equivalente a um diodo a ligar desde o terminal de emissor ao ponto comum (ver figura seguinte).

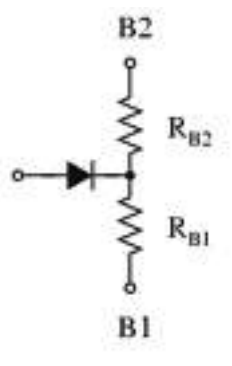


Fig. 59: Circuito equivalente de um UJT



Na figura seguinte representa-se o símbolo do transístor unijunção.

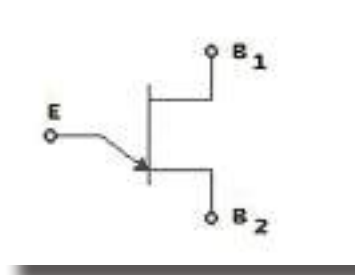


Fig. 60: Símbolo de um UJT

O UJT comporta-se como um interruptor acionado por tensão, funcionando de modo abrupto, passando instantâneamente a corrente do valor zero para um dado valor de condução, ou de modo inverso.

Isto acontece devido ao facto de a resistência interna  $R_{B1}$  se tornar quase desprezável quando a tensão atinge o valor de disparo, e volta a aumentar de valor quando passa ao corte.

Na figura seguinte representa-se a caraterística de um UJT.

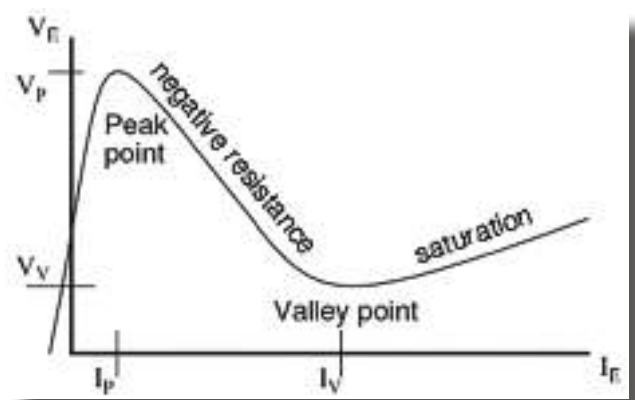


Fig. 61: Caraterística de um UJT

## Proteção do tiristor

Habitualmente, a proteção dos circuitos contra sobreintensidades é conseguida através da instalação de fusíveis, dado ser uma solução simples, eficaz e barata.

No caso dos tiristores, quando passam do corte à condução, a subida de corrente é brusca, originando um aumento também brusco da temperatura, o que pode queimar o tiristor.



Para evitar esta situação, são ligadas indutâncias em série, de modo a conseguir a proteção do componente.

A proteção contra sobretensões pode ser conseguida de vários modos.

Podem ser utilizados díodos zéner que limitam e estabilizam as tensões, ou podem ser utilizados relés que atuam quando for ultrapassada a tensão de regulação.

São também utilizadas resistências variáveis com a tensão aplicada (varístores), ou SCR em paralelo de modo a produzir o curto-circuito do circuito, logo que a tensão ultrapasse a tensão de rutura do SCR.

Além da ultrapassagem da intensidade nominal e da tensão nominal em regime permanente, o circuito vai estar sujeito a regimes transitórios, que podem danificar os componentes.

A forma de evitar estes malefícios consiste na ligação de díodos polarizados inversamente, ou malhas RC série em paralelo com os componentes a proteger.

### *Aplicações do tiristor*

São diversas as aplicações do tiristor, particularmente em comando e controlo de circuitos.

Entre estes destacam-se os de sinalização e de proteção, de potência, de informática, de telecomunicações, entre outros.

Têm correntes de porta muito reduzidas, podendo comandar e controlar potências muito elevadas.

O SCR utiliza-se essencialmente em corrente contínua ou alternada retificada e o triac em corrente alternada.

A proteção de fontes de alimentação ou outros circuitos através de tiristores (SCR) ou triacs, costuma designar-se por alavanca de tiristor (ou de triac).



## Atividades propostas

### TRABALHO PRÁTICO n.º 03 - CARACTERÍSTICAS DO TIRÍSTOR.

#### 1. INTRODUÇÃO

O tiristor (SCR) é constituído por quatro camadas de silício dopadas alternadamente com impurezas do tipo P e N. É um componente com três terminais, o ânodo (A), o cátodo (K) e a porta (G), como se vê na figura 1.

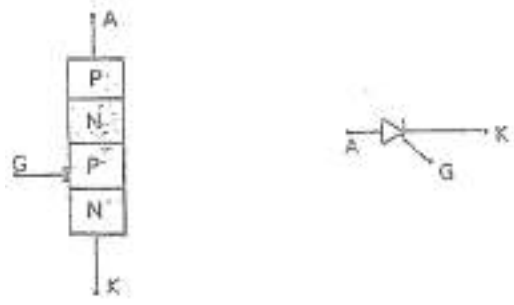


Figura 1

Na curva característica do tiristor representada na figura 2, estão indicados alguns parâmetros estáticos:

$U_{BO}$  - Máxima tensão de  $U_{AK}$ , que provoca o disparo do tiristor com  $I_G=0$  (Este tipo de disparo não é aconselhável);

$U_{RWM}$  - Tensão inversa máxima aplicável. Com um valor de tensão superior, o tiristor entra em disrupção;

$I_H$  - Intensidade de corrente de manutenção (Mínima corrente abaixo da qual o tiristor para de funcionar);

$U_{FDM}$  - Tensão direta máxima entre ânodo e cátodo. Sem sinal de porta e com  $U_{AK} < U_{FDM}$ , o tiristor encontra-se bloqueado.

Cada valor da corrente de porta  $I_G$  determina uma tensão  $U_{AK}$  de disparo distinta, de tal forma que a uma maior corrente de porta corresponde uma menor tensão de disparo  $U_{AK}$ . A comutação do tiristor do estado de condução para o estado de bloqueio, num circuito de corrente contínua, pode ser feita aplicando uma tensão  $U_{AK} < 0$ , através de um condensador, de modo que a corrente  $I_A$  baixe para um valor menor que  $I_H$ , de acordo com o representado no esquema de ligações (Figura 3).



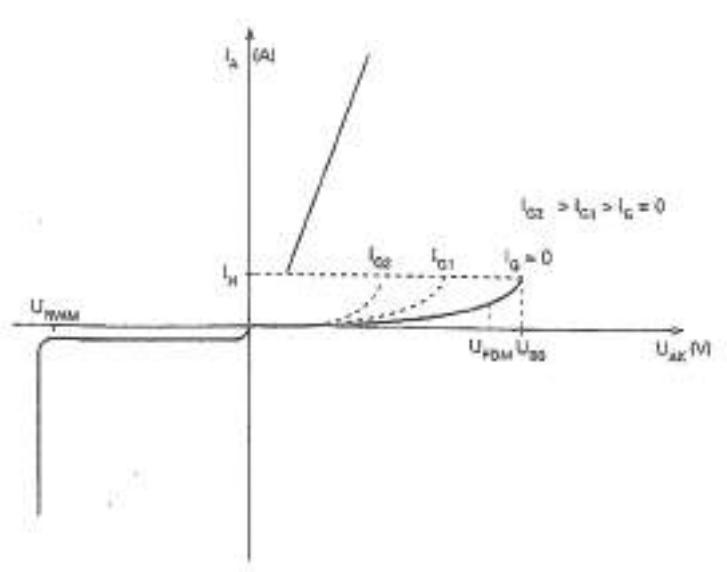


Figura 2

## 2. OBJETIVOS

Os objetivos para este trabalho são os seguintes:

- Observar o funcionamento do tiristor em regime estático (Condução, corte e bloqueio).
- Comutar o tiristor do estado de bloqueio para o estado de condução.
- Medir a corrente mínima de disparo ( $I_{GT}$ ).
- Medir a corrente mínima de manutenção ( $I_H$ ).
- Determinar a corrente mínima de disparo ( $I_{GT}$ ) para uma tensão fixa  $U$ .
- Comutar o tiristor do estado de condução para o estado de bloqueio.

## 3. RECURSOS NECESSÁRIOS

- 1 Fonte de alimentação simétrica regulável (0 a 15 V);
- 1 Osciloscópio com dois canais (Duas pontas de prova);
- 1 Multímetro;
- 1 Placa de montagem eletrónica (“Breadboard”);
- Condutores;
- 1 Tiristor TIC106;
- 1 Lâmpada de 12V / 300 mA;
- 3 Resistências de ¼ W ( $R_1 = 1\text{ K}\Omega$ ,  $R_2 = 100\text{ K}\Omega$  e  $R_3 = 10\text{ K}\Omega$ );





- 1 Potenciômetro linear de 100 K $\Omega$ ;
- 1 Condensador de 10  $\mu$ F / 25V;
- Ferramentas necessárias;
- Computador com acesso à internet;
- Manuais técnicos.

#### 4. ESQUEMAS DO CIRCUITO

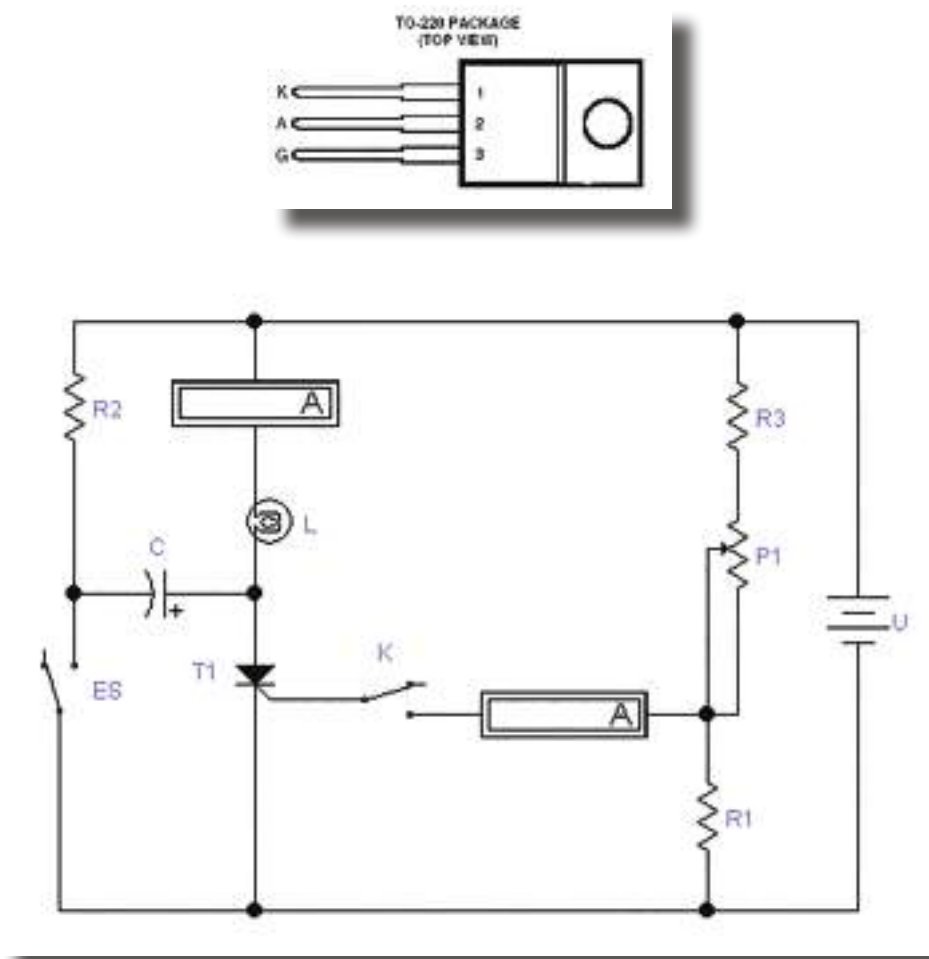


Figura 3

#### 5. PROCEDIMENTOS DE REALIZAÇÃO DO TRABALHO

- Montar o circuito de acordo com o esquema de ligações (Figura 3);
- Ajustar a tensão de alimentação do tiristor (U) para 12V;
- Regular lentamente o potenciômetro (Aumentando  $I_g$ ) de modo a provocar o escorvamento do tiristor (Levá-lo ao estado de condução), o que acontece no momento em que a lâmpada acende;



- d. Registrar esse valor de corrente obtido na alínea anterior, (Valor mínimo de  $I_G$ , que provoca o disparo,  $I_{Gmin}$ );
- e. Desligar a tensão de porta  $U_G$  (Abrindo o interruptor K). Indicar o estado da lâmpada;
- f. Reduzir lentamente a tensão  $U$  e verificar através do miliamperímetro o instante em que a lâmpada se apaga;
- g. Registrar esse valor de corrente obtido na alínea anterior, (Valor mínimo de  $I_H$ , capaz de manter a lâmpada acesa);
- h. Escorvar o tiristor por atuação em  $P_1$ , desligando de seguida a alimentação da porta;
- i. Inserir o condensador C em paralelo com o tiristor através da ação do interruptor ES. Verificar se a lâmpada se encontra acesa ou apagada;
- j. Quando se aplica uma tensão inversa  $U_{AK}$  ao tiristor no estado de condução, verifica-se que comuta para o estado de bloqueio. Como se designa este tipo de comutação?
- k. Preencher o quadro 1.

## 6. QUADROS DE REGISTO DE VALORES

Alínea	Parâmetro	Resposta
5d	Valor de $I_{Gmin}$	
5e	Estado da lâmpada	
5g	Valor de $I_H$	
5i	Estado da lâmpada	
5j	Tipo de comutação	

Quadro 1

## 7. DURAÇÃO DO TRABALHO

A determinar pelo professor, em função dos meios disponíveis e restantes condicionantes.



## 8. ELABORAÇÃO E APRESENTAÇÃO DE RELATÓRIO

Elaborar um relatório do trabalho, por grupo de trabalho, respeitando os seguintes parâmetros mínimos:

### I – ESTRUTURA

- a. Cabeçalho:
- Nome da Escola
  - Nome da Disciplina
  - Número e nome do Módulo
  - Nome dos alunos, números, ano e turma
  - Identificação do trabalho
- b. Conteúdo (Mínimo):
- 1 - Objetivos
  - 2 - Recursos necessários
  - 3 - Procedimentos do trabalho
  - 4 - Dificuldades encontradas
  - 5 - Estratégia de resolução das dificuldades
  - 6 - Esquemas das montagens
  - 7 - Conclusões finais

### II - MODO DE APRESENTAÇÃO

Em ficheiro informático, ou alternativamente em folhas A4, redigido à mão.

### III - PRAZO DE ENTREGA

A determinar pelo professor, em função dos meios disponíveis e restantes condicionantes.



## *Exercícios propostos*

Perguntas de exemplo sobre este módulo:

1. Em que categorias se dividem os transístores FET?
2. Diga em que categorias se dividem os transístores MOSFET?
3. Quantos terminais têm os transístores JFET? E quais os seus nomes?
4. Quando se utiliza o método de autopolarização do Transístor JFET?
5. Em que situação se utiliza o método da autopolarização dos transístores JFET?
6. Onde se pode utilizar o método de polarização por divisor de tensão e resistência de fonte?
7. Qual a utilização da polarização por duas fontes de alimentação?
8. Qual a utilização da polarização por fonte de corrente?
9. O que é a transcondutância?
10. Quais os tipos principais que existem de MOSFET?
11. Porque é muito utilizada a polarização por realimentação do dreno?
12. Porque devemos de ter muito cuidado com os MOSFET?
13. Podemos ligar ou desligar de um circuito os MOSFET coma fonte de alimentação ligada?
14. Sabendo que são muito sensíveis os MOSFET como devem ser manuseados?



15. Qual a utilização do Tiristor?
16. Quantas camadas têm um SCR?
17. Quais as tensões e correntes funcionam o SCR?
18. Qual a diferença entre SCR e os DIAC e TRIAC?
19. Como conduz o DIAC?
20. Qual a constituição de um TRIAC?



## Bibliografia

ANGULO, J. M., Enciclopédia de Electrónica Moderna, Vol. 3. Madrid. Editorial Paraninfo. (s.d.).

MALVINO, Princípios de Electrónica, Vol. 1. McGrawHill. (s.d.).

PINTO, António; ALVES, Vítor, Tecnologias, 11.º Ano. Curso Tecnológico de Electrotecnia e Electrónica. Porto Editora. (s.d.).

VARANDA, Joaquim, Tecnologias da Electricidade, 11.º Ano, Vol. 2. Didáctica Editora. (s.d.).

